

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2020年10月28日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2020年10月28日

製品名：ADPA7007

対象となるデータシートのリビジョン(Rev)：Rev. 0

訂正箇所：

P.6

英文データシートの Pin No. 18 の記述、「Detection via VERF requires」は「Detection via VREF requires」の誤記です。日本語データシートでは、英語原文との整合性を図るため、原文のまま翻訳をしておりますのでご注意ください。



# 20GHz~44GHz、GaAs pHEMT、31.5dBm (>1W) MMIC パワー・アンプ

データシート

ADPA7007

## 特長

出力 P1dB : 34GHz~44GHz で 29dBm (代表値)

P<sub>SAT</sub> : 26GHz~34GHz で 31.5dBm (代表値)

ゲイン : 34GHz~44GHz で 20.5dB (代表値)

出力 IP3 : 最大 42.5dBm (代表値)

電源電圧 : 5V/1400mA

50Ω に整合した入出力

18 端子、7mm × 7mm の LCC\_HS パッケージ

パワー・ディテクタ内蔵

## アプリケーション

防衛および宇宙

試験用計測器

通信

## 機能ブロック図

ADPA7007

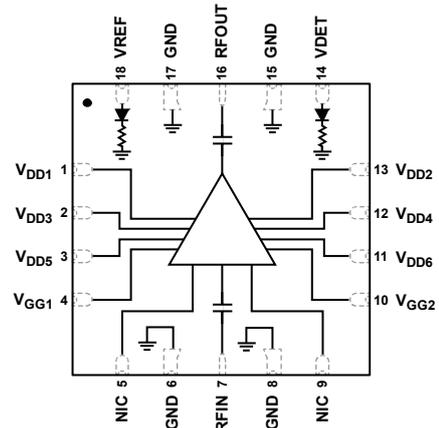


図 1.

## 概要

ADPA7007 は、ガリウムヒ素 (GaAs) の擬似格子整合型高電子移動度転送 (pHEMT) を使用したモノリシック・マイクロ波集積回路 (MMIC) で構成された、31.5dBm (>1W) の飽和出力電力を実現するパワー・アンプで、温度補償されたパワー・ディテクタを内蔵し、20GHz~44GHz で動作します。このデバイスは、電源電圧が 5V で周波数が 32GHz のとき、20.5dB の小信号ゲインと約 32dBm の飽和出力電力を実現します (図 26 を参照)。出力 IP3 は 42.5dBm であるため、30dBm を超える効率的な飽和出力電力が要求される電子対抗手段や計測アプリケーションと

いったりニア・アプリケーションに最適です。上位のアセンブリに組み込みやすくするため、RF 入出力は内部でマッチングされ、DC ブロックされています。ADPA7007 は、熱抵抗が小さいヒート・シンク付きの 7mm × 7mm、18 端子セラミック・リードレス・チップ・キャリア (LCC\_HS) に収容されており、表面実装の製造技術に適合しています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2020 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F  
電話 06 (6350) 6868  
名古屋営業所 / 〒451-6038 愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F  
電話 052 (569) 6300

## 目次

特長 .....	1	代表的な性能特性 .....	8
アプリケーション .....	1	一定の $I_{DD}$ での動作 .....	15
機能ブロック図 .....	1	動作原理 .....	16
概要 .....	1	アプリケーション情報 .....	17
改訂履歴 .....	2	HMC980LP4E を用いた ADPA7007 のバイアシング .....	18
仕様 .....	3	アプリケーション回路のセットアップ .....	18
周波数範囲：20GHz～26GHz .....	3	ADPA7007 の $V_{GGx}$ の絶対最大定格条件に適合させるための	
周波数範囲：26GHz～34GHz .....	3	VGATE と VNEG の制限 .....	18
周波数範囲：34GHz～44GHz .....	4	HMC980LP4E のバイアス・シーケンス .....	21
絶対最大定格 .....	5	定ドレイン電流バイアシングと定ゲート電圧バイアシング .....	21
熱抵抗 .....	5	外形寸法 .....	23
静電放電 (ESD) 定格 .....	5	オーダー・ガイド .....	23
ESD に関する注意 .....	5		
ピン配置およびピン機能の説明 .....	6		
インターフェース回路図 .....	7		

## 改訂履歴

7/2020—Revision 0: Initial Version

## 仕様

## 周波数範囲：20GHz～26GHz

特に指定のない限り、通常動作で  $T_A = 25^\circ\text{C}$ 、ドレイン・バイアス電圧 ( $V_{DD}$ ) = 5V、静止ドレイン電流 ( $I_{DQ}$ ) = 1400mA。50Ω に整合した入出力。

表 1.

パラメータ	記号	Min	Typ	Max	単位	テスト条件/コメント
FREQUENCY RANGE		20		26	GHz	
GAIN		18	20		dB	
Gain Flatness			±1		dB	
Gain Variation over Temperature			0.021		dB/°C	
NOISE FIGURE			6		dB	
RETURN LOSS						
Input			12		dB	
Output			12		dB	
OUTPUT						
Output Power for 1 dB Compression	P1dB	26.5	29		dBm	トーンあたりの出力電力 ( $P_{OUT}$ ) = 16dBm で測定を実施
Saturated Output Power	$P_{SAT}$		30		dBm	
Output Third-Order Intercept	IP3		39		dBm	
POWER ADDED EFFICIENCY	PAE		11		%	$P_{SAT}$ で測定
SUPPLY						$V_{GGx}$ を -1.5V ~ 0V の範囲で調整して必要な $I_{DQ}$ を実現、 $V_{GGx} = -0.685\text{V}$ (代表値) で $I_{DQ} = 1400\text{mA}$ を実現
Quiescent Drain Current	$I_{DQ}$		1400		mA	
Drain Bias Voltage	$V_{DD}$	4	5		V	

## 周波数範囲：26GHz～34GHz

特に指定のない限り、通常動作で  $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 1400\text{mA}$ 。50Ω に整合した入出力。

表 2.

パラメータ	記号	Min	Typ	Max	単位	テスト条件/コメント
FREQUENCY RANGE		26		34	GHz	
GAIN		19.5	21.5		dB	
Gain Flatness			±0.5		dB	
Gain Variation over Temperature			0.021		dB/°C	
NOISE FIGURE			5.5		dB	
RETURN LOSS						
Input			13		dB	
Output			13		dB	
OUTPUT						
Output Power for 1 dB Compression	P1dB	28	30		dBm	トーンあたりの $P_{OUT} = 16\text{dBm}$ で測定を実施
Saturated Output Power	$P_{SAT}$		31.5		dBm	
Output Third-Order Intercept	IP3		42.5		dBm	
POWER ADDED EFFICIENCY	PAE		14		%	$P_{SAT}$ で測定
SUPPLY						$V_{GGx}$ を -1.5V ~ 0V の範囲で調整して必要な $I_{DQ}$ を実現、 $V_{GGx} = -0.685\text{V}$ (代表値) で $I_{DQ} = 1400\text{mA}$ を実現
Current	$I_{DQ}$		1400		mA	
Voltage	$V_{DD}$	4	5		V	

## 周波数範囲 : 34GHz~44GHz

特に指定のない限り、通常動作で  $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 1400\text{mA}$ 。50 $\Omega$  に整合した入出力。

表 3.

パラメータ	記号	Min	Typ	Max	単位	テスト条件/コメント
FREQUENCY RANGE		34		44	GHz	
GAIN		18.5	20.5		dB	
Gain Flatness			$\pm 1$		dB	
Gain Variation over Temperature			0.04		dB/ $^\circ\text{C}$	
NOISE FIGURE			6		dB	
RETURN LOSS						
Input			15		dB	
Output			18		dB	
OUTPUT						
Output Power for 1 dB Compression	P1dB	28.5	29		dBm	
Saturated Output Power	$P_{SAT}$		31		dBm	
Output Third-Order Intercept	IP3		41		dBm	トーンあたりの $P_{OUT} = 16\text{dBm}$ で測定を実施
POWER ADDED EFFICIENCY	PAE		13		%	$P_{SAT}$ で測定
SUPPLY						$V_{GGx}$ を $-1.5\text{V} \sim 0\text{V}$ の範囲で調整して必要な $I_{DQ}$ を実現、 $V_{GGx} = -0.685\text{V}$ (代表値) で $I_{DQ} = 1400\text{mA}$ を実現
Current	$I_{DQ}$		1400		mA	
Voltage	$V_{DD}$	4	5		V	

## 絶対最大定格

表 4.

Parameter	Rating
Drain Bias Voltage ( $V_{DDx}$ )	6.0 V
Gate Bias Voltage ( $V_{GGx}$ )	-1.6 V to 0 V
Radio Frequency Input Power (RFIN)	27 dBm
Continuous Power Dissipation ( $P_{DISS}$ ), T = 85°C (Derate 137 mW/°C Above 85°C)	12.33 W
Storage Temperature Range	-55°C to +150°C
Operating Temperature Range	-40°C to +85°C
Junction Temperature to Maintain 1,000,000 Hour Mean Time to Failure (MTTF)	175°C
Nominal Junction Temperature (T = 85°C, $V_{DD} = 5$ V, $I_{DQ} = 1400$ mA)	136.1°C
Peak Reflow Temperature <sup>1</sup>	260°C
Moisture Sensitivity Level	MSL3

<sup>1</sup>詳細については、オーダー・ガイドを参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

熱性能は、システムの設計と動作環境に直接関連します。プリント回路基板 (PCB) の熱設計には細心の注意を払う必要があります。

$\theta_{JC}$  は、チャンネルからケースまで (チャンネルからダイ・アタッチ・エポキシ使用のダイ底面まで) の熱抵抗です。

表 5. 熱抵抗

Package Type	$\theta_{JC}$	Unit
EH-18-1 <sup>1</sup>	7.3	°C/W

<sup>1</sup>  $\theta_{JC}$  は以下の条件で行うシミュレーションによって決定されます。すなわち、伝熱は、チャンネルからグラウンド・パッドを通して PCB に至る熱伝導のみによるものとします。また、グラウンド・パッドの動作温度は 85°C で一定に保たれるものとします。

## 静電放電 (ESD) 定格

以下の ESD 情報は、ESD 保護された領域でのみ ESD に敏感なデバイスを取り扱うためのものです。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

## ADPA7007 における ESD 定格

表 6. ADPA7007、18 端子 LCC\_HS

ESD Model	Withstand Threshold (V)	Class
HBM	250	1A

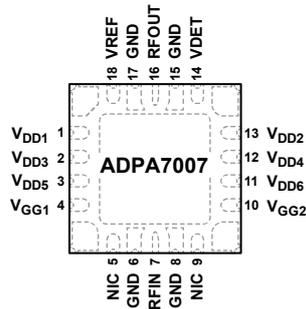
## ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



- NOTES
1. NIC = NO INTERNAL CONNECTION. NOTE THAT DATA SHOWN HEREIN WAS MEASURED WITH THESE PINS EXTERNALLY CONNECTED TO RF AND DC GROUND.
  2. EXPOSED PAD. THE EXPOSED PAD MUST BE CONNECTED TO RF AND DC GROUND.

図 2. ピン配置

表 7. ピン機能の説明

ピン番号	記号	説明
1, 2, 3, 11, 12, 13	V <sub>DD1</sub> , V <sub>DD3</sub> , V <sub>DD5</sub> , V <sub>DD6</sub> , V <sub>DD4</sub> , V <sub>DD2</sub>	アンプのドレイン・バイアス。
4, 10	V <sub>GG1</sub> , V <sub>GG2</sub>	アンプのゲート制御。ESD 保護ダイオードが内蔵されており、このダイオードは-1.5V 未満でオンになります。
5, 9	NIC	内部では未接続。ここに示すデータは、これらのピンを外部で RF/DC グラウンドに接続した状態で測定したものであることに注意してください。
6, 8, 15, 17	GND	グラウンド・ピン。この GND ピンと露出パッドを RF/DC グラウンドに接続します。
7	RFIN	RF 信号入力。このピンは AC カップリングされ、内部で 50Ω に整合されています。
14	VDET	RF 出力電力測定用のディテクタ・ダイオード。VDET を介して検出を行うには、外付けの直列抵抗を通じて DC バイアス電圧をかける必要があります。VREF と組み合わせて使用した場合、電圧差 (VREF - VDET) は RF 出力電力に比例し、かつ温度補償された DC 電圧となります。
16	RFOUT	RF 信号出力。RFOUT は AC カップリングされ、内部で 50Ω に整合されています。
18	VREF	VDET での RF 出力電力測定に使用する温度補償用のリファレンス・ダイオード。VREF を介して検出を行うには、外付けの直列抵抗を通じて DC バイアス電圧をかける必要があります。VDET と組み合わせて使用した場合、この電圧によって、VDET での RF 出力電力測定の際に温度補償を行うことができます。
	EPAD	露出パッド。露出パッドは RF/DC グラウンドに接続する必要があります。

## インターフェース回路図



図 3. GND のインターフェース回路図

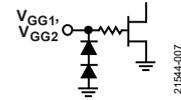


図 7.  $V_{GG1}$ 、 $V_{GG2}$  のインターフェース回路図

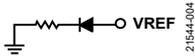


図 4. VREF のインターフェース回路図

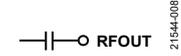


図 8. RFOUT のインターフェース回路図

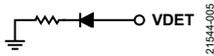


図 5. VDET のインターフェース回路図

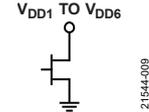


図 9.  $V_{DD1}$ ～ $V_{DD6}$  のインターフェース回路図

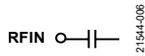


図 6. RFIN のインターフェース回路図

代表的な性能特性

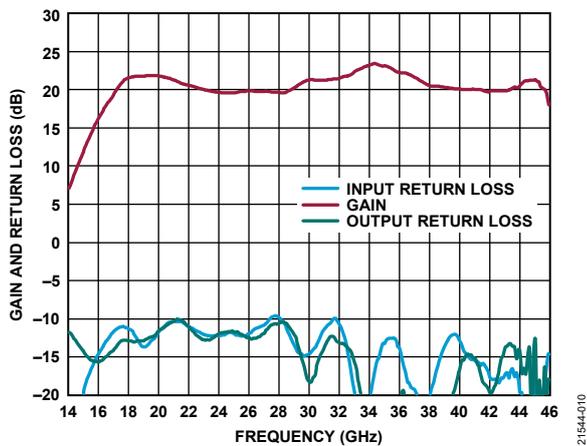


図 10. ゲインとリターン・ロスの周波数特性、  
 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

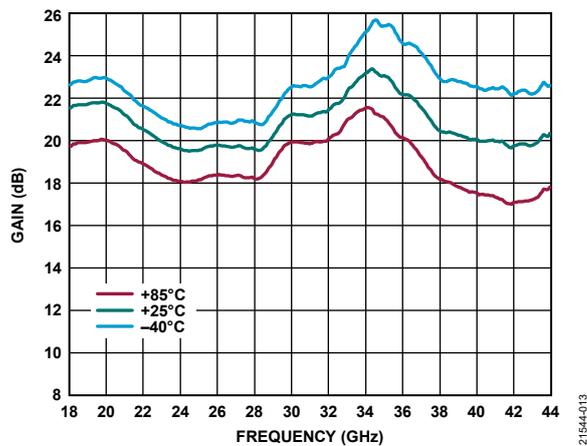


図 13. 様々な温度でのゲインの周波数特性、  
 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

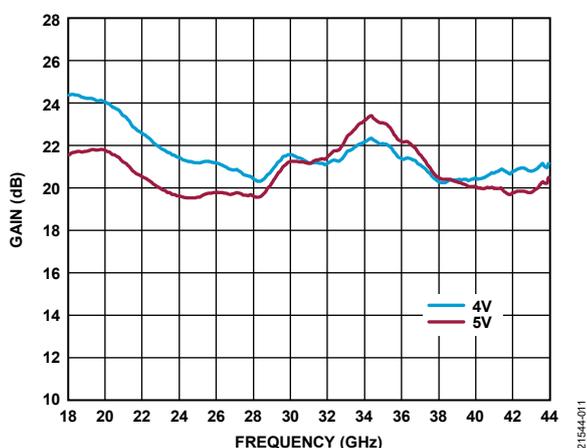


図 11. 様々な  $V_{DD}$  でのゲインの周波数特性、 $I_{DQ} = 1400mA$

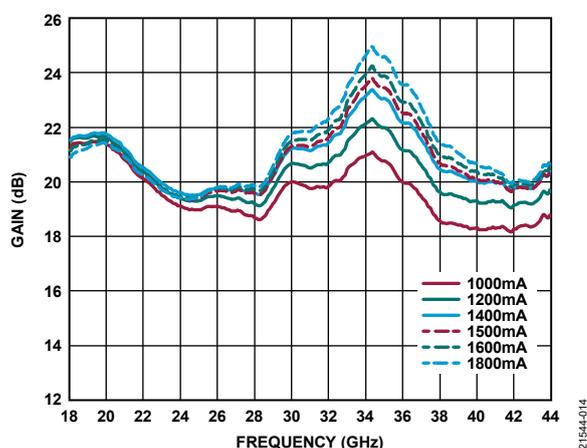


図 14. 様々な  $I_{DQ}$  でのゲインの周波数特性、 $V_{DD} = 5V$

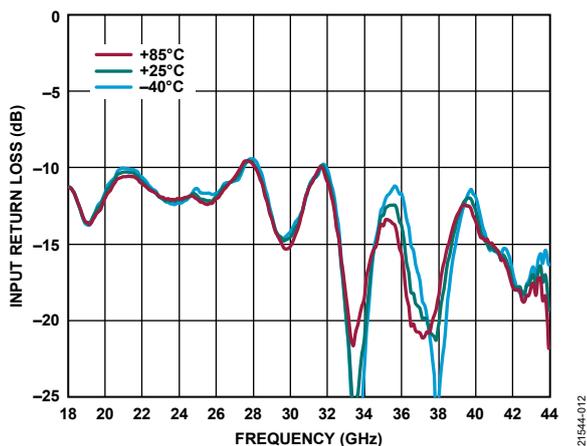


図 12. 様々な温度での入力リターン・ロスの周波数特性、  
 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

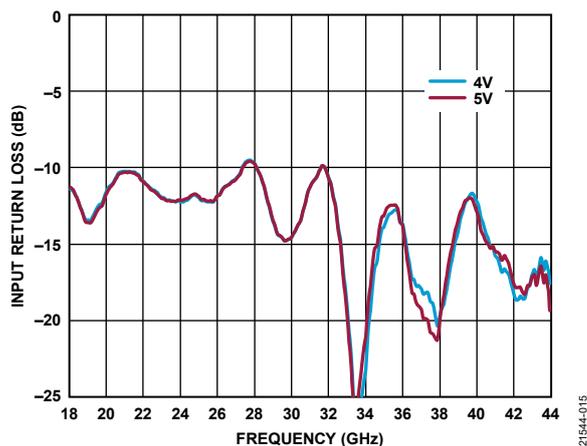


図 15. 様々な  $V_{DD}$  での入力リターン・ロスの周波数特性、  
 $I_{DQ} = 1400mA$

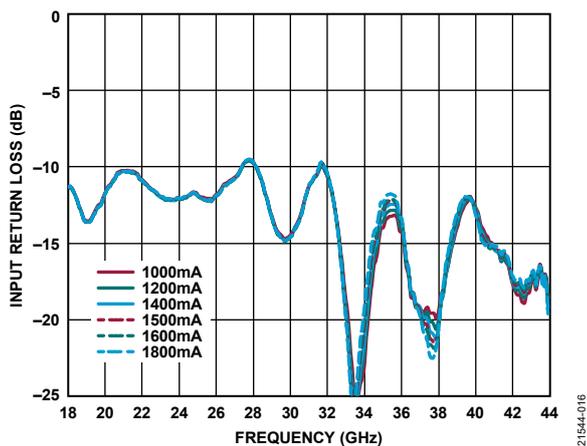


図 16. 様々な  $I_{DQ}$  での入力リターン・ロスの周波数特性、 $V_{DD} = 5V$

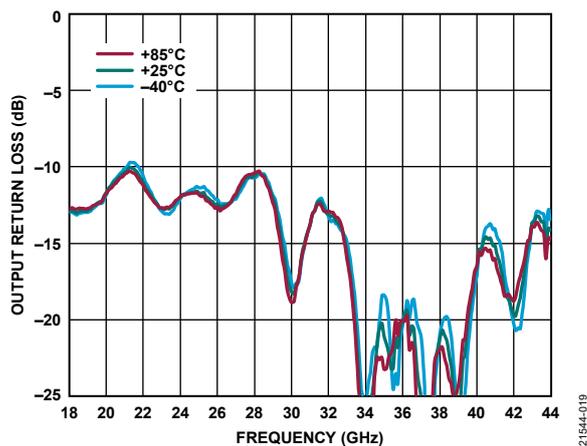


図 19. 様々な温度での出力リターン・ロスの周波数特性、 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

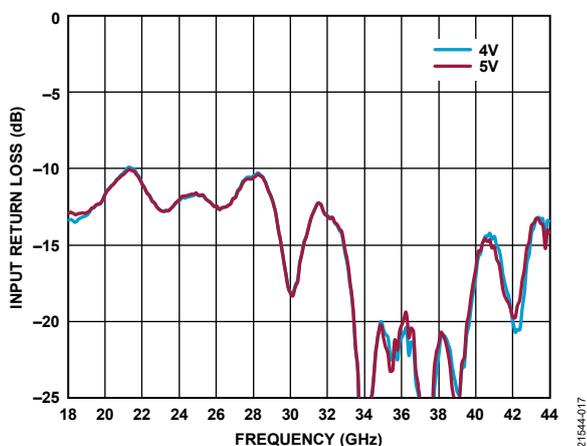


図 17. 様々な  $V_{DD}$  での入力リターン・ロスの周波数特性、 $I_{DQ} = 1400mA$

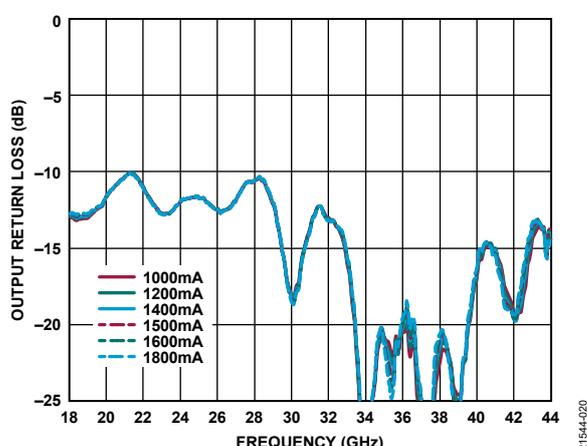


図 20. 様々な  $I_{DQ}$  での出力リターン・ロスの周波数特性、 $V_{DD} = 5V$

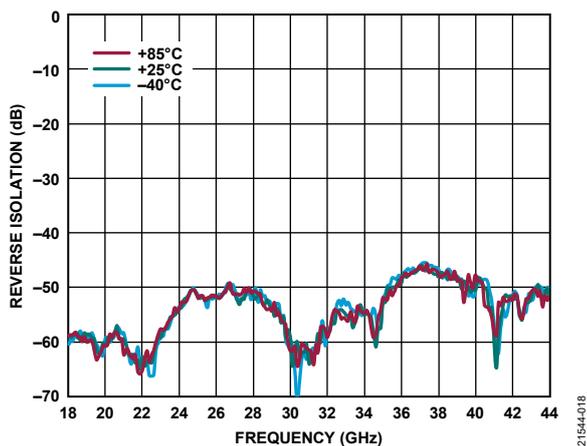


図 18. 様々な温度でのリバース・アイソレーションの周波数特性、 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

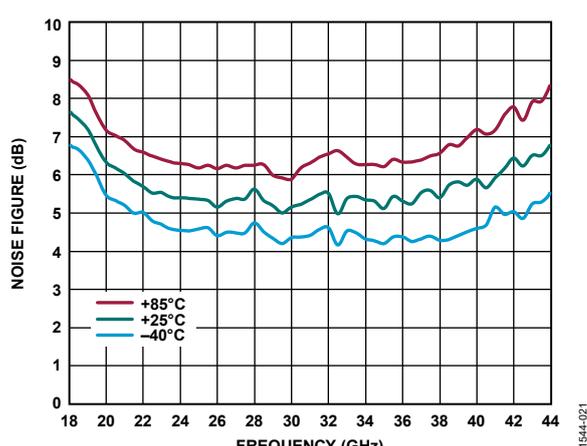


図 21. 様々な温度でのノイズ指数の周波数特性、 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

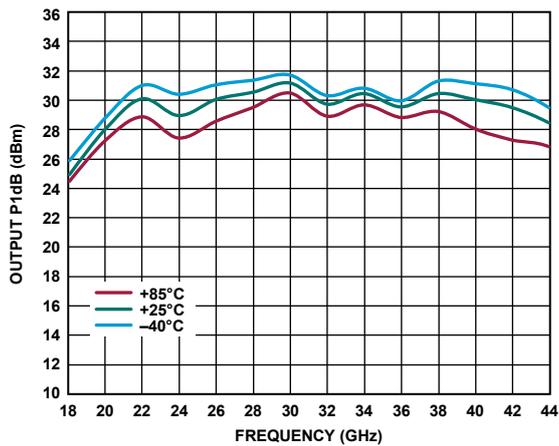


図 22. 様々な温度での出力 P1dB の周波数特性、  
 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

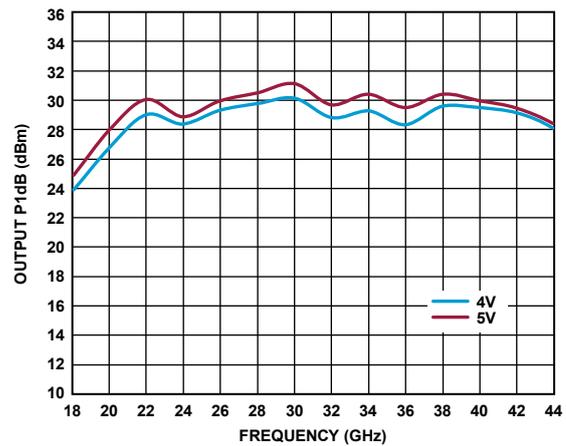


図 25. 様々な  $V_{DD}$  での出力 P1dB の周波数特性、 $I_{DQ} = 1400mA$

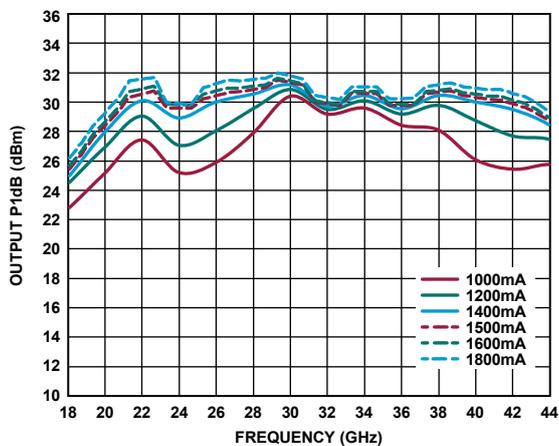


図 23. 様々な  $I_{DQ}$  での出力 P1dB の周波数特性、 $V_{DD} = 5V$

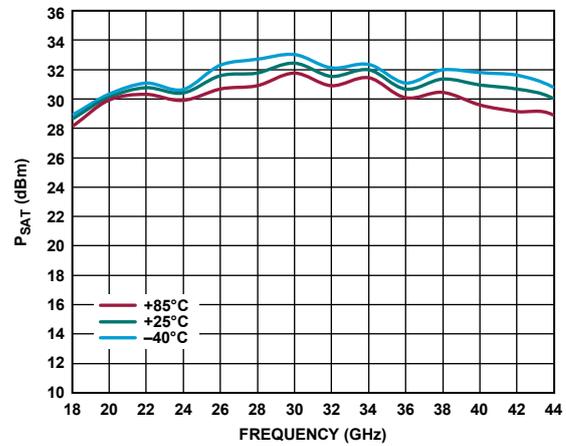


図 26. 様々な温度での  $P_{SAT}$  の周波数特性、  
 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

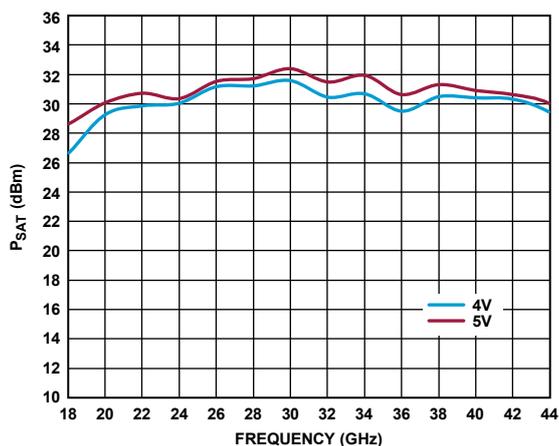


図 24. 様々な  $V_{DD}$  での  $P_{SAT}$  の周波数特性、 $I_{DQ} = 1400mA$

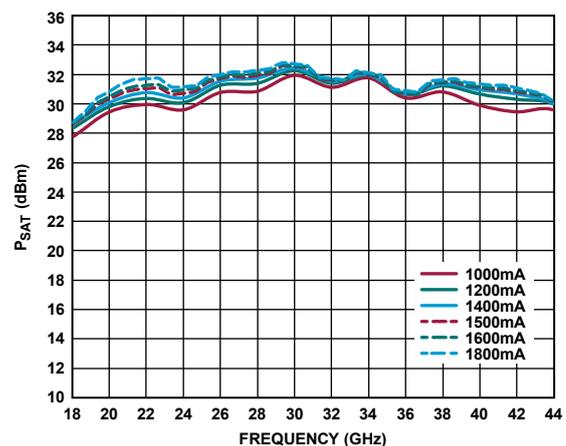


図 27. 様々な  $I_{DQ}$  での  $P_{SAT}$  の周波数特性、 $V_{DD} = 5V$

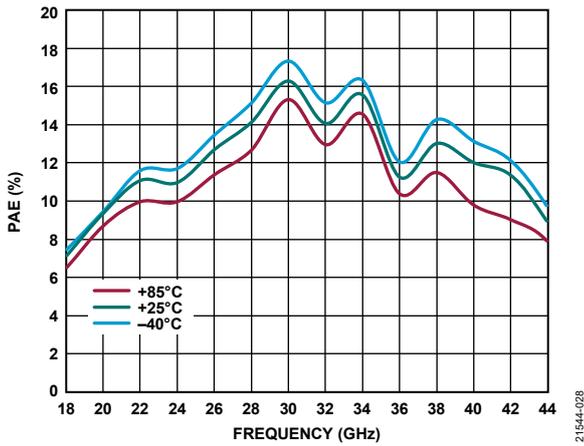


図 28. 様々な温度での電力付加効率 (PAE) の周波数特性、 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$ 、PAE は  $P_{SAT}$  で測定

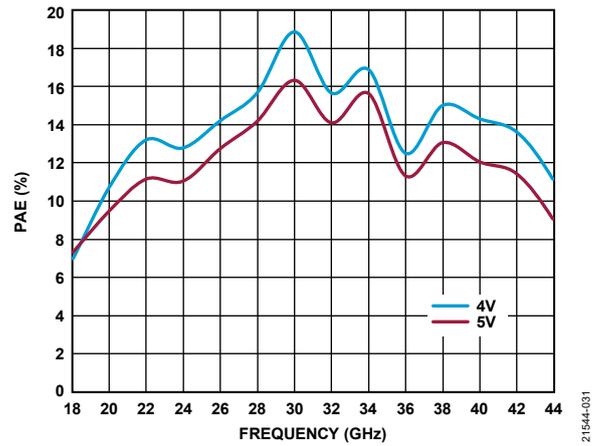


図 31. 様々な  $V_{DD}$  での PAE の周波数特性、 $I_{DQ} = 1400mA$ 、PAE は  $P_{SAT}$  で測定

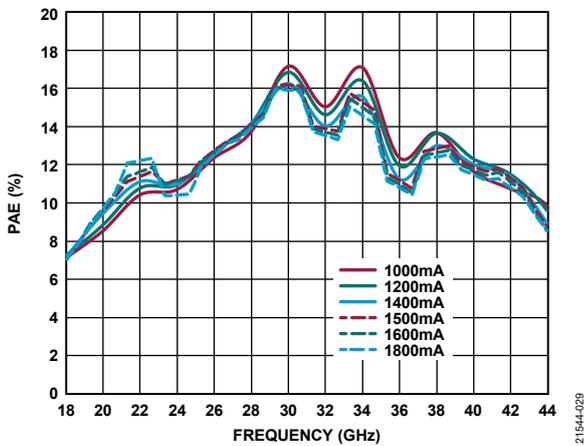


図 29. 様々な  $I_{DQ}$  での PAE の周波数特性、 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$ 、PAE は  $P_{SAT}$  で測定

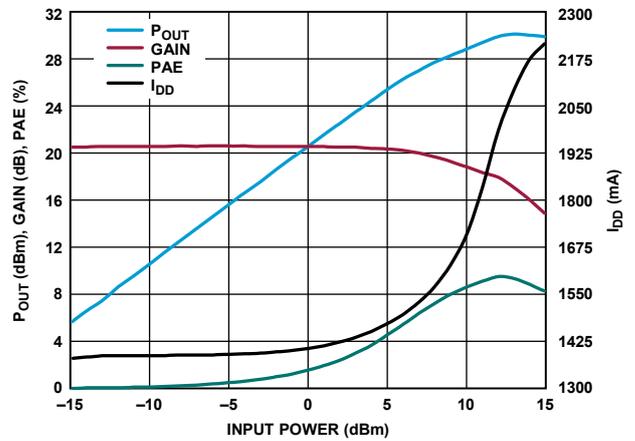


図 32.  $P_{OUT}$ 、ゲイン、PAE、 $I_{DD}$  と入力電力の関係、20GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

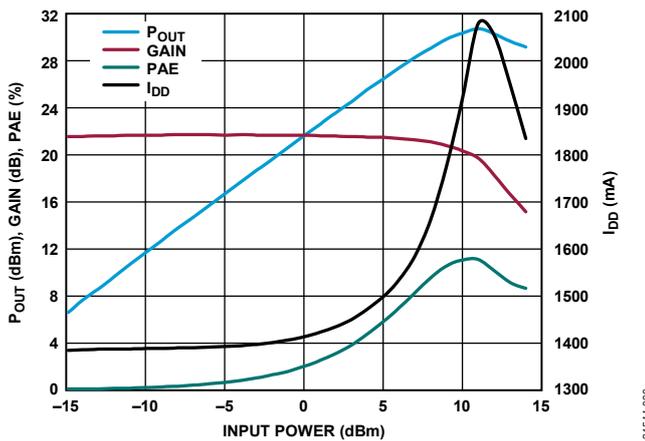


図 30.  $P_{OUT}$ 、ゲイン、PAE、RF 印加時のドレイン電流 ( $I_{DD}$ ) と入力電力の関係、22GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

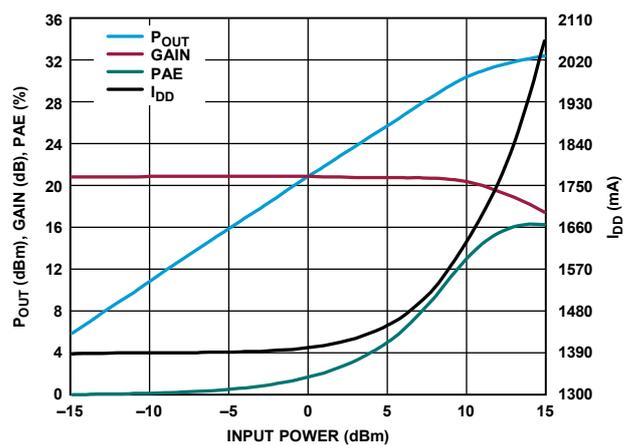


図 33.  $P_{OUT}$ 、ゲイン、PAE、 $I_{DD}$  と入力電力の関係、30GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

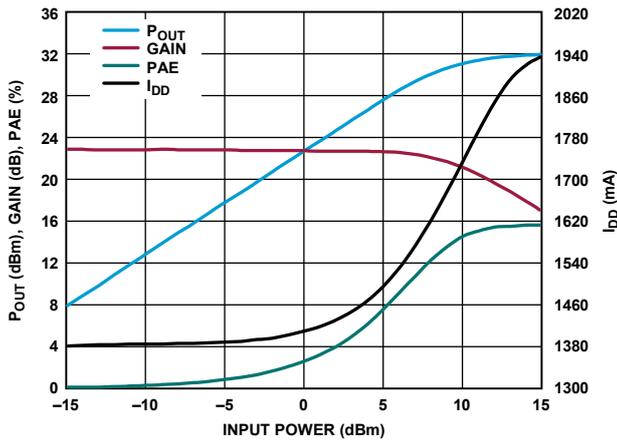


図 34. P<sub>OUT</sub>、ゲイン、PAE、I<sub>DD</sub>と入力電力の関係、  
34GHz、V<sub>DD</sub> = 5V、I<sub>DD</sub> = 1400mA

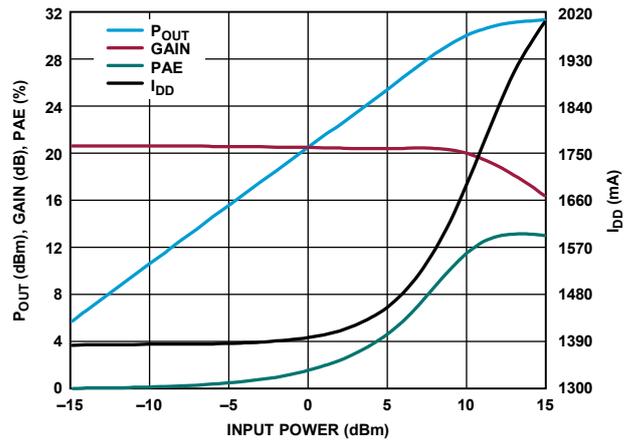


図 37. P<sub>OUT</sub>、ゲイン、PAE、I<sub>DD</sub>と入力電力の関係、  
38GHz、V<sub>DD</sub> = 5V、I<sub>DD</sub> = 1400mA

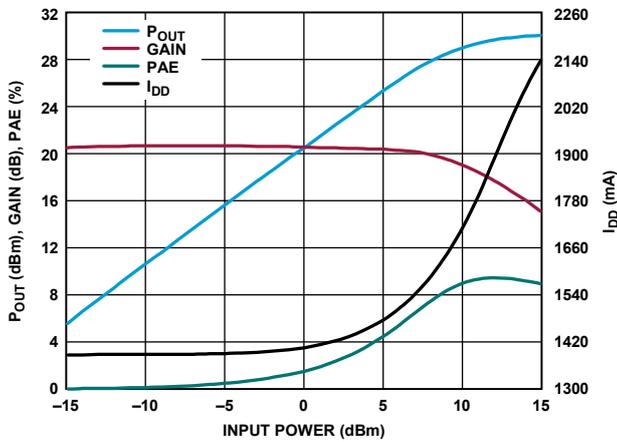


図 35. P<sub>OUT</sub>、ゲイン、PAE、I<sub>DD</sub>と入力電力の関係、  
44GHz、V<sub>DD</sub> = 5V、I<sub>DD</sub> = 1400mA

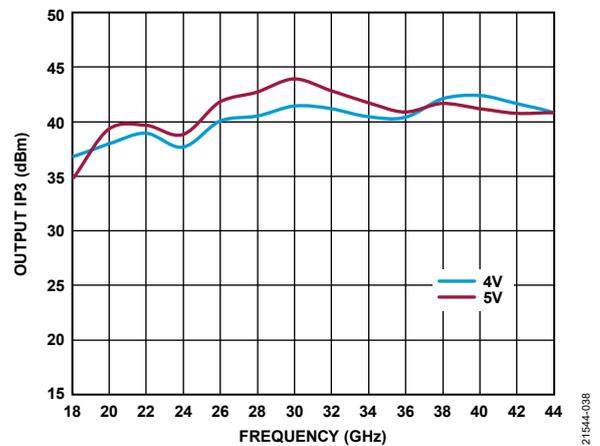


図 38. 様々な V<sub>DD</sub> での出力 IP3 の周波数特性、  
トーンあたりの P<sub>OUT</sub> = 16dBm、I<sub>DQ</sub> = 1400mA

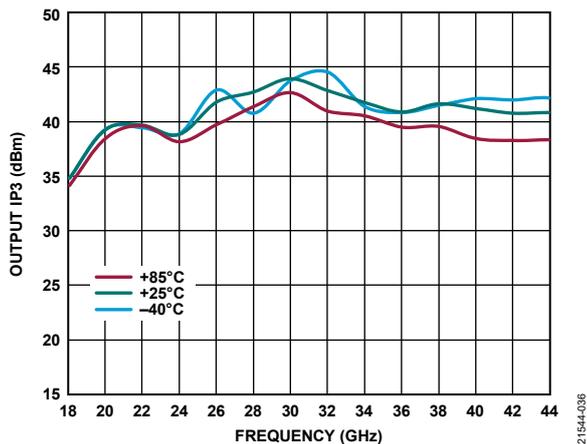


図 36. 様々な温度での出力 IP3 の周波数特性、  
トーンあたりの P<sub>OUT</sub> = 16dBm、V<sub>DD</sub> = 5V、I<sub>DQ</sub> = 1400mA

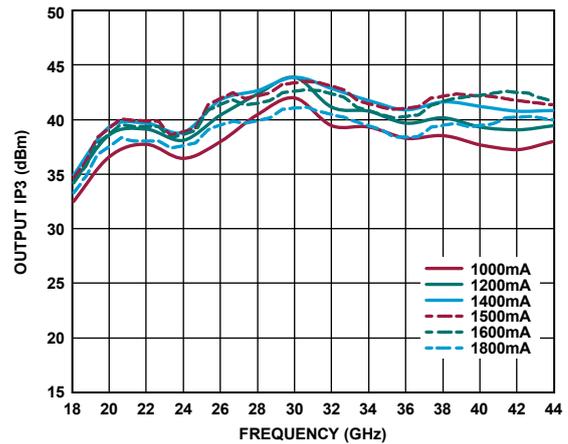


図 39. 様々な I<sub>DQ</sub> での出力 IP3 の周波数特性、  
トーンあたりの P<sub>OUT</sub> = 16dBm、V<sub>DD</sub> = 5V

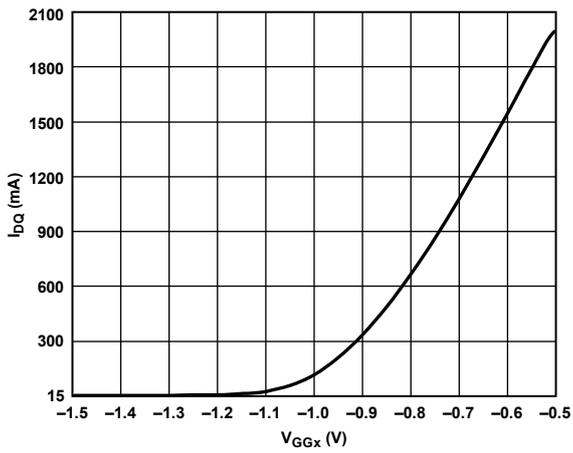


図 40.  $I_{DQ}$  と  $V_{GGx}$  の関係

21544-040

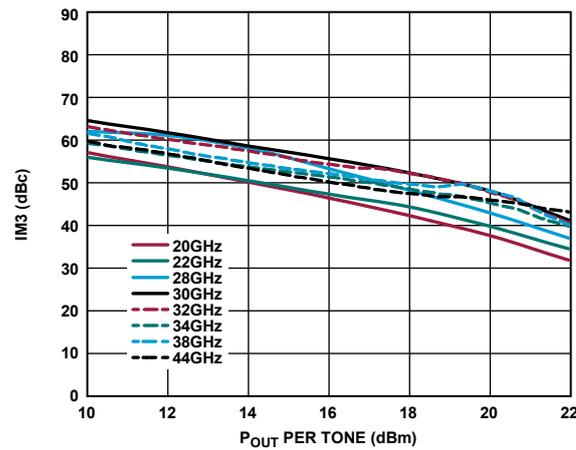


図 43. IM3 と トーンあたりの  $P_{OUT}$  の関係、  
 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

21544-043

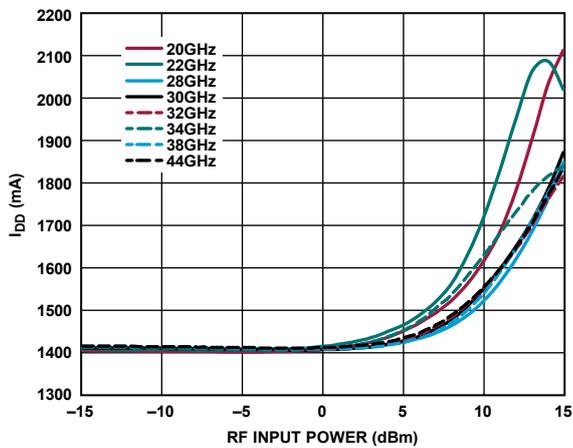


図 41. 様々な周波数での  $I_{DD}$  と RF 入力電力の関係、  
 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

21544-041

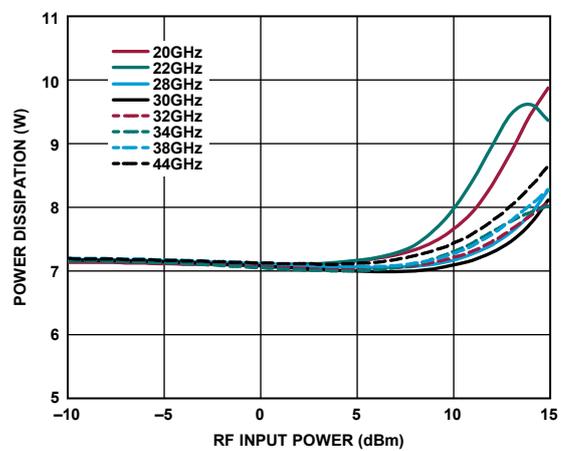


図 44.  $T_A = 85^\circ C$  での消費電力と RF 入力電力の関係、  
 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

21544-044

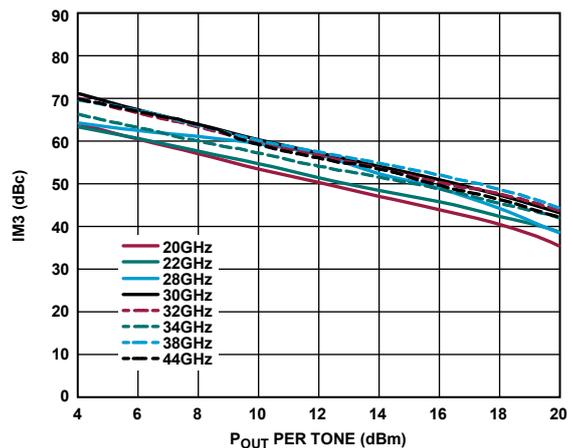


図 42.3 次相互変調歪み (IM3) と トーンあたりの  $P_{OUT}$  の関係、  
 $V_{DD} = 4V$ 、 $I_{DQ} = 1400mA$

21544-042

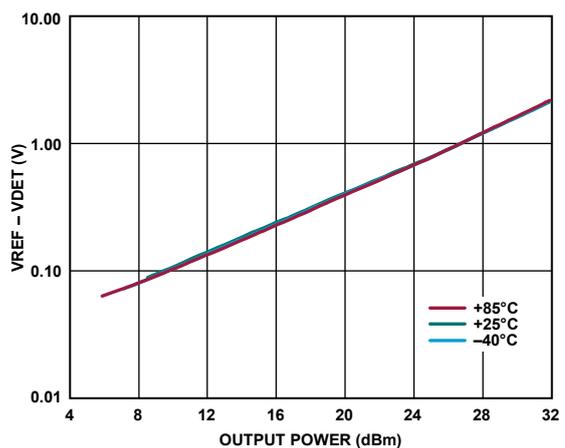


図 45. 様々な温度での  $V_{REF} - V_{DET}$  と出力電力の関係、30GHz

21544-045

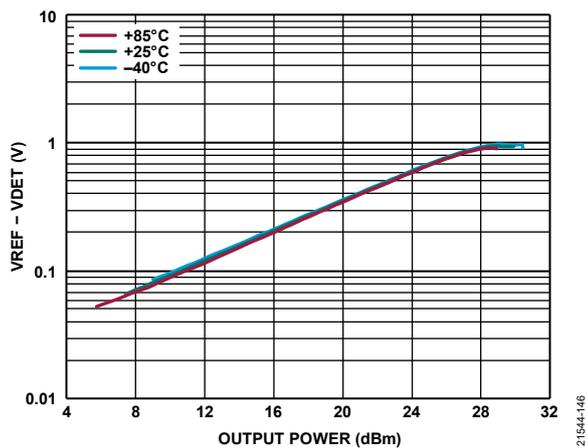


図 46. 様々な温度での VREF - VDET と出力電力の関係、20GHz

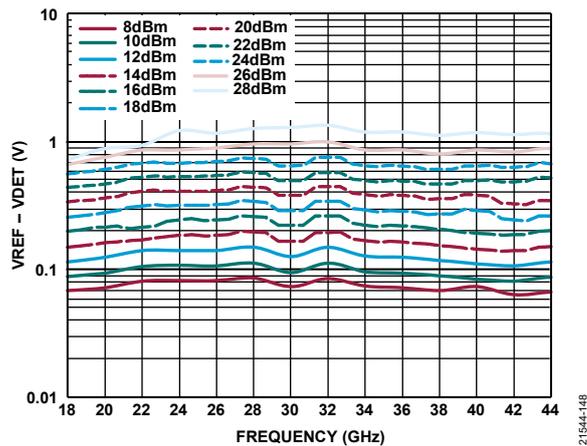


図 48. 様々な P<sub>OUT</sub> レベルでの VREF - VDET の周波数特性

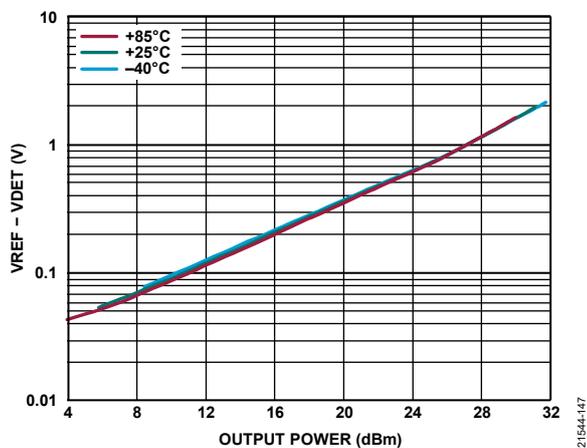


図 47. 様々な温度での VREF - VDET と出力電力の関係、40GHz

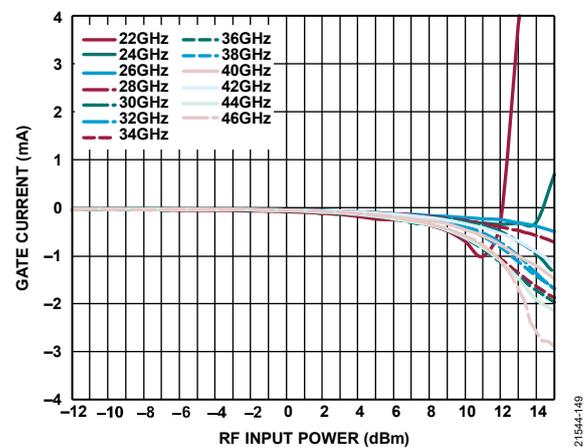


図 49. 様々な周波数でのゲート電流 ( $I_{GG}$ ) と RF 入力電力の関係、 $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$

## 一定の $I_{DD}$ での動作

HMC980LP4E アクティブ・バイアス・コントローラを使用してバイアス（図 56 を参照）、特に指定のない限り、通常動作で  $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $I_{DD} = 1800\text{mA}$ 。データは一定の  $I_{DD}$  で測定。

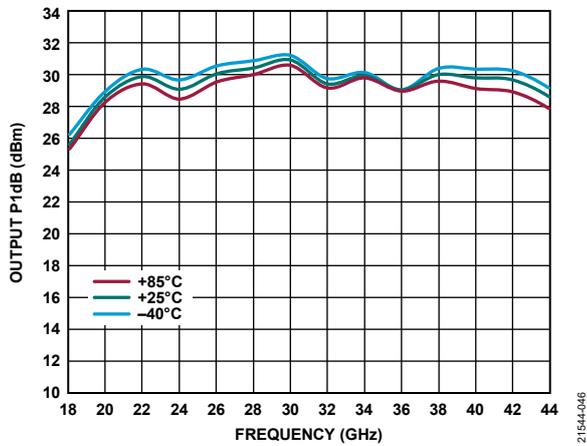


図 50. 様々な温度での出力 P1dB の周波数特性

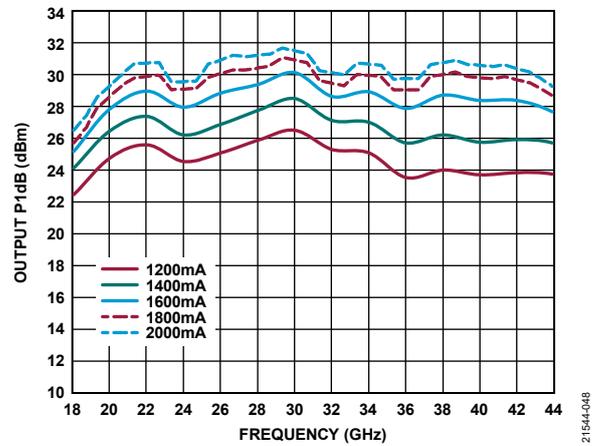


図 52. 様々なドレイン電流での出力 P1dB の周波数特性

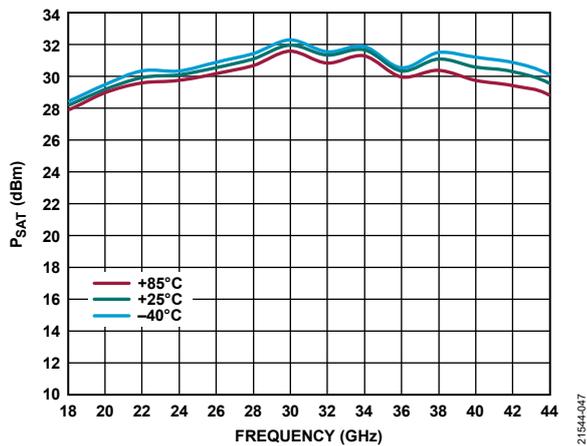


図 51. 様々な温度での  $P_{SAT}$  の周波数特性

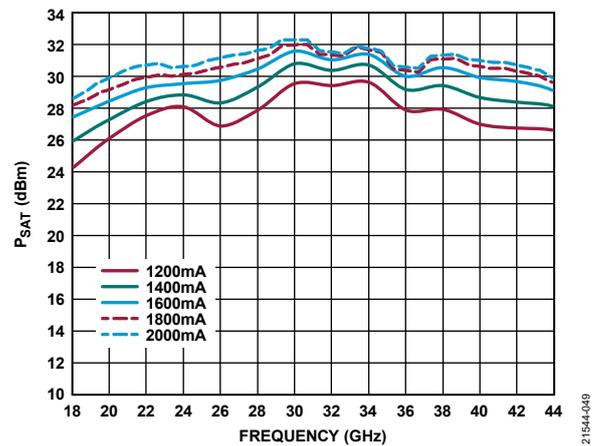


図 53. 様々なドレイン電流での  $P_{SAT}$  の周波数特性

## 動作原理

ADPA7007 パワー・アンプのアーキテクチャの概要を図 54 に示します。ADPA7007では、アンプを3段にカスケード接続して、21.5dB の結合ゲインと 31.5dBm の  $P_{SAT}$  値を実現しています。

ドレイン電流は、 $V_{GG1}$  ピンと  $V_{GG2}$  ピンの電圧によって制御されます。これらのピンは互いに接続して、 $-1.5V \sim 0V$  の範囲の負電圧で駆動する必要があります（1400mA の静止ドレイン電流バイアスを得るためのゲート・バイアス電圧の代表値は $-0.685V$ です）。専用ゲイン段へのバイアス・ピン接続を示す簡略図を図 54 に示します。

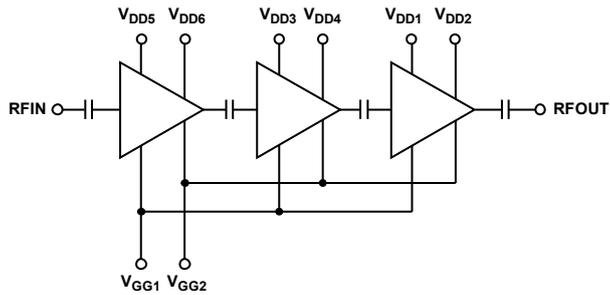


図 54. ADPA7007 の簡略化したアーキテクチャ図

RF 出力信号の一部は、RF 出力電力検出用のダイオードに方向性結合されます。このダイオードに DC バイアスを加えると、RF 電力が整流され、VDET での DC 電圧として測定できるようになります。VREF を介して同一の回路を対称に配置し、カップリングされた RF 電力を差し引くことにより、VDET の温度補償を行うことができます。電圧差 ( $V_{REF} - V_{DET}$ ) が、RF 出力に比例する温度補償信号となります。

ADPA7007 から最大限の性能を得て、デバイスの損傷を回避するには、[アプリケーション情報](#)のセクションに記載されている推奨バイアス・シーケンスに従ってください。

21544-050

## アプリケーション情報

ADPA7007 を動作させるための基本的な接続方法を図 55 に示します。このデバイスのすべての測定は、図 55 に示す代表的なアプリケーション回路を使用して行いました。

$V_{GGx}$  ピンと  $V_{DDx}$  ピンにはいずれも容量性のバイパスが必要です。カスケード接続されたアンプにおいて、 $V_{GG1}$  と  $V_{GG2}$  はゲート・バイアス・ピンで、 $V_{DD1} \sim V_{DD6}$  はドレイン・バイアス・ピンです。

図 55 に示す電源およびゲート電圧のデカップリング・コンデンサは、デバイス特性の評価や検証に使用した構成を示しています。コンデンサの数は一定の範囲で減らすことができますが、その範囲はそれぞれのシステムによって異なります。デバイスから最も遠い位置にある最大のコンデンサを最初に取り除くか、集約することを推奨します。パワーアップ時の推奨バイアス・シーケンスは以下のとおりです。

1. 電源グラウンドを回路グラウンド (GND) に接続します。
2. ゲート・バイアス電圧  $V_{GG1}$  と  $V_{GG2}$  を  $-1.5V$  に設定します。
3. すべてのドレイン・バイアス電圧 ( $V_{DDx}$ ) を  $5V$  に設定します。
4. ゲート・バイアス電圧を上げて静止電源電流を流し、 $I_{DQ} = 1400mA$  に設定します。
5. RF 信号を印加します。

パワーダウン時の推奨バイアス・シーケンスは以下のとおりです。

1. RF 信号をオフにします。
2. ゲート・バイアス電圧  $V_{GG1}$  と  $V_{GG2}$  を  $-1.5V$  まで下げて、 $I_{DQ} = (\text{約}) 0mA$  にします。
3. すべてのドレイン・バイアス電圧を  $0V$  まで下げます。
4. ゲート・バイアス電圧  $V_{GGx}$  を  $0V$  まで上げます。

ゲート電圧が固定値に保持されている場合に全体の性能を最適化するには、バイアス条件を  $V_{DD} = 5V$ 、 $I_{DQ} = 1400mA$  にすることを推奨します (ゲート電圧が固定値に保持されている場合、図 41 に示すように、RF 入力電力レベルの増加に伴って、ドレイン電流  $I_{DD}$  も増加することに注意してください)。特に指定のない限り、ここに示すデータは推奨バイアス条件を使用して取得しました。ADPA7007 を異なるバイアス条件で動作させると、性能が異なる可能性があります。ADPA7007 にバイアスをかけて静止ドレイン電流を大きくすると、一般にゲインと出力 P1dB は大きくなりますが、代償として消費電力が増加します。(表 8 を参照)。

表 8. 電力の選択<sup>1, 2</sup>

$I_{DQ}$ (mA)	Gain (dB)	Output P1dB (dBm)	Output IP3 (dBm)	$P_{DISS}$ (W)	$V_{GGx}$ (V)
1200	15.80	31.89	42.90	6	-0.73
1400	16.20	31.93	41.30	7	-0.68
1600	16.50	31.95	39.55	8	-0.63

<sup>1</sup> データは次の公称バイアス条件で取得しました。  $V_{DD} = 5V$ 、 $T_A = 25^\circ C$ 、周波数 = 32GHz。

<sup>2</sup>  $V_{GG1}$  と  $V_{GG2}$  を  $-1.5V \sim 0V$  の範囲で調整し、必要な静止ドレイン電流  $I_{DQ}$  を得ました。

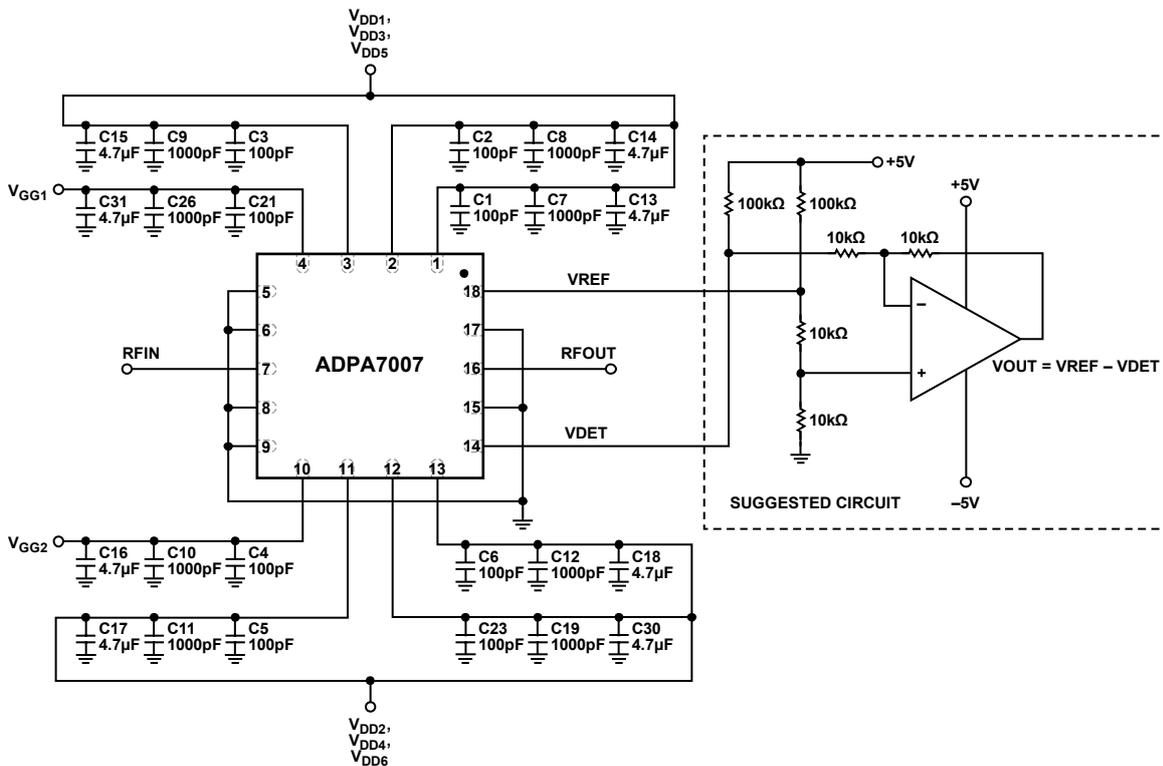


図 55. 代表的なアプリケーション回路

21544-001

## HMC980LP4E を用いた ADPA7007 のバイアシング

HMC980LP4E は、ゲート電圧を自動的に調整することにより、ドレイン電流の測定と調節を行うアクティブ・バイアス・コントローラです。HMC980LP4E は、最大 16.5V までのドレイン電圧と最大 1.6A までのドレイン電流で、RF アンプのバイアスを制御することができます。このコントローラは、温度変化やデバイス特性のばらつきがあっても、定ドレイン電流バイアスを供給し、ゲート電圧とドレイン電圧を正確にシーケンスして、アンプの安全な動作を確保します。

HMC980LP4E は、短絡時の自己保護機能を備えると共に、ADPA7007 のゲートに必要な負電圧を生成するチャージ・ポンプも内蔵しています。また、HMC980LP4E には、外部負電圧源を使用するオプションもあります。HMC980LP4E は、HMC980 として、ダイの形態でも提供されています。

### アプリケーション回路のセットアップ

図 56 に、ADPA7007 の制御に 2 個の HMC980LP4E デバイスを使用したアプリケーション回路の回路図を示します。VNEG 用に外部負電源を使用する場合は、図 57 の回路図を参照してください。

ADPA7007 では、静止ドレイン電流を 1400mA とした場合が仕様規定されていますが、ADPA7007 から最大出力電力を得るためには、動作ドレイン電流  $I_{DRAIN}$  を 1800mA 近くに設定する必要があります。RF 入力電力を 15dBm (ほぼ入力圧縮ポイント) にすると、 $I_{DRAIN}$  電流は約 1800mA に増加します (図 41 を参照)。結果として、目的の  $I_{DRAIN}$  である 1800mA が選択されます。

1 個の HMC980LP4E デバイスで対応できる最大電流は 1600mA であるため、1800mA の電流レベルに対応するには 2 個の HMC980LP4E デバイスが必要になります。図 56 と図 57 に示すアプリケーション回路では、ADPA7007 のドレイン電圧とドレイン電流が次式により設定されます。

$$V_{DRAIN} = V_{DD} - I_{DRAIN} \times 0.85\Omega \quad (1)$$

ここで、

$V_{DRAIN} = 5V$  (HMC980LP4E の 17 番ピンと 18 番ピンからのドレイン電圧)。

$V_{DD} = 5.765V$  (HMC980LP4E に供給する電源電圧)。

$I_{DRAIN} = 1800mA$  (HMC980LP4E の 17 番ピンと 18 番ピンからの一定のドレイン電流)。

$$R10 = \frac{150\Omega}{I_{DRAIN}} \quad (2)$$

ここで、

$I_{DRAIN} = 900mA$  (図 56 のデュアル・バイアス・セットアップにおいて、HMC980LP4E ごとに)。

$R10 = 166.66\Omega$ 。

### ADPA7007 の $V_{GGx}$ の絶対最大定格条件に適合させるための $V_{GATE}$ と $V_{NEG}$ の制限

ADPA7007 の制御に HMC980LP4E を使用する場合は、HMC980LP4E の VNEG ピンと VGATE ピンの最小電圧を  $-1.5V$  に設定し、これらの電圧を ADPA7007 の  $V_{GGx}$  ピンの絶対最大定格制限以内に保ちます。最小電圧に設定するには、図 56 と図 57 に示す抵抗 R15 と R16 を使用します。R15 と R16 の詳細と計算方法については、アプリケーション・ノート AN-1363, Meeting Biasing Requirements of Externally Biased RF/Microwave Amplifiers with Active Bias Controllers を参照してください。

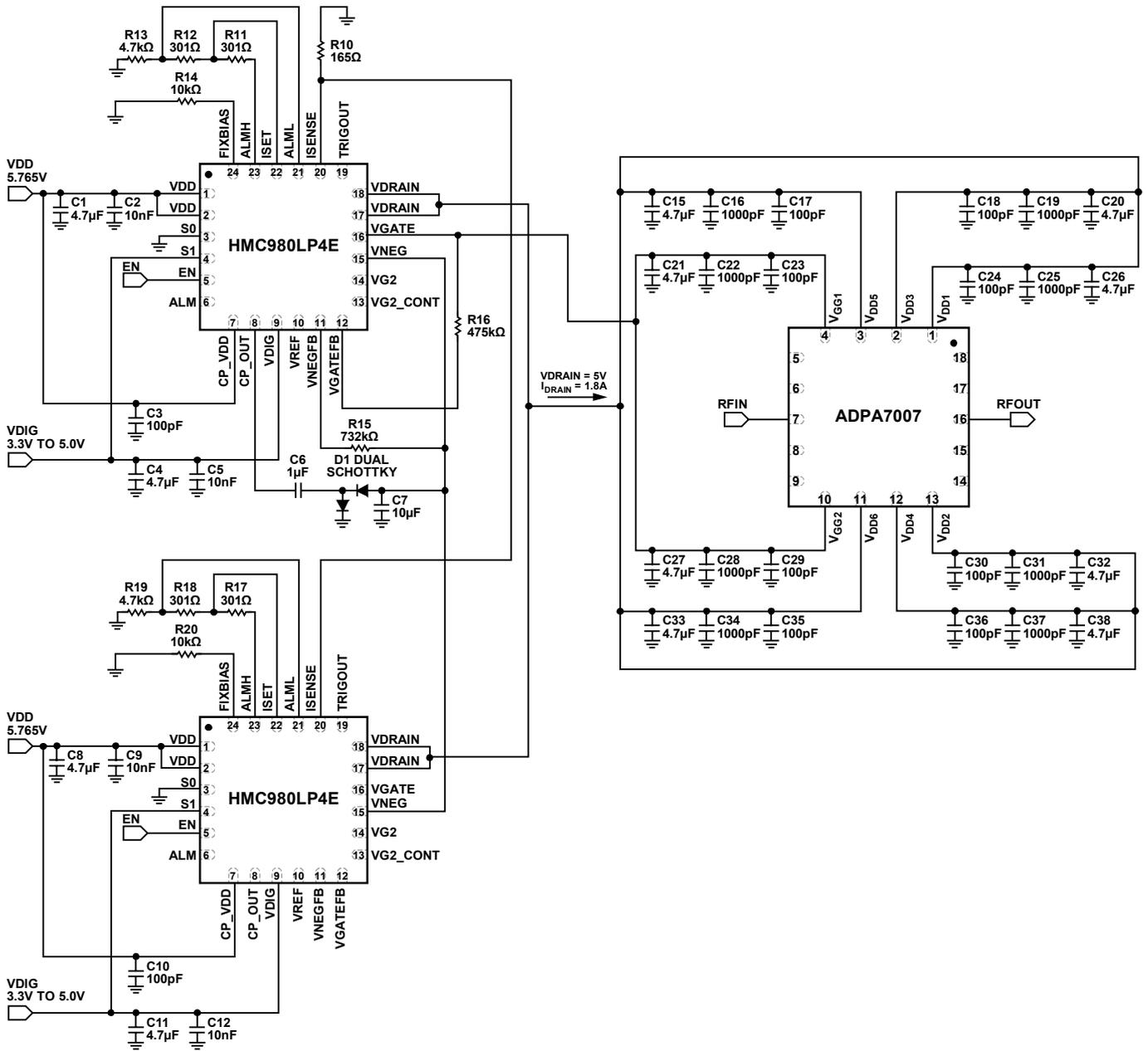


図 56. 2 個の HMC980LP4E と ADPA7007 を使用したアプリケーション回路

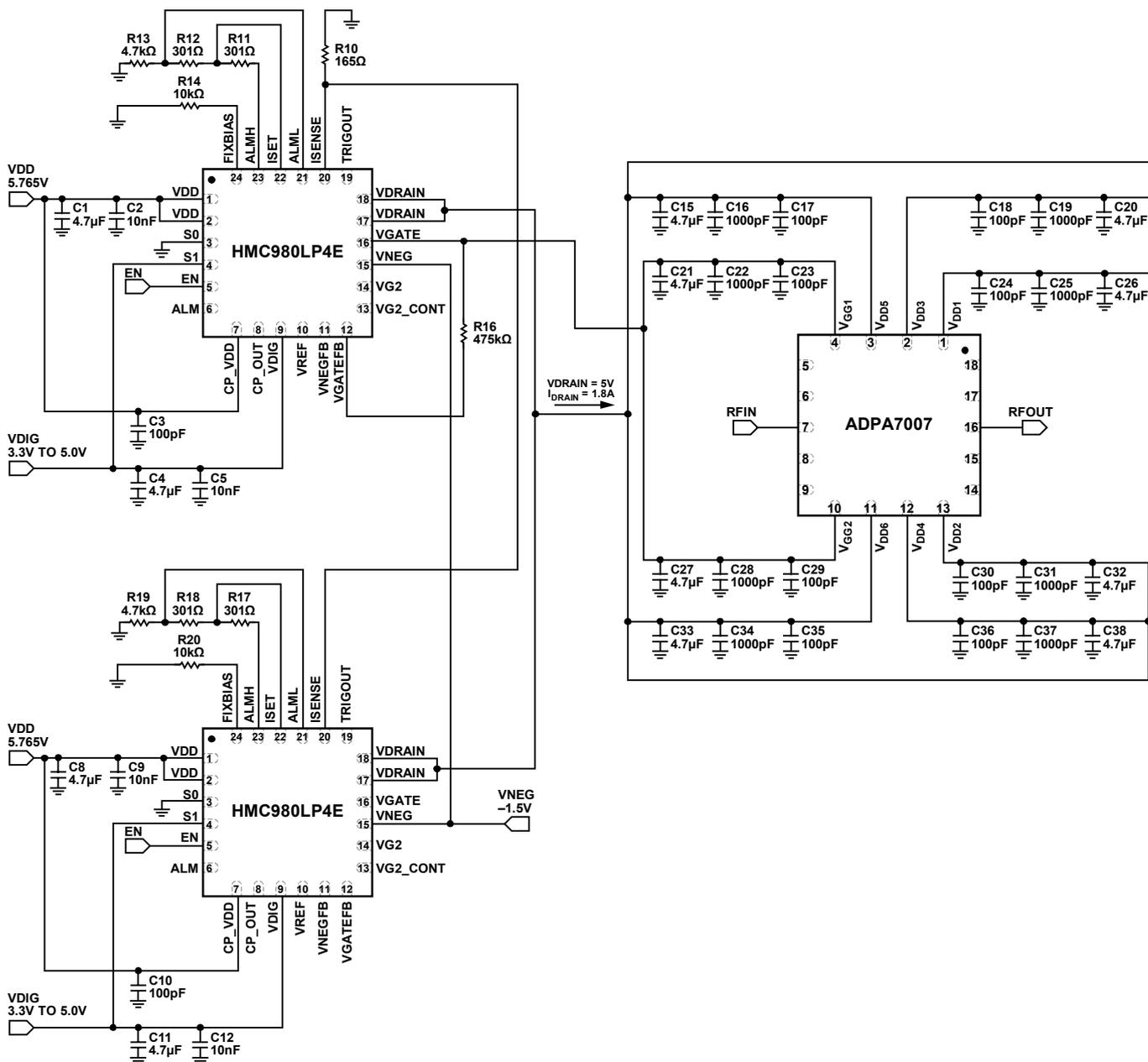


図 57. 2 個の HMC980LP4E と ADPA7007、および外部負電圧源を使用したアプリケーション回路

## HMC980LP4E のバイアス・シーケンス

パワーアップ・シーケンスのセクションとパワーダウン・シーケンスのセクション内の DC 電源シーケンシングでは、ADPA7007 の制御に HMC980LP4E を使用する場合に、これに損傷を与えないようにする必要があります。

### パワーアップ・シーケンス

パワーアップ・シーケンスは次のとおりです。

1. 両方の HMC980LP4E デバイスの VDIG (9 番ピン) を 3.3V に設定します。
2. 両方の HMC980LP4E デバイスの VDD ピンを 5.765V に設定します。
3. 両方の HMC980LP4E デバイスの VNEG (15 番ピン) を -1.5V に設定します。内部生成電圧を使用する場合は、このステップは必要ありません。
4. 両方の HMC980LP4E デバイスの EN (5 番ピン) を 3.3V に設定します (0V から 3.3V に遷移すると、VGATE と VDRAIN がオンになります)。

### パワーダウン・シーケンス

パワーダウン・シーケンスは次のとおりです。

1. EN (両方の HMC980LP4E デバイスの 5 番ピン) を 0V に設定します (3.3V から 0V に遷移すると、VDRAIN と VGATE がオフになります)。
2. VNEG (両方の HMC980LP4E デバイスの 15 番ピン) を 0V に設定します。内部生成電圧を使用する場合は、このステップは必要ありません。
3. 両方の HMC980LP4E デバイスの VDD ピンを 0V に設定します。
4. VDIG (両方の HMC980LP4E デバイスの 9 番ピン) を 0V に設定します。

HMC980LP4E のバイアス制御回路がセットアップされている場合、HMC980LP4E の EN ピンに 3.3V を印加すると ADPA7007 へのバイアスがオンになり、EN ピンに 0V を印加するとバイアスがオフになります。EN=3.3V のとき、HMC980LP4E の VGATE ピンは -1.5V まで低下し、HMC980LP4E の VDRAIN ピンはオンになり 5V となります。その後、 $I_{DRAIN} = 1800\text{mA}$  になるまで VGATE が増加し、閉制御ループが  $I_{DRAIN}$  を 1800mA に調節します。EN=0V のとき、VGATE は -1.5V に設定され、VDRAIN は 0V に設定されます (図 58 と図 59 を参照)。

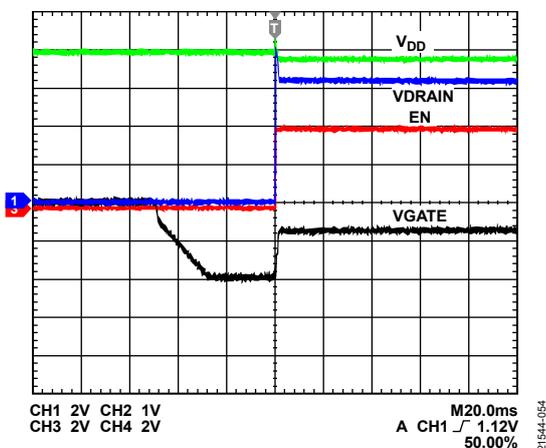


図 58. HMC980LP4E をオンに切り替えたときの ADPA7007 への出力

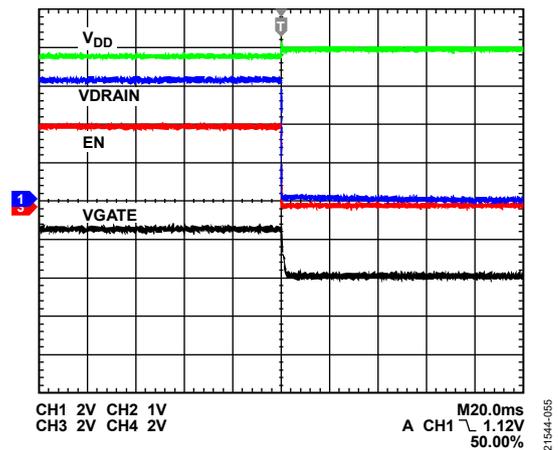


図 59. HMC980LP4E をオフに切り替えたときの ADPA7007 への出力

## 定ドレイン電流バイアシングと定ゲート電圧バイアシング

HMC980LP4E は、DC 電源変動、温度変化、RF 入出力レベル変動、およびデバイス特性のばらつきがあっても、帰還ループを使用して VGATE を常に調節し、ドレイン電流を一定に保ちます。キャリブレーション手順に要する時間を短縮し、常に安定した性能を維持する方法としては、定ドレイン電流バイアスが推奨されます。

RF 電力が加えられると電流が増加する定ゲート電圧バイアスと比較すると、定ドレイン電流バイアスでは、出力 P1dB がわずかに低くなります。この出力 P1dB を図 63 に示します。この図において、HMC980LP4E が 1dB 圧縮に達する高い入力電力ではドレイン電流が定ゲート電圧バイアスの場合より低いため (図 60 を参照)、RF 性能も定ゲート電圧バイアス動作の場合よりわずかに低くなっています。

定ドレイン電流バイアスの出力 P1dB 性能は、設定電流を定ゲート電圧バイアス条件での RF 駆動時に到達する  $I_{DD}$  値に近づくように増やすことにより、定ゲート電圧バイアス性能の近くまで高めることができます (図 63 を参照)。

定電流動作時にドレイン電流を増加できる限界は、表 4 に示す温度制限および最大消費電力仕様によって規定されます。 $I_{DD}$  を増加し続けても、実際の出力 P1dB は無制限に増加し続けることはありませんが、消費電力は直線的に増加します。したがって、定ドレイン電流バイアシングを使用する場合は、消費電力と出力 P1dB 性能の間のトレードオフを考慮する必要があります。

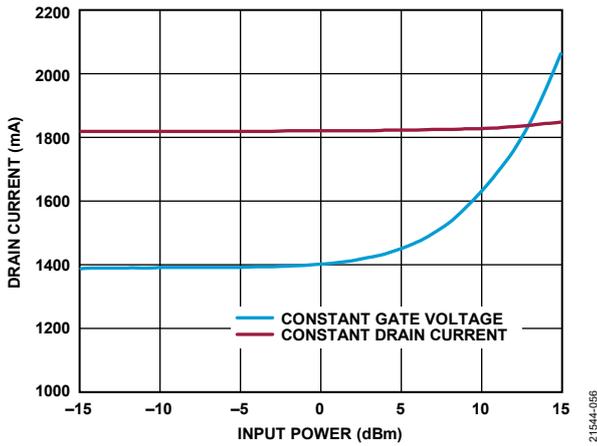


図 60. ドレイン電流と入力電力の関係、 $V_{DD} = 5V$ 、  
周波数 = 32GHz、定ドレイン電流バイアス  
( $I_{DRAIN}$  セットポイント = 1800mA)  
および定ゲート電圧バイアス ( $V_{GGx} \approx -0.68V$ )

21544-056

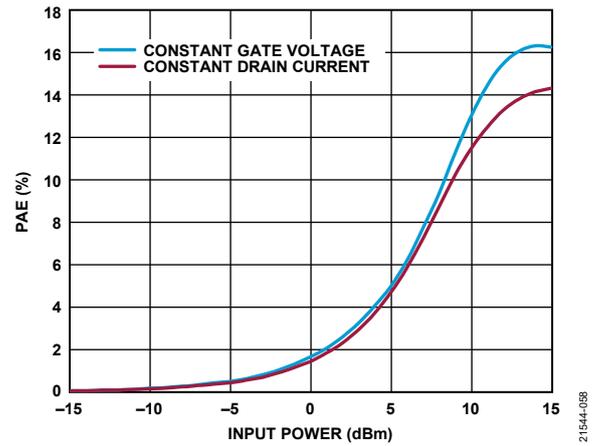


図 62. PAE と入力電力の関係、 $V_{DD} = 5V$ 、周波数 = 32GHz、  
定ドレイン電流バイアス ( $I_{DRAIN}$  セットポイント = 1800mA)  
および定ゲート電圧バイアス ( $V_{GGx} \approx -0.68V$ )

21544-058

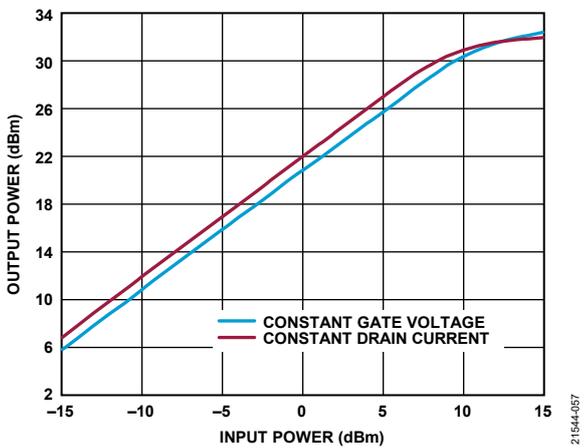


図 61. 出力電力と入力電力の関係、 $V_{DD} = 5V$ 、  
周波数 = 32GHz、定ドレイン電流バイアス  
( $I_{DRAIN}$  セットポイント = 1800mA) および  
定ゲート電圧バイアス ( $V_{GGx} \approx -0.68V$ )

21544-057

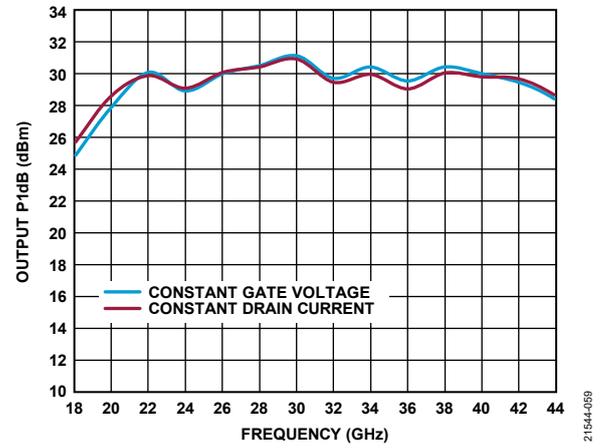


図 63. 出力 P1dB の周波数特性、 $V_{DD} = 5V$ 、  
定ドレイン電流バイアス ( $I_{DRAIN}$  セットポイント = 1800mA)  
および定ゲート電圧バイアス ( $V_{GGx} \approx -0.68V$ )

21544-059

外形寸法

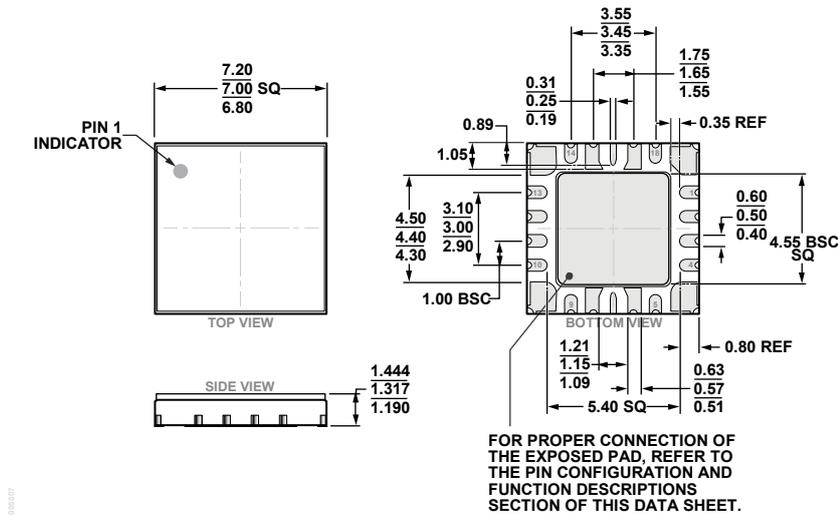


図 64. ヒート・シンク付き 18 端子セラミック・リードレス・チップ・キャリア [LCC\_HS] (EH-18-1)  
寸法 (ミリ単位)

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	MSL Rating <sup>2</sup>	Package Description	Package Option
ADPA7007AEHZ	-40°C to +85°C	MSL3	18-Terminal Ceramic Leadless Chip Carrier with Heat Sink [LCC_HS]	EH-18-1
ADPA7007AEHZ-R7	-40°C to +85°C	MSL3	18-Terminal Ceramic Leadless Chip Carrier with Heat Sink [LCC_HS]	EH-18-1
ADPA7007-EVALZ				

<sup>1</sup> Z = RoHS 準拠製品

<sup>2</sup> 詳細については、絶対最大定格のセクションを参照してください。