

# デュアルチャンネル 2.3GHz~2.8GHz、20Wの レシーバー・フロント・エンド

## 特長

- ▶ デュアルチャンネル RF フロント・エンドを内蔵
  - ▶ 4 チャンネル全体で合計 10Gbps の帯域幅
  - ▶ オンチップのバイアスおよびマッチング
  - ▶ 単電源動作
- ▶  $T_{CASE} = 105^{\circ}C$  で高出力に対応
  - ▶ 平均 LTE 出力 (9dB PAR、寿命全期間) : 43dBm
- ▶ ゲイン
  - ▶ 高ゲイン・モード : 2.6GHz で 35dB (代表値)
  - ▶ 低ゲイン・モード : 2.6GHz で 14dB (代表値)
- ▶ 低ノイズ指数
  - ▶ 高ゲイン・モード : 2.6GHz で 1.0dB (代表値)
  - ▶ 低ゲイン・モード : 2.6GHz で 1.0dB (代表値)
- ▶ 高アイソレーション
  - ▶ RXOUT-CHA と RXOUT-CHB : 45dB (代表値)
  - ▶ TERM-CHA と TERM-CHB : 60dB (代表値)
- ▶ 低挿入損失 : 2.6GHz で 0.5dB (代表値)
- ▶ 高 OIP3 : 32dBm (代表値)
- ▶ パワーダウン・モードおよび低ゲイン・モード
- ▶ 低電源電流
  - ▶ 高ゲイン・モード : 5V で 110mA (代表値)
  - ▶ 低ゲイン・モード : 5V で 36mA (代表値)
  - ▶ パワーダウン・モード : 5V で 12mA (代表値)
- ▶ 正ロジック制御
- ▶ 6mm × 6mm、40 ピン LFCSP パッケージ
- ▶ ADRF5545A および ADRF5549 (10Wバージョン) とピン互換

## アプリケーション

- ▶ ワイヤレス・インフラストラクチャ
- ▶ TDD Massive Multiple-Input Multiple-Output およびアクティブ・アンテナ・システム
- ▶ TDD ベースの通信システム

## 機能ブロック図

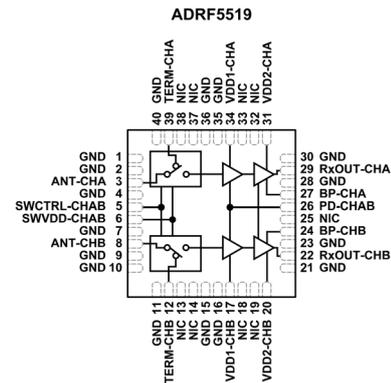


図 1.

## 概要

ADRF5519 は、2.3GHz~2.8GHz の時分割複信 (TDD) アプリケーション用に設計された、デュアルチャンネルの統合型 RF フロントエンド・マルチチップ・モジュールです。2 段カスケード低ノイズ・アンプ (LNA) および高出力シリコン単極双投 (SPDT) スイッチを備えたデュアルチャンネル構成となっています。

高ゲイン・モードでは、2 段カスケード LNA およびスイッチを使用して、1.0dB の低ノイズ指数、2.6GHz で 35dB の高ゲイン、32dBm (代表値) の 3 次インターセプト・ポイント (OIP3) を実現します。低ゲイン・モードでは、2 段 LNA のうち 1 段がバイパスされ、36mA という低電流で 14dB のゲインを実現します。パワーダウン・モードでは、LNA はオフとなり、デバイスは 12mA の電流を供給します。

送信動作では、RF 入力 that 終端ピンに接続されます (ANT-CHA を TERM-CHA に接続、または、ANT-CHB を TERM-CHB に接続)。スイッチは 0.5dB という低挿入損失となり、ロングターム・エボリューション (LTE) の平均電力 (ピーク対平均値比 (PAR) 9dB) は、寿命全期間の動作で 43dBm です。

デバイスは、RoHS 準拠の小型 6mm × 6mm、40 ピン LFCSP パッケージを採用しています。

**目次**

特長.....	1	受信動作、高ゲイン・モード.....	8
アプリケーション.....	1	受信動作、高ゲイン・モード.....	10
機能ブロック図.....	1	送信動作.....	12
概要.....	1	動作原理.....	13
仕様.....	3	信号パスの選択.....	13
電気仕様.....	3	バイアス・シーケンス.....	13
絶対最大定格.....	5	アプリケーション情報.....	14
熱抵抗.....	5	1.9GHz 動作.....	14
静電放電 (ESD) 定格.....	5	外形寸法.....	16
ESD に関する注意.....	5	オーダー・ガイド.....	16
ピン配置およびピン機能の説明.....	6	評価用ボード.....	16
代表的な性能特性.....	8		

**改訂履歴****4/2021—Revision 0: Initial Version:**

Updated Features Section.....	1
-------------------------------	---

## 仕様

## 電気仕様

特に指定のない限り、50Ω のシステムに対し、VDD1-CHA、VDD1-CHB、VDD2-CHA、VDD2-CHB、SWVDD-CHAB = 5V、SWCTRL-CHAB = 0V または SWVDD-CHAB、BP-CHA = VDD1-CHA または 0V、BP-CHB = VDD1-CHB または 0V、PD-CHAB = 0V または VDD1-CHA、ケース温度 (T<sub>CASE</sub>) = 25°C。

表 1.

パラメータ	テスト条件/コメント	Min	Typ	Max	Unit
FREQUENCY RANGE		2.3		2.8	GHz
GAIN <sup>1</sup>	2.6GHz での受信動作				
High Gain Mode			35		dB
Low Gain Mode			14		dB
GAIN FLATNESS <sup>1</sup>	任意の 100MHz 帯域幅での受信動作				
High Gain Mode			0.6		dB
Low Gain Mode			0.2		dB
NOISE FIGURE (NF) <sup>1</sup>	2.6GHz での受信動作				
High Gain Mode			1.0		dB
Low Gain Mode			1.0		dB
OUTPUT THIRD-ORDER INTERCEPT POINT (OIP3) <sup>1</sup>	受信動作。ツートーン出力電力：トーンあたり 8dBm (1MHz のトーン間隔時)。				
High Gain Mode			32		dBm
Low Gain Mode			27		dBm
OUTPUT 1 dB COMPRESSION (OP1dB)					
High Gain Mode			18		dBm
Low Gain Mode			13		dBm
INSERTION LOSS <sup>1</sup>	2.6GHz での送信動作		0.5		dB
CHANNEL TO CHANNEL ISOLATION <sup>1</sup>	2.6GHz 時				
Between RXOUT-CHA and RXOUT-CHB	受信動作		45		dB
Between TERM-CHA and TERM-CHB	送信動作		65		dB
SWITCH ISOLATION					
ANT-CHA to TERM-CHA and ANT-CHB to TERM-CHB <sup>1</sup>	受信動作		20		dB
SWITCHING CHARACTERISTICS (t <sub>ON</sub> , t <sub>OFF</sub> )					
受信動作時、50%の制御電圧から RXOUT-CHA または RXOUT-CHB の 90%および 10%まで			900		ns
送信動作時、50%の制御電圧から TERM-CHA または TERM-CHB の 90%および 10%まで			900		ns
DIGITAL INPUT					
SWCTRL-CHAB, PD-CHAB, BP-CHA, BP-CHB					
Low (V <sub>IL</sub> )		0		0.63	V
High (V <sub>IH</sub> )		1.17		V <sub>DD</sub>	V
SUPPLY CURRENT (I <sub>DD</sub> )	VDD1-CHx および VDD2-CHx = 5V (チャンネルあたり)				
High Gain			110		mA
Low Gain			36		mA
Power-Down Mode			12		mA
Transmit Current (Switch)	SWVDD-CHAB = 5V		1.55		mA
DIGITAL INPUT CURRENTS	SWCTRL-CHAB、PD-CHAB、BP-CHA、BP-CHB = 5V (チャンネルあたり)				
SWCTRL-CHAB			0.084		mA
PD-CHAB			0.3		mA
BP-CHA, BP-CHB			0.15		mA

## 仕様

表 1.

パラメータ	テスト条件/コメント	Min	Typ	Max	Unit
RECOMMENDED OPERATING CONDITIONS					
Supply Voltage (VDD) Range	VDD1-CHA、VDD1-CHB、VDD2-CHA、 VDD2-CHB、SWVDD-CHAB	4.75	5	5.25	V
Control Voltage Range	SWCTRL-CHAB、BP-CHA、BP-CHB、 PD-CHAB	0		V <sub>DD</sub>	V
RF Input Power at ANT-CHA, ANT-CHB	SWCTRL-CHAB = 5V、PD-CHAB = 5V、 BP-CHA = BP-CHB = 0V、T <sub>CASE</sub> <sup>2</sup> = 105°C				
	連続波			43	dBm
	9dB PAR (LTE 寿命全期間平均)			43	dBm
	7dB PAR (LTE シングル・イベント (10 秒未満) 平均) <sup>3</sup>			46	dBm
Case Temperature Range (T <sub>CASE</sub> ) <sup>2</sup>		-40		+105	°C
Junction Temperature at Maximum T <sub>CASE</sub> <sup>2</sup>	受信動作 <sup>1</sup>			132	°C
	送信動作 <sup>1</sup>			134	°C

<sup>1</sup> 表 6 および表 7 を参照してください。<sup>2</sup> EPAD で測定。<sup>3</sup> 測定セットアップの最大 RF 電力が 53dBm に制限されているため、7dB を超える PAR は検証されていません。

## 絶対最大定格

表 2.

Parameter	Rating
Positive Supply Voltage VDD1-CHA, VDD1-CHB, VDD2-CHA, VDD2-CHB SWVDD-CHAB	7 V 5.4 V
Digital Control Input Voltage SWCTRL-CHAB BP-CHA, BP-CHB, PD-CHAB	-0.3 V to $V_{DD}^1 + 0.3$ V -0.3 V to $V_{DD}^2 + 0.3$ V
Digital Control Input Current SWCTRL-CHAB, BP-CHA, BP-CHB, PD-CHAB	20 mA
RF Input Power Transmit Input Power (LTE Peak, 9 dB PAR) Receive Input Power (LTE Peak, 9 dB PAR)	53 dBm 25 dBm
Temperature Storage Reflow (Moisture Sensitivity Level 3 (MSL3) Rating)	-65°C to +150°C 260°C

<sup>1</sup>  $V_{DD}$  は SWVDD-CHAB ピンの電圧です。

<sup>2</sup>  $V_{DD}$  は VDD1-CHA、VDD1-CHB、VDD2-CHA、VDD2-CHB の各ピンの電圧です。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

$\theta_{JC}$  は、ジャンクションからケース底部 (チャンネルからパッケージ底部) への熱抵抗です。

表 3. 熱抵抗

Package Type <sup>1</sup>	$\theta_{JC}$	Unit
CP-40-15		
High Gain Mode, Receive Operation	25	°C/W
Low Gain Mode, Receive Operation	36	°C/W
Power-Down Mode, Transmit Operation	6	°C/W

## 静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを ESD に対して保護された環境においてのみ取り扱う場合のものであります。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

ANSI/ESDA/JEDEC JS-002 準拠の帯電デバイス・モデル (CDM)。

表 4. ADRF5519、40 ピン LFCSP

ESD Model	Withstand Threshold (V)	Class
HBM	1000	1C
CDM	750	C2

## ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

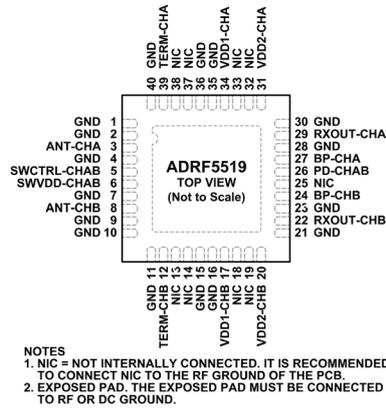


図 2. ピン配置

表 13. ピン機能の説明

ピン番号	記号	説明
1, 2, 4, 7, 9 to 11, 15, 16, 21, 23, 28, 30, 35, 36, 40	GND	グラウンド。
3	ANT-CHA	チャンネル A の RF 入力。
5	SWCTRL-CHAB	チャンネル A およびチャンネル B のスイッチ用制御電圧。
6	SWVDD-CHAB	チャンネル A およびチャンネル B のスイッチ用電源電圧。
8	ANT-CHB	チャンネル B の RF 入力。
12	TERM-CHB	終端出力。このピンは、チャンネル B のトランスミッタ・パスです。
13, 14, 18, 19, 25, 32, 33, 37, 38	NIC	内部接続なし。NIC は PCB の RF グラウンドに接続することを推奨します。
17	VDD1-CHB	チャンネル B の 1 段目の LNA 用電源電圧。
20	VDD2-CHB	チャンネル B の 2 段目の LNA 用電源電圧。
22	RXOUT-CHB	RF 出力。このピンはチャンネル B のレシーバー・パスです。RXOUT-CHB ピンは 50Ω に AC 整合されています。マッチング部品は不要ですが、DC 阻止コンデンサが必要です。
24	BP-CHB	チャンネル B の 2 段目の LNA をバイパス。
26	PD-CHAB	チャンネル A およびチャンネル B の全段の LNA をパワーダウン。
27	BP-CHA	チャンネル A の 2 段目の LNA をバイパス。
29	RXOUT-CHA	RF 出力。このピンはチャンネル A のレシーバー・パスです。RXOUT-CHA ピンは 50Ω に AC 整合されています。マッチング部品は不要ですが、DC 阻止コンデンサが必要です。
31	VDD2-CHA	チャンネル A の 2 段目の LNA 用電源電圧。
34	VDD1-CHA	チャンネル A の 1 段目の LNA 用電源電圧。
39	TERM-CHA	終端出力。このピンは、チャンネル A のトランスミッタ・パスです。
	EPAD	露出パッド。露出パッドは RF または DC グラウンドに接続する必要があります。

インターフェース回路図



図 3. GND インターフェース

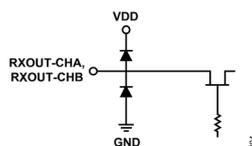


図 4. RXOUT-CHx のインターフェース

ピン配置およびピン機能の説明

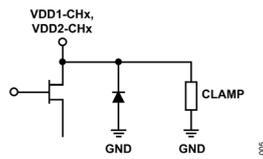


図 5. VDD1-CHx、VDD2-CHx のインターフェース

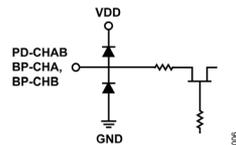


図 6. PD-CHAB、BP-CHx のインターフェース

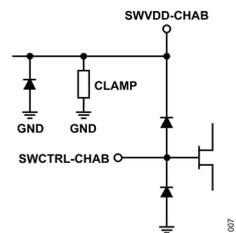


図 7. SWCTRL-CHAB、SWVDD-CHAB のインターフェース

代表的な性能特性

受信動作、高ゲイン・モード

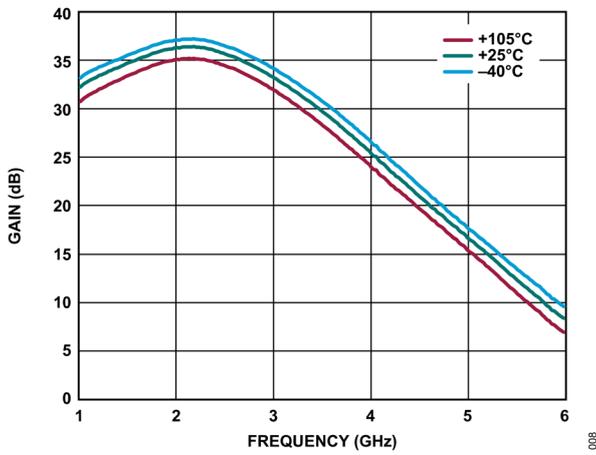


図 8. 様々な温度でのゲインと周波数の関係

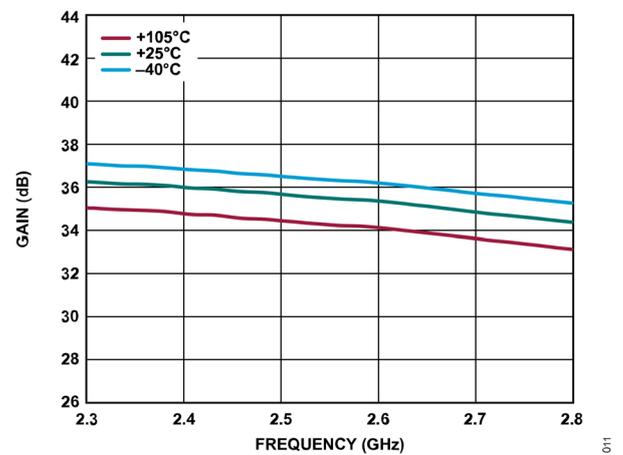


図 11. 様々な温度でのゲインと周波数の関係 (2.3GHz~2.8GHz)

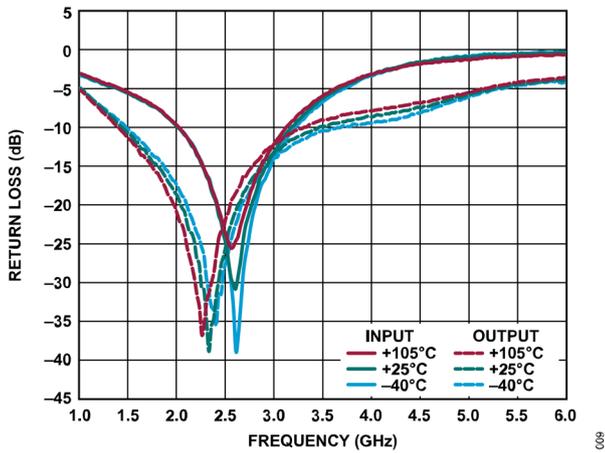


図 9. リターン・ロスと周波数の関係

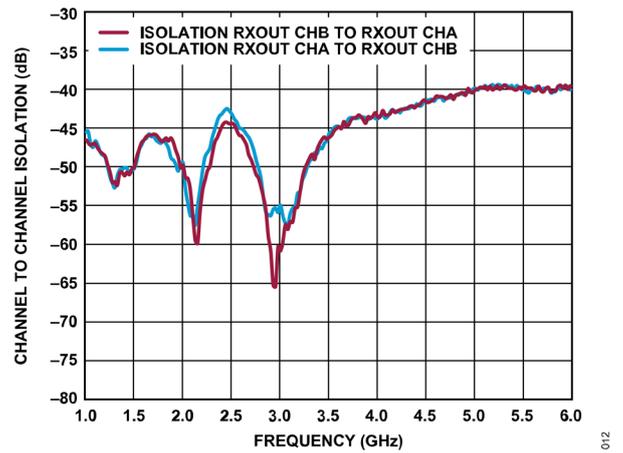


図 12. チャンネル間アイソレーションと周波数の関係

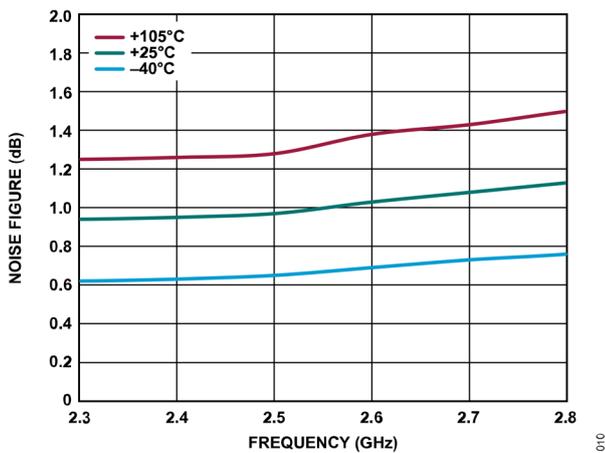


図 10. ノイズ指数と周波数の関係

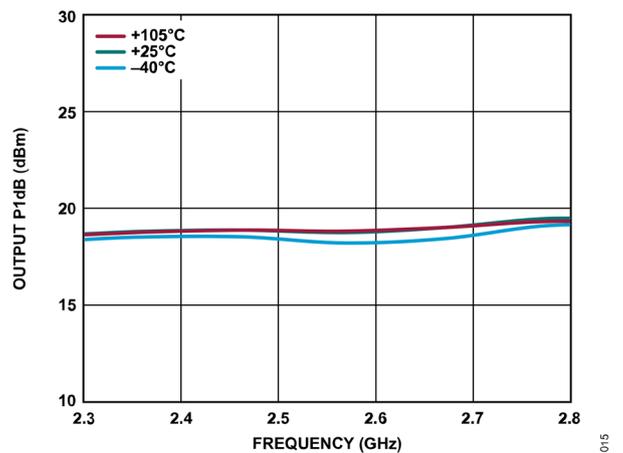


図 13. 出力 P1dB と周波数の関係

代表的な性能特性

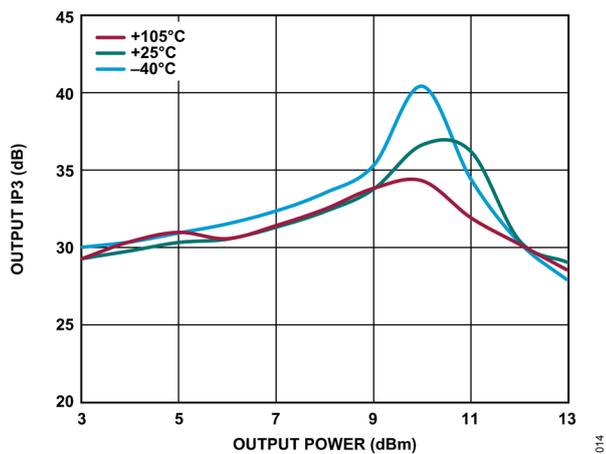


図 14. 出力 IP3 と出力電力の関係 (2.6GHz)

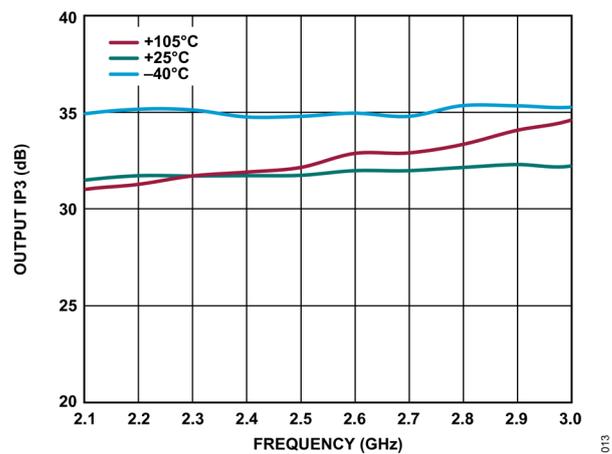


図 15. 出力 IP3 と周波数の関係 (出力トーン電力: 8dBm)

代表的な性能特性

受信動作、高ゲイン・モード

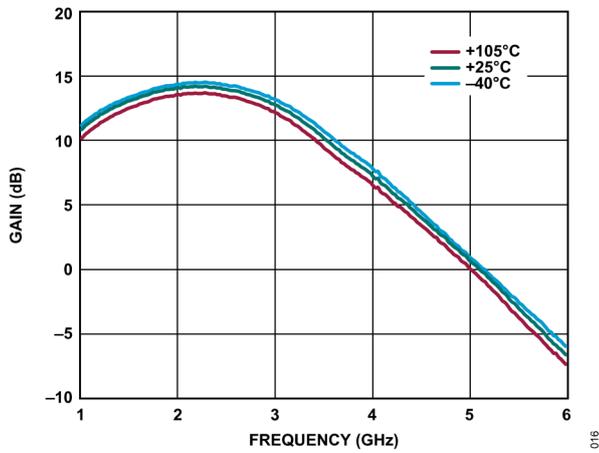


図 16. 様々な温度でのゲインと周波数の関係

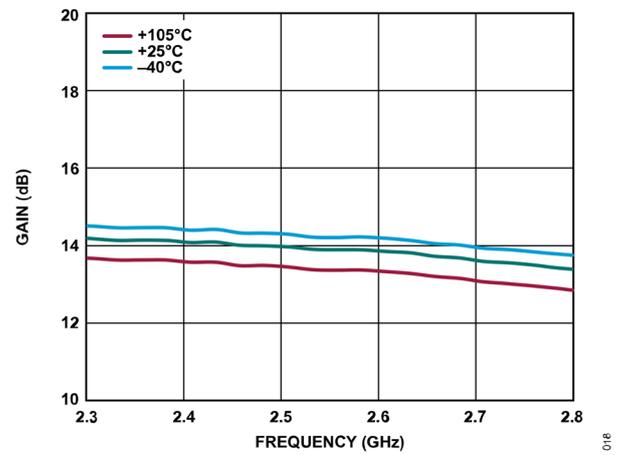


図 18. 様々な温度でのゲインと周波数の関係 (2.3GHz~2.8GHz)

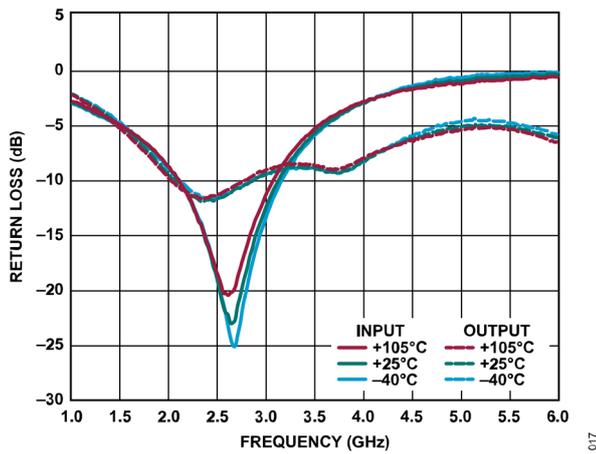


図 17. リターン・ロスと周波数の関係

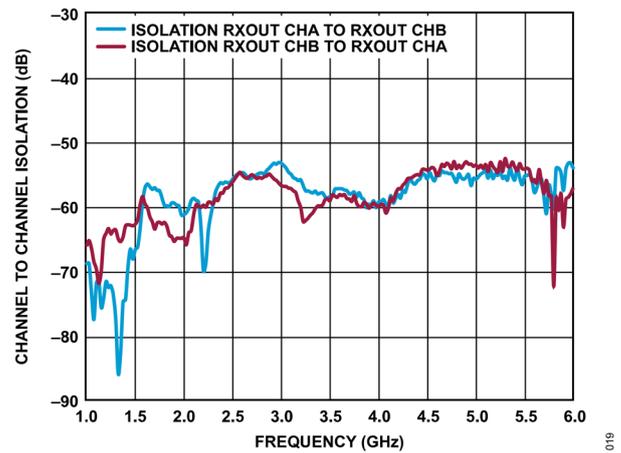


図 19. チャンネル間アイソレーションと周波数の関係

代表的な性能特性

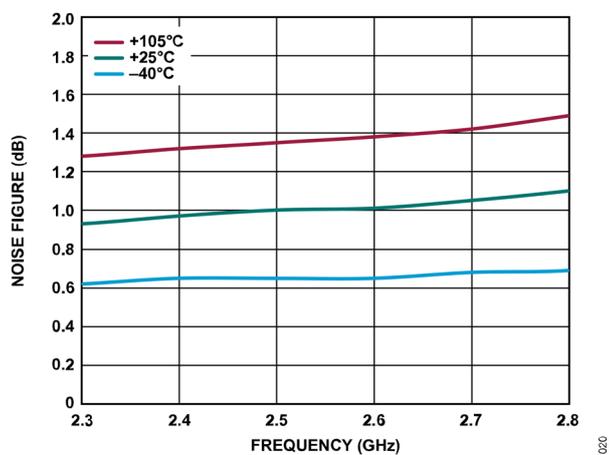


図 20. 様々な温度でのノイズ指数と周波数の関係

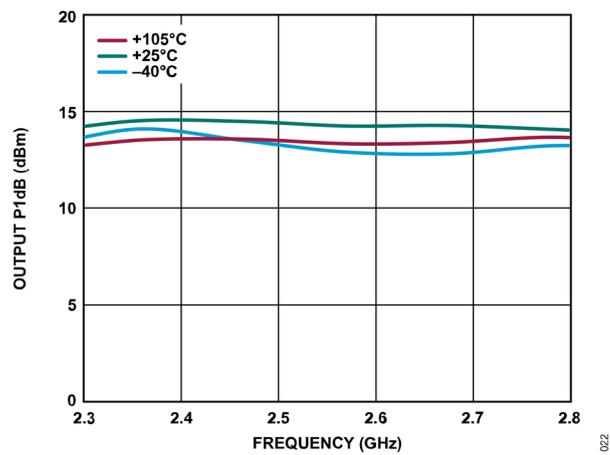


図 22. 出力 P1dB と周波数の関係

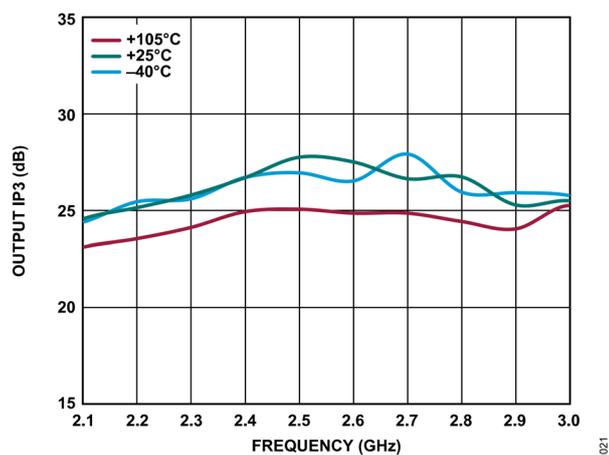


図 21. 出力 IP3 と周波数の関係 (出力トーン電力: -10dBm)

代表的な性能特性

送信動作

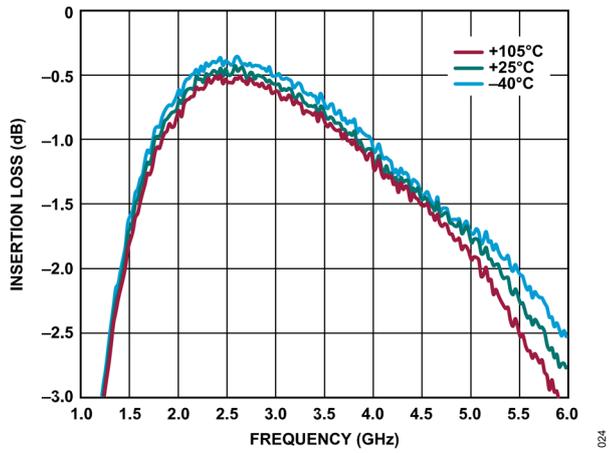


図 23. 様々な温度での挿入損失と周波数の関係

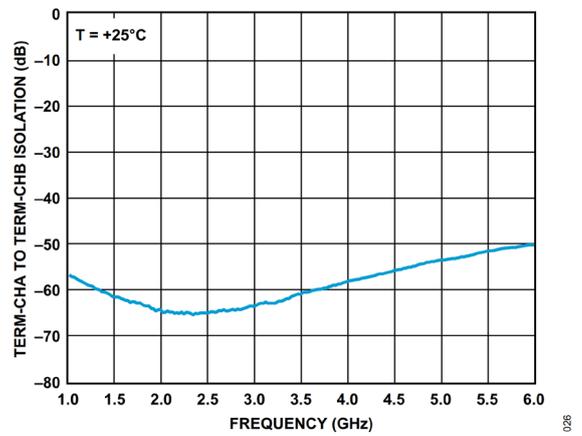


図 25. TERM-CHA と TERM-CHB の間のアイソレーションと周波数の関係

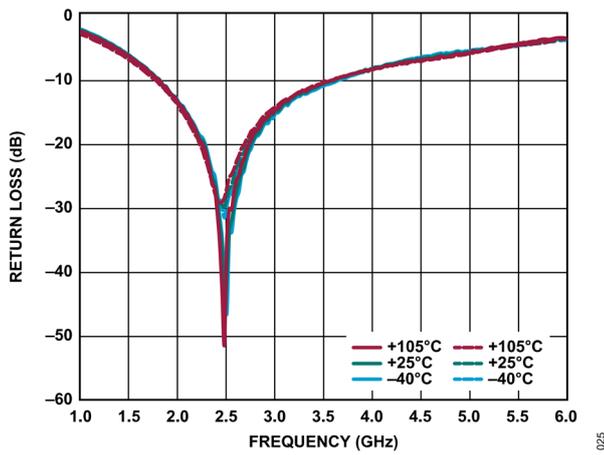


図 24. リターン・ロスと周波数の関係

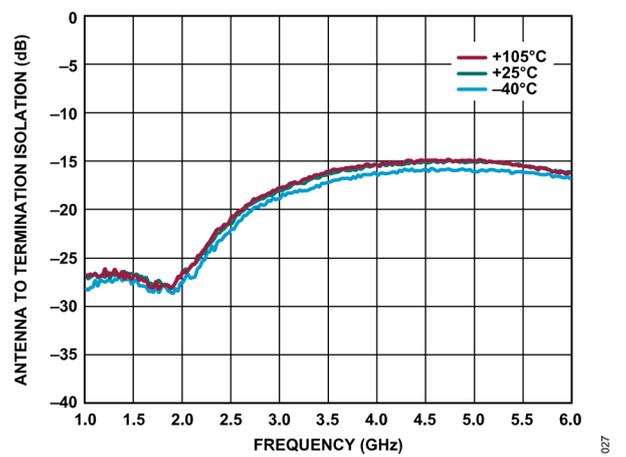


図 26. アンテナと終端の間のアイソレーションと周波数の関係 (LNA オン)

**動作原理**

ADRF5519 には、VDD1-CHA、VDD2-CHA、VDD1-CHB、VDD2-CHB、SWVDD-CHAB の各ピンに印加する正電源電圧が必要です。ノイズを除去するために、電源ラインにはバイパス用コンデンサを使用してください。

**信号パスの選択**

SWCTRL-CHAB に 5V が印加されると、ADRF5519 は送信動作に対応します。送信動作では、ANT-CHA および ANT-CHB に RF が入力されると、ANT-CHA から TERM-CHA、および ANT-CHB から TERM-CHB への信号パスが接続されます。

SWCTRL-CHAB に 0V が印加されると、ADRF5519 は受信動作に対応します。受信動作では、ANT-CHA および ANT-CHB に RF が入力されると、ANT-CHA から RXOUT-CHA、および ANT-CHB から RXOUT-CHB への接続が行われます。

**受信動作**

表 7 に示すように、ADRF5519 は受信動作において、高ゲイン・モード、低ゲイン・モード、パワーダウン高アイソレーション・モード、パワーダウン低アイソレーション・モードをサポートします。

PD-CHAB に 0V を印加すると、LNA がパワーアップし、ユーザは高ゲイン・モードまたは低ゲイン・モードを選択できます。

表 6. 入出力動作

SWCTRL-CHAB	Signal Path Select	
	Transmit Operation 1	Receive Operation
Low	Off	On
High	On	Off

<sup>1</sup> 表 7 の信号パスの説明を参照してください。

表 7. 真理値表：受信動作、SWCTRL-CHAB = 0V

Operation	PD-CHAB	BP-CHA, BP-CHB	Signal Path
Receive Operation			ANT-CHA to RXOUT-CHA, ANT-CHB to RXOUT-CHB
High Gain Mode	Low	Low	
Low Gain Mode	Low	High	
Power-Down High Isolation Mode	High	Low	
Power-Down Low Isolation Mode	High	High	

高ゲイン・モードを選択するには、BP-CHA または BP-CHB に 0V を印加します。低ゲイン・モードを選択するには、BP-CHA または BP-CHB に 5V を印加します。

PD-CHAB に 5V を印加すると、ADRF5519 はパワーダウン・モードになります。パワーダウン高アイソレーション・モードを選択するには、BP-CHA または BP-CHB に 0V を印加します。パワーダウン低アイソレーション・モードを選択するには、BP-CHA または BP-CHB に 5V を印加します。

**バイアス・シーケンス**

ADRF5519 にバイアスを加えるには、以下の手順を実行します。

1. GND ピンをグラウンドに接続します。
2. VDD1-CHA、VDD2-CHA、VDD1-CHB、VDD2-CHB、SWVDD-CHAB にバイアスを加えます。
3. SWCTRL-CHAB にバイアスを加えます。
4. PD-CHAB にバイアスを加えます。
5. BP-CHA と BP-CHB にバイアスを加えます。
6. RF 入力信号を印加します。

バイアスを停止するには、以上を逆の順序で実行します。

アプリケーション情報

代表的なアプリケーション回路で使用される評価用 PCB を作成するには、適切な RF 回路設計技術を使用してください。RF ポートの信号線のインピーダンスは 50Ω である必要があります。また、パッケージのグラウンド・リードと裏面のグラウンド・スラグはグラウンド・プレーンに直接接続する必要があります。グリッチおよび過電流保護のため、デジタル制御ピンの BP-CHx と PD-CHAB には 300Ω の直列抵抗を使用してください。ADRF5519-EVALZ はご要望に応じアナログ・デバイセズからご購入いただけます。

1.9GHz 動作

ADRF5519 は 1.9GHz のアプリケーションで使用することができます。チューニング範囲は 1.7GHz~2.1GHz で、表 1 の電力定格からのディレーティングは 3dB です。表 9 に、1.9GHz にチューニングされた ADRF5519-EVALZ の代表的な仕様を示します。

表 8 には必要なマッチング・コンポーネントを示します。デフォルトでは、ADRF5519-EVALZ はマッチング・コンポーネントを使用せず作製・出荷されます。ADRF5519-EVALZ は、表 8 に示す直列 RF パターンと並列コンデンサを用いて 1.9GHz にチューニングできます。

表 8. マッチング・コンポーネント

Matching Components	Series RF Trace	Parallel Capacitor
ANT_x Pin	Z <sub>0</sub> = 50 Ω λ/8 at 1.9 GHz 11.7 mm for ADRF5519-EVALZ	1 pF <sup>1</sup>
TERM_x Pin	<1.5 mm	1.2 pF <sup>1</sup>

<sup>1</sup> ATC 600S 0603 シリーズ

表 9. 推奨マッチング処理を行った場合の 1.9GHz の代表的な仕様

パラメータ	テスト条件/コメント	Min	Typ	Max	Unit
GAIN <sup>1</sup>	1.9GHz での受信動作				
High Gain Mode			35		dB
Low Gain Mode			13		dB
GAIN FLATNESS	1.7GHz~2.1GHz での受信動作				
High Gain Mode			0.5		dB
Low Gain Mode			0.5		dB
NOISE FIGURE (NF) <sup>1</sup>	1.9GHz での受信動作				
High Gain Mode			0.9		dB
Low Gain Mode			0.9		dB
OUTPUT THIRD ORDER INTERCEPT POINT (OIP3) <sup>1</sup>	受信動作 (1.9GHz)、1MHz のトーン間隔時のトーンあたりの値				
High Gain Mode	出力電力 = トーンあたり 8dBm		30		dBm
Low Gain Mode	出力電力 = トーンあたり -10dBm		22		dBm
OUTPUT 1 dB COMPRESSION (OP1dB)	1.9GHz での受信動作				
High Gain Mode			17		dBm
Low Gain Mode			12		dBm
INSERTION LOSS <sup>1</sup>	1.9GHz での送信動作		0.55		dB

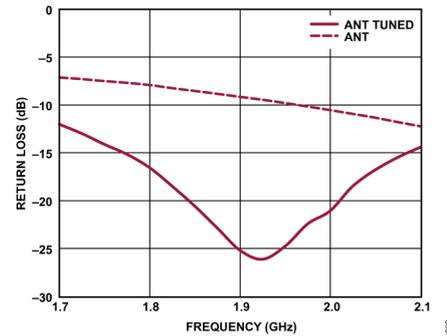


図 27. チューニングのある場合とない場合における受信モード時の ANT-CHx のリターン損失

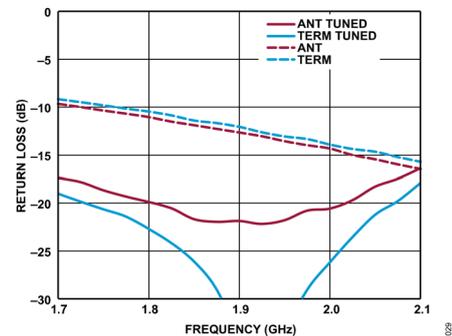


図 28. チューニングのある場合とない場合における送信モード時の ANT-CHx および TERM-CHx のリターン損失

## アプリケーション情報

表 9. 推奨マッチング処理を行った場合の 1.9GHz の代表的な仕様

パラメータ	テスト条件/コメント	Min	Typ	Max	Unit
RETURN LOSS	1.9GHz 時				
ANT-CHA and ANT-CHB	受信動作		>20		dB
RXOUT-CHA and RXOUT-CHB			>20		dB
ANT-CHA and ANT-CHB	送信動作		>20		dB
TERM-CHA and TERM-CHB			>20		dB
RF INPUT POWER at ANT-CHA, ANT-CHB	SWCTRL-CHAB = 5V、PD-CHAB = 5V、 BP-CHA = BP-CHB = 0V、T <sub>CASE</sub> = 105°C				
	1.9GHz の連続波			40	dBm
	9dB PAR (LTE 寿命全期間平均)、 1.9GHz 時			40	dBm

<sup>1</sup> 表 6 および表 7 を参照してください。

外形寸法

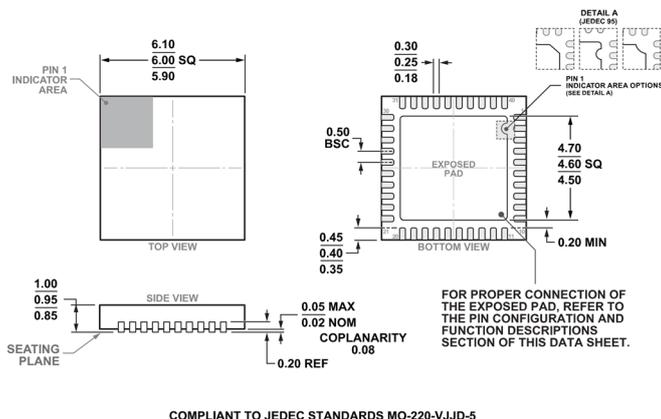


図 29. 40 ピン・リードフレーム・チップスケール・パッケージ [LFCSP]  
6mm × 6mm ボディ、0.95mm パッケージ高  
(CP-40-15)  
寸法：mm

更新日付：2021 年 4 月 9 日

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Packing Quantity	Package Option
ADRF5519BCPZN	-40°C to +105°C	40-Lead LFCSP (6mm × 6mm w/ EP)	Reel, 0	CP-40-15
ADRF5519BCPZN-R7	-40°C to +105°C	40-Lead LFCSP (6mm × 6mm w/ EP)	Reel, 750	CP-40-15
ADRF5519BCPZN-RL	-40°C to +105°C	40-Lead LFCSP (6mm × 6mm w/ EP)	Reel, 2500	CP-40-15

<sup>1</sup> Z = RoHS 準拠製品

評価用ボード

Model	Description
ADRF5519-EVALZ	ADRF5519 Evaluation Board

