

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2022年1月27日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2022年1月27日

製品名：HMC1126ACEZ

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：1ページ、概要の項、2行目

【誤】

「擬似格子整合型高電子移動度転送 (pHEMT)」

【正】

「擬似格子整合型高電子移動度トランジスタ (pHEMT)」



GaAs、pHEMT 低ノイズ・アンプ 400MHz~52GHz

データシート

HMC1126ACEZ

特長

ゲイン：10GHz~26GHzで12dB（代表値）
入力ターン・ロス：10GHz~26GHzで14dB（代表値）
出力ターン・ロス：10GHz~40GHzで16dB（代表値）
OP1dB：10GHz~26GHzで17.5dB（代表値）
 P_{SAT} ：10GHz~26GHzで21dBm（代表値）
OIP3：10GHz~26GHzで28.5dBm（代表値）
ノイズ指数：10GHz~26GHzで3.5dB（代表値）
電源電圧：5V/85mA
50Ωに整合した入出力
外付け受動部品不要
5.00mm × 5.00mm、24端子 LGA_CAV パッケージ

アプリケーション

試験用計測器
防衛および宇宙

概要

HMC1126ACEZ は、ガリウム・ヒ素 (GaAs)、擬似格子整合型高電子移動度転送 (pHEMT) 低ノイズ・アンプで、動作範囲は400MHz~52GHzです。HMC1126ACEZ は、12dB のゲイン、28.5dBm の出力3次インターセプト・ポイント (OIP3)、1dB ゲイン圧縮 (OP1dB) ポイントで17.5dBm の出力電力、3.5dB のノイズ指数 (それぞれ代表値) を 10GHz~26GHz の範囲で提供し、5V 電源から 85mA を必要とします。動作のために通常必要な外付け受動部品 (AC カップリング・コンデンサおよび電源デカッ

機能ブロック図

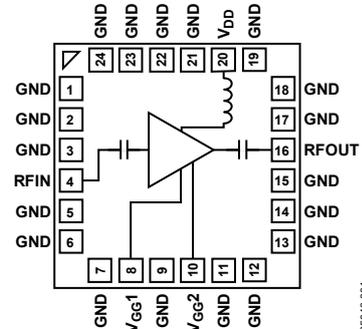


図 1.

プリング・コンデンサ) がすべて内蔵されているため、プリント基板 (PCB) のフットプリントを容易に小型化・コンパクト化できます。

HMC1126ACEZ は、5.00mm × 5.00mm、24 端子チップ・アレイ・スモール・アウトライン・リードなしキャビティ (LGA_CAV) パッケージを採用しています。

Rev. 0

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2018-2020 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

特長	1	ピン配置およびピン機能の説明	6
アプリケーション	1	インターフェース回路図	6
機能ブロック図	1	代表的な性能特性	7
概要	1	動作原理	15
改訂履歴	2	アプリケーション情報	16
電気仕様	3	パワーアップ・シーケンスとパワーダウン・シーケンス ...	16
周波数範囲：400MHz～10GHz	3	HMC920LP5Eを使用した HMC1126ACEZ のバイアシング .	17
周波数範囲：10GHz～26GHz	3	定ドレイン電流バイアシングと 定ゲート電圧バイアシング	19
周波数範囲：26GHz～40GHz	4	外形寸法	21
周波数範囲：40GHz～52GHz	4	オーダー・ガイド	21
絶対最大定格	5		
熱抵抗	5		
静電放電（ESD）定格	5		
ESD に関する注意	5		

改訂履歴

11/2021—Revision 0: Initial Version

電気仕様

周波数範囲：400MHz～10GHz

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $V_{GG2} = 1\text{V}$ 、電源電流 (I_{DQ}) = 85mA、 V_{GG1} を $-2\text{V} \sim 0\text{V}$ に調整し、 $I_{DQ} = 85\text{mA}$ (代表値) に設定。

表 1.

パラメータ	Min	Typ	Max	単位	テスト条件/コメント
FREQUENCY RANGE	0.4		10	GHz	
GAIN	10.5	12.5		dB	
Gain Variation over Temperature		0.003		dB/°C	
RETURN LOSS					
Input		11.5		dB	
Output		13		dB	
OUTPUT					
OP1dB	15	17.5		dBm	
Saturated Output Power (P_{SAT})		20		dBm	
OIP3		29		dBm	トーンあたりの出力電力 (P_{OUT}) = 0dBm (1MHz のトーン間隔)
Second-Order Intercept (OIP2)		31		dBm	トーンあたりの $P_{OUT} = 0\text{dBm}$ (1MHz のトーン間隔)
NOISE FIGURE		4.0		dB	
SUPPLY					
I_{DQ}		85		mA	V_{GG1} を調整し、 $I_{DQ} = 85\text{mA}$ (代表値) に設定
V_{DD}	3.3	5		V	

周波数範囲：10GHz～26GHz

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $V_{GG2} = 1\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 V_{GG1} を $-2\text{V} \sim 0\text{V}$ に調整し、 $I_{DQ} = 85\text{mA}$ (代表値) に設定。

表 2.

パラメータ	Min	Typ	Max	単位	テスト条件/コメント
FREQUENCY RANGE	10		26	GHz	
GAIN	10	12		dB	
Gain Variation over Temperature		0.006		dB/°C	
RETURN LOSS					
Input		14		dB	
Output		16		dB	
OUTPUT					
OP1dB		17.5		dBm	
P_{SAT}		21		dBm	
OIP3		28.5		dBm	トーンあたりの $P_{OUT} = 0\text{dBm}$ (1MHz のトーン間隔)
OIP2		28		dBm	トーンあたりの $P_{OUT} = 0\text{dBm}$ (1MHz のトーン間隔)
NOISE FIGURE		3.5		dB	
SUPPLY					
I_{DQ}		85		mA	V_{GG1} を調整し、 $I_{DQ} = 85\text{mA}$ (代表値) に設定
V_{DD}	3.3	5		V	

周波数範囲 : 26GHz~40GHz

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $V_{GG2} = 1\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 。 V_{GG1} を $-2\text{V} \sim 0\text{V}$ に調整し、 $I_{DQ} = 85\text{mA}$ (代表値) に設定。

表 3.

パラメータ	Min	Typ	Max	単位	テスト条件/コメント
FREQUENCY RANGE	26		40	GHz	
GAIN	10.5	12.5		dB	
Gain Variation over Temperature		0.007		dB/°C	
RETURN LOSS					
Input		13.5		dB	
Output		16		dB	
OUTPUT					
OPI1dB		16		dBm	
P_{SAT}		20		dBm	
OIP3		27		dBm	トーンあたりの $P_{OUT} = 0\text{dBm}$ (1MHzのトーン間隔)
NOISE FIGURE		4.5		dB	
SUPPLY					
I_{DQ}		85		mA	V_{GG1} を調整し、 $I_{DQ} = 85\text{mA}$ (代表値) に設定
V_{DD}	3.3	5		V	

周波数範囲 : 40GHz~52GHz

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $V_{GG2} = 1\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 。 V_{GG1} を $-2\text{V} \sim 0\text{V}$ に調整し、 $I_{DQ} = 85\text{mA}$ (代表値) に設定。

表 4.

パラメータ	Min	Typ	Max	単位	テスト条件/コメント
FREQUENCY RANGE	40		52	GHz	
GAIN		12		dB	
Gain Variation over Temperature		0.01		dB/°C	
RETURN LOSS					
Input		7.5		dB	
Output		15		dB	
OUTPUT					
OPI1dB		12.5		dBm	
P_{SAT}		17.5		dBm	
OIP3		23.5		dBm	トーンあたりの $P_{OUT} = 0\text{dBm}$ (1MHzのトーン間隔)
NOISE FIGURE		6		dB	
SUPPLY					
I_{DQ}		85		mA	V_{GG1} を調整し、 $I_{DQ} = 85\text{mA}$ (代表値) に設定
V_{DD}	3.3	5		V	

絶対最大定格

表 5.

Parameter	Rating
V _{DD}	6 V
Gate Bias Voltage	
V _{GG1}	-3 V to 0 V
V _{GG2}	
For V _{DD} = 3.3 V	0.5 V to 2.5 V
For V _{DD} = 4 V	0.5 V to 3 V
For V _{DD} = 5 V	1.0 V to 4 V
RFIN Power	22 dBm
Continuous Power Dissipation (P _{DISS}), T _A = 85°C (Derate 18.4 mW/°C Above 85°C)	1.66 W
Temperature	
Channel	175°C
Peak Reflow (Moisture Sensitivity Level (MSL) 3) ¹	260°C
Storage Range	-40°C to +150°C
Operating Range	-40°C to +85°C
Junction to Maintain 1,000,000 Hours Mean Time to Failure (MTTF)	175
Nominal Junction (T _A = 85°C, V _{DD} = 5 V, I _{DQ} = 85 mA)	108

¹ 詳細については、オーダー・ガイドを参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、システムの設計と動作環境に直接関連します。PCBの熱設計には、細心の注意を払う必要があります。

θ_{JC}は、チャンネルからケースまで（チャンネルからダイ・アタッチ・エポキシ使用のダイ底面まで）の熱抵抗です。

表 6. 熱抵抗

Package Type	θ _{JC}	Unit
CE-24-2 ¹	54.3	°C/W

¹ θ_{JC}は、以下の条件でのシミュレーションによって求めました。すなわち、熱伝達はチャンネルからグラウンド・パッドを通してPCBまでの熱伝導のみに起因し、グラウンド・パッドは85°Cの動作温度で一定に保たれるものとしします。

静電放電 (ESD) 定格

ESDに関する以下の情報は、ESDに敏感なデバイスをESD保護がなされた環境で取り扱う場合にのみ適用できます。

ANSI/ESDA/JEDDEC JS-001 準拠の人体モデル (HBM)。

表 7. HMC1126ACEZ、24 端子 LGA_CAV

ESD Model	Withstand Threshold (V)	Class
HBM	±250	1A

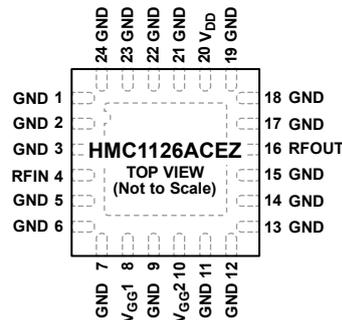
ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES
 1. EXPOSED PAD. CONNECT THE EXPOSED PAD TO A GROUND PLANE WITH LOW THERMAL AND ELECTRICAL IMPEDENCE.

25048-002

図 2. ピン配置

表 8. ピン機能の説明

ピン番号	記号	説明
1, 2, 3, 5, 6, 7, 9, 11 to 15, 17, 18, 19, 21 to 24	GND	グラウンド。すべてのグラウンド・ピンは、低インピーダンスのグラウンド・プレーンに接続する必要があります。インターフェース回路図については、 図 7 を参照してください。
4	RFIN	RF 入力。RFIN は AC カップリングされ、50Ω に整合されています。インターフェース回路図については、 図 3 を参照してください。
8	V _{GG1}	アンプのゲート制御 1。V _{GG1} を調整して I _{DQ} = 85mA に設定してください。インターフェース回路図については、 図 6 を参照してください。
10	V _{GG2}	アンプのゲート制御 2。通常動作時は、V _{GG2} に 1V を印加します。インターフェース回路図については、 図 5 を参照してください。
16	RFOUT	RF 出力。RFOUT は AC カップリングされ、50Ω に整合されています。インターフェース回路図については、 図 4 を参照してください。
20	V _{DD}	RF チョークを内蔵したドレイン電源電圧。DC バイアスを V _{DD} に接続して I _{DQ} を供給します。インターフェース回路図については、 図 4 を参照してください。
	EPAD	露出パッド。露出パッドは、熱抵抗と電気インピーダンスが低いグラウンド・プレーンに接続します。

インターフェース回路図

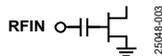


図 3. RFIN のインターフェース回路図

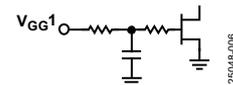


図 6. V_{GG1} のインターフェース回路図

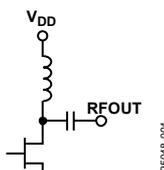


図 4. V_{DD} および RFOUT のインターフェース回路図



図 7. GND のインターフェース回路図

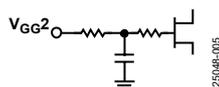
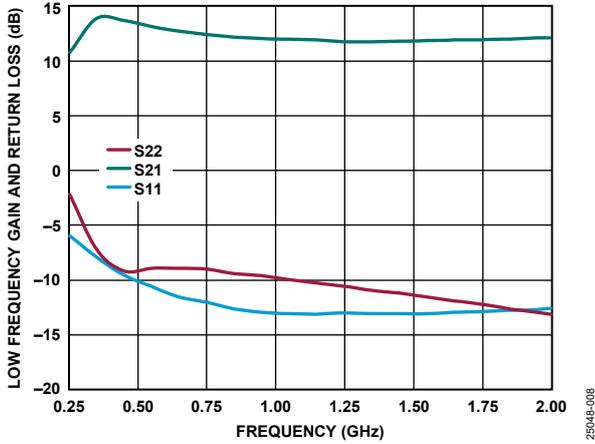


図 5. V_{GG2} のインターフェース回路図

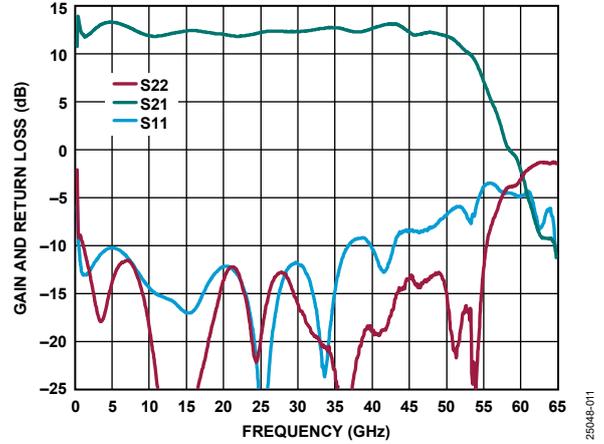
代表的な性能特性

I_{DQ} は RF 信号が印加されていないときのドレイン電流、 I_{DD} は RF 信号が印加されているときのドレイン電流です。



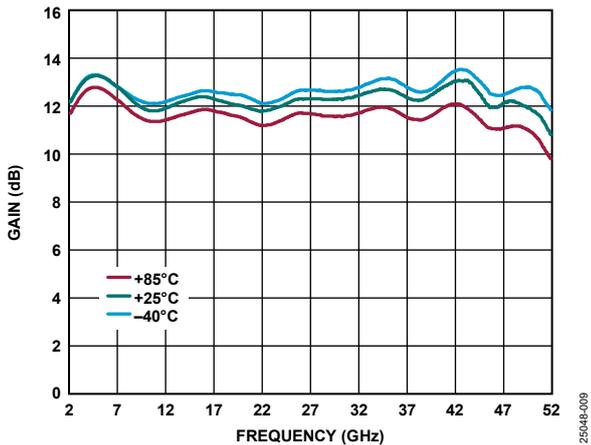
25048-008

図 8. 低周波数でのゲインとリターン・ロスの周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$ (S22 は出力リターン・ロス、
S21 はゲイン、S11 は入力リターン・ロス)



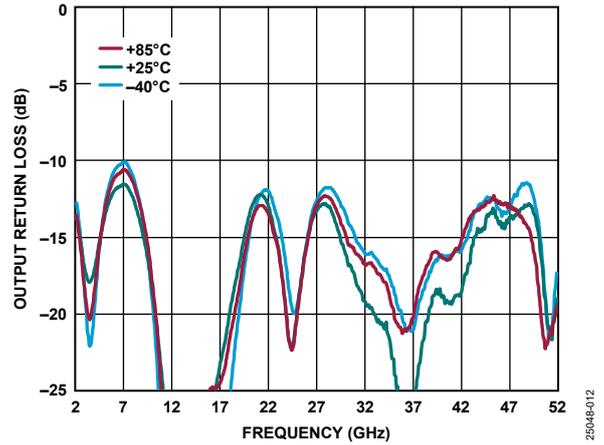
25048-011

図 11. ゲインとリターン・ロスの周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$



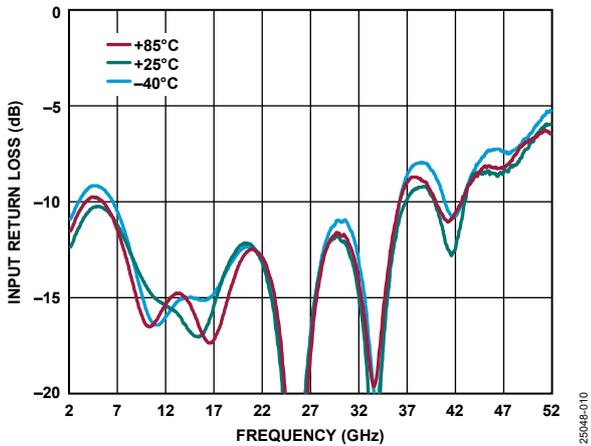
25048-009

図 9. 様々な温度でのゲインの周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$



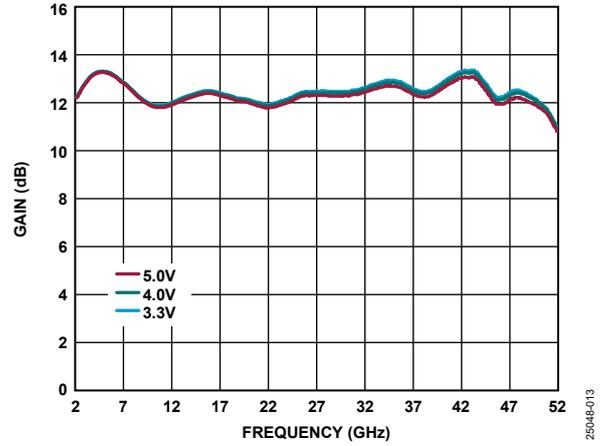
25048-012

図 12. 様々な温度での出力リターン・ロスの周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$



25048-010

図 10. 様々な温度での入力リターン・ロスの周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$



25048-013

図 13. 様々な V_{DD} 電圧でのゲインの周波数特性、
 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

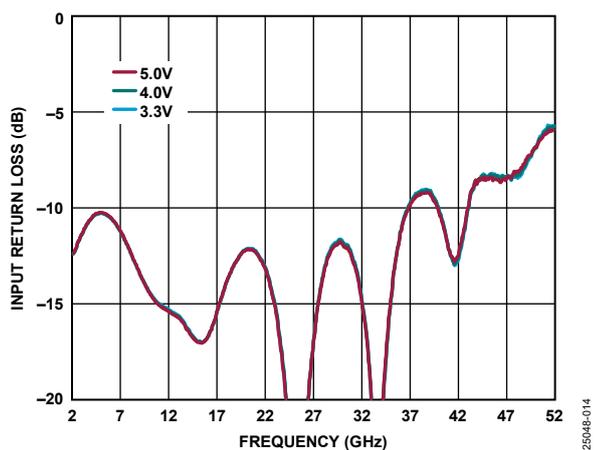


図 14. 様々な V_{DD} 電圧での入力リターン・ロスの周波数特性、 $I_{DQ} = 85\text{mA}$ 、 $V_{GG2} = 1\text{V}$

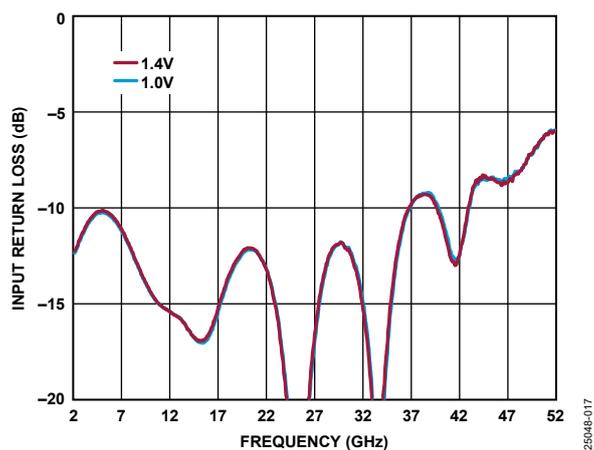


図 17. 様々な V_{GG2} 電圧での入力リターン・ロスの周波数特性、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$

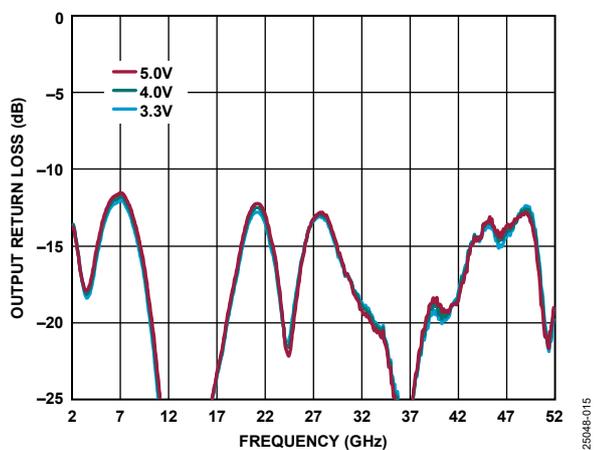


図 15. 様々な V_{DD} 電圧での出力リターン・ロスの周波数特性、 $I_{DQ} = 85\text{mA}$ 、 $V_{GG2} = 1\text{V}$

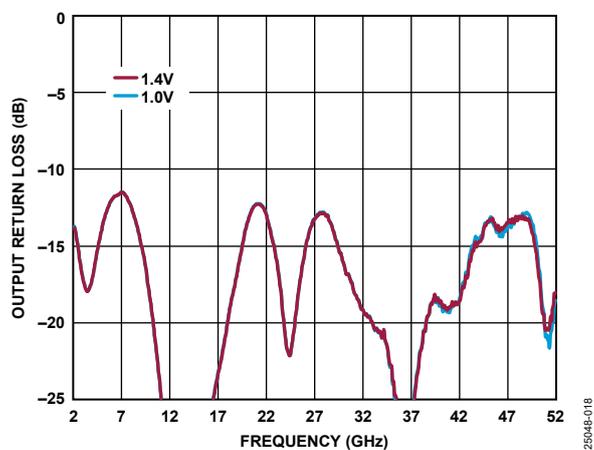


図 18. 様々な V_{GG2} 電圧での出力リターン・ロスの周波数特性、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$

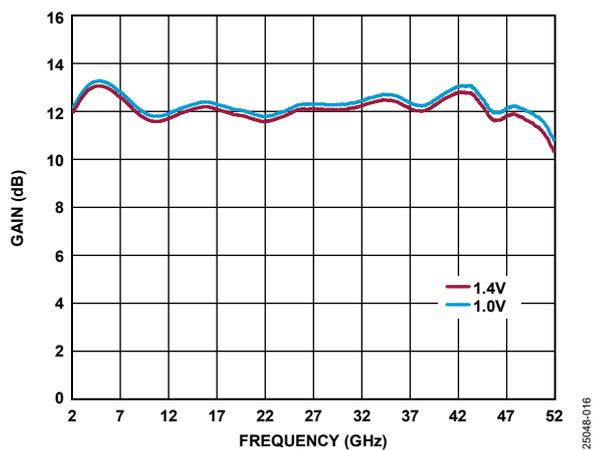


図 16. 様々な V_{GG2} 電圧でのゲインの周波数特性、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$

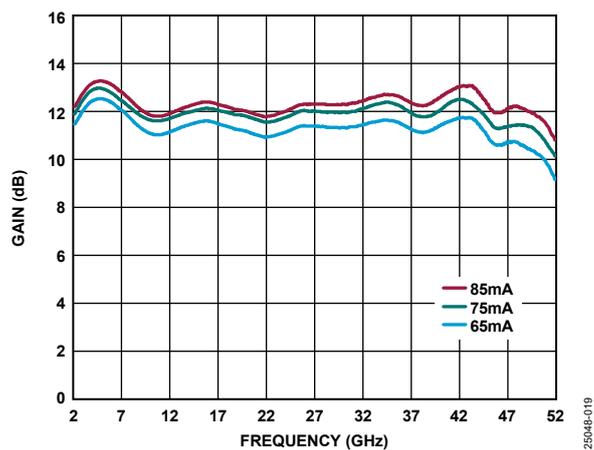


図 19. 様々な I_{DQ} 電流でのゲインの周波数特性、 $V_{DD} = 5\text{V}$ 、 $V_{GG2} = 1\text{V}$

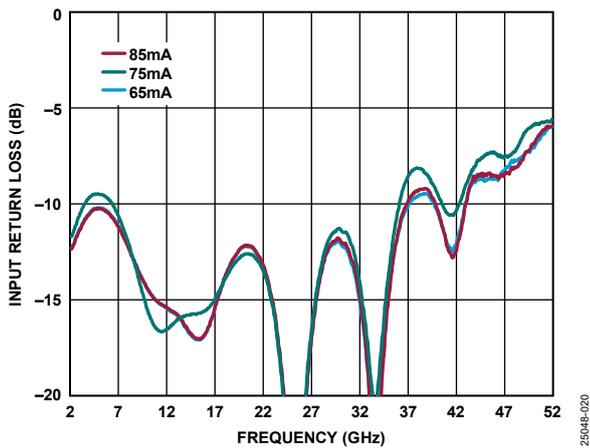


図 20. 様々な I_{DQ} 電流での入力ターン・ロスの周波数特性、 $V_{DD} = 5V$ 、 $V_{GG2} = 1V$

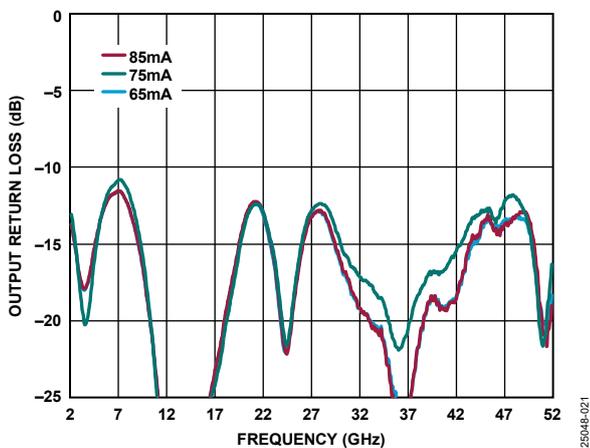


図 21. 様々な I_{DQ} 電流での出力ターン・ロスの周波数特性、 $V_{DD} = 5V$ 、 $V_{GG2} = 1V$

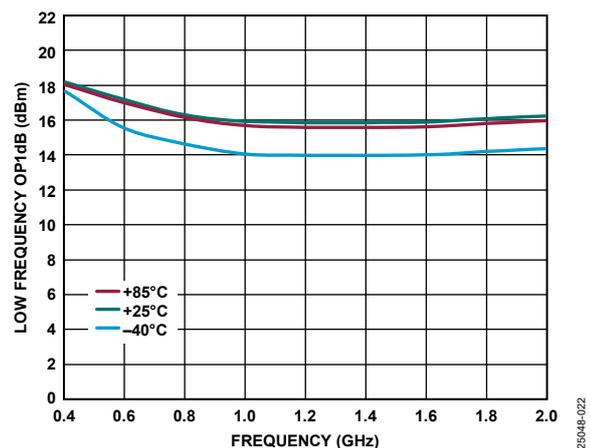


図 22. 様々な温度での低周波数 OP1dB の周波数特性、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

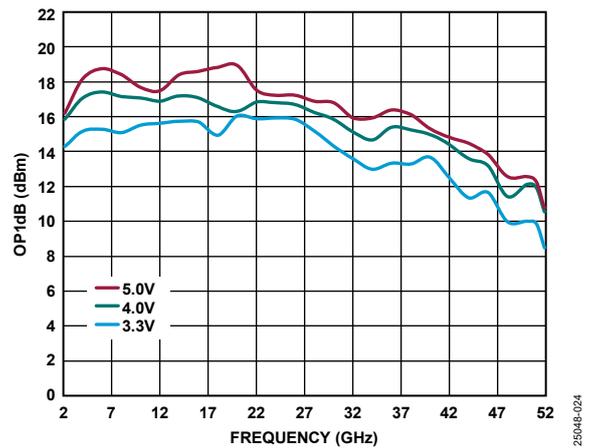


図 23. 様々な V_{DD} 電圧での OP1dB の周波数特性、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

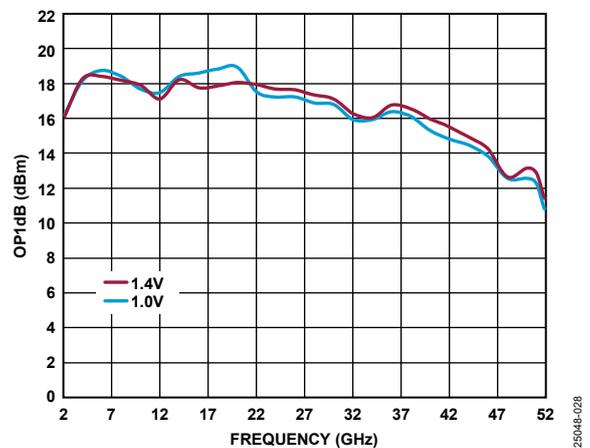


図 24. 様々な V_{GG2} 電圧での OP1dB の周波数特性、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$

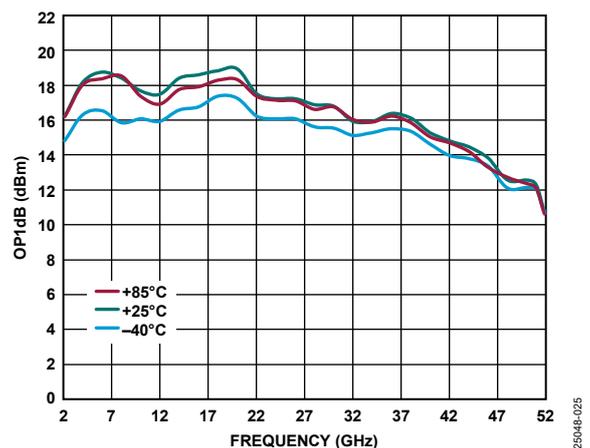


図 25. 様々な温度での OP1dB の周波数特性、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

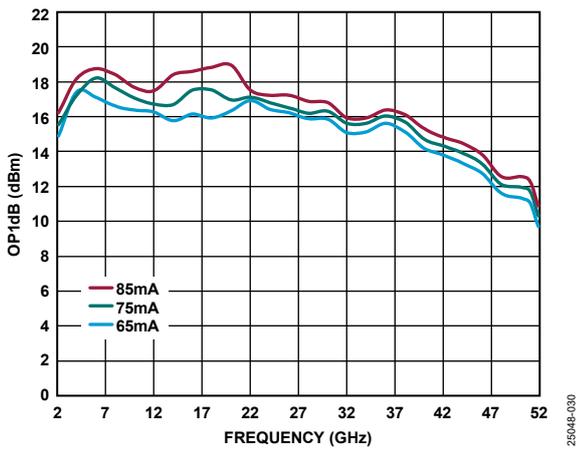


図 26. 様々な I_{DQ} 電流での OP1dB の周波数特性、
 $V_{DD} = 5V$ 、 $V_{GG2} = 1V$

25048-030

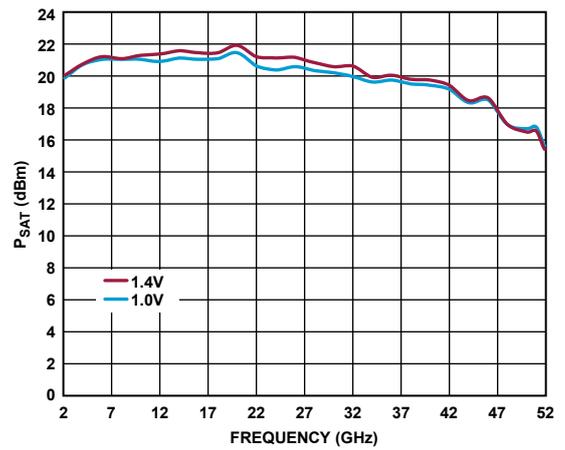


図 29. 様々な V_{GG2} 電圧での P_{SAT} の周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$

25048-029

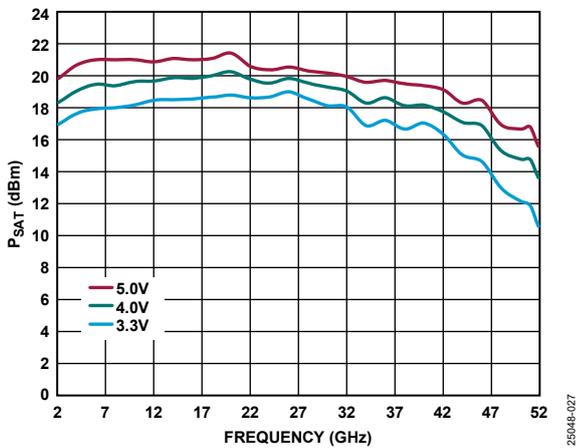


図 27. 様々な V_{DD} 電圧での P_{SAT} の周波数特性、
 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

25048-027

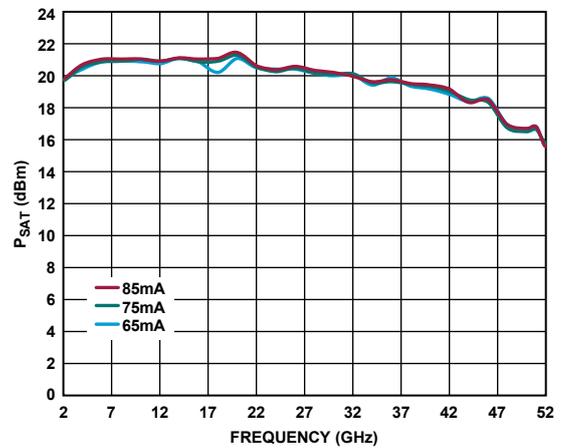


図 30. 様々な I_{DQ} 電流での P_{SAT} の周波数特性、
 $V_{DD} = 5V$ 、 $V_{GG2} = 1V$

25048-031

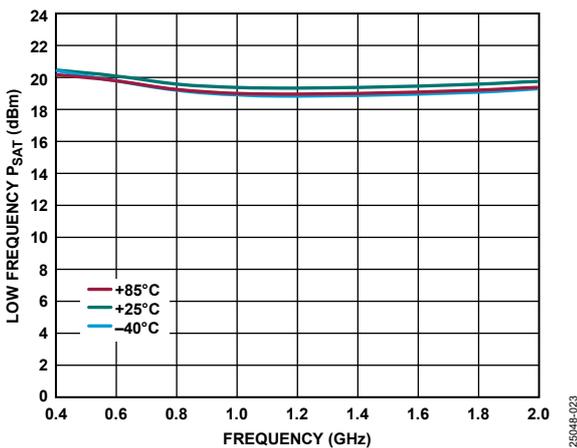


図 28. 様々な温度での低周波数 P_{SAT} の周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

25048-023

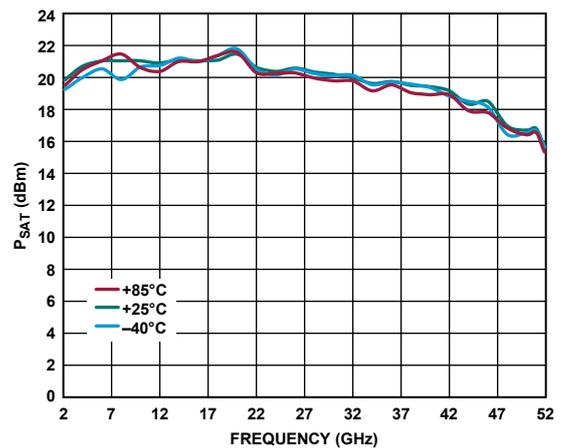


図 31. 様々な温度での P_{SAT} の周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

25048-026

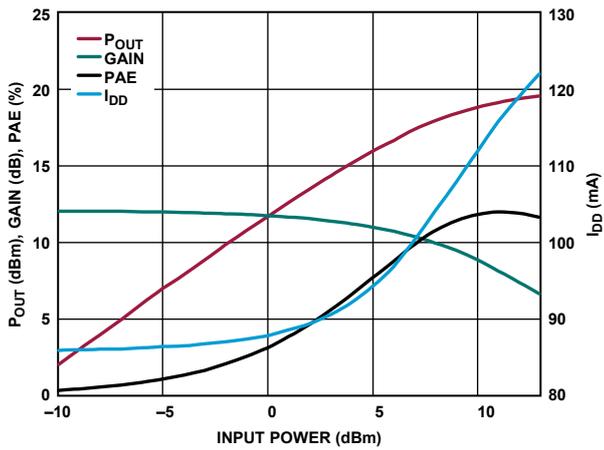


図 32. 2GHz での P_{OUT} 、ゲイン、電力付加効率 (PAE)、 I_{DD} と入力電力の関係、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

25048-032

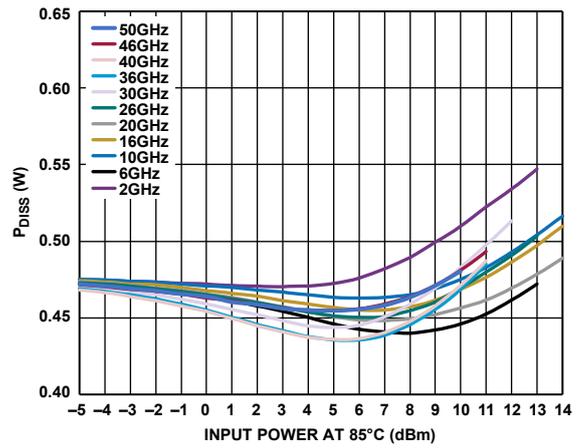


図 35. 様々な周波数での P_{DISS} と入力電力の関係、 $85^{\circ}C$ 、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

25048-035

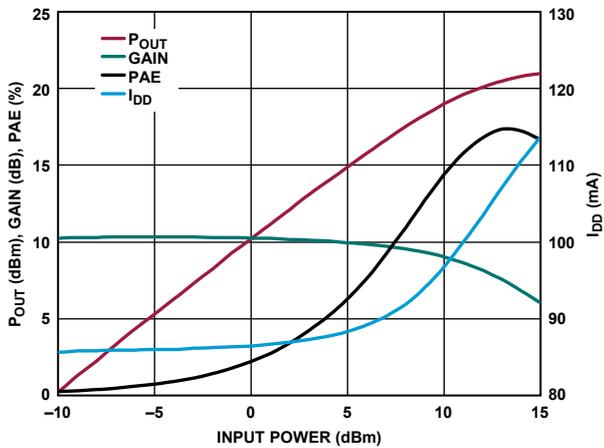


図 33. 26GHz での P_{OUT} 、ゲイン、PAE、 I_{DD} と入力電力の関係、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

25048-033

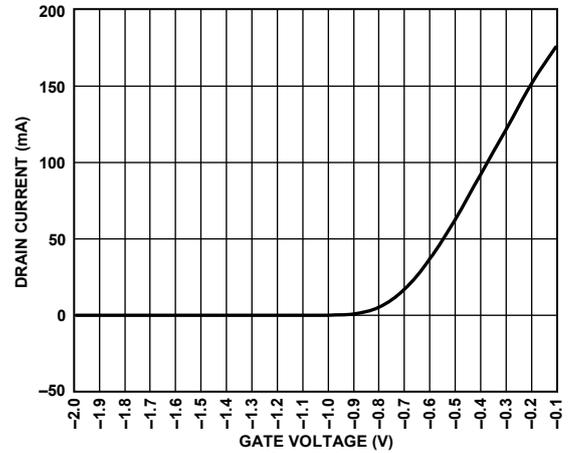


図 36. ドレイン電流とゲート電圧の関係、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

25048-036

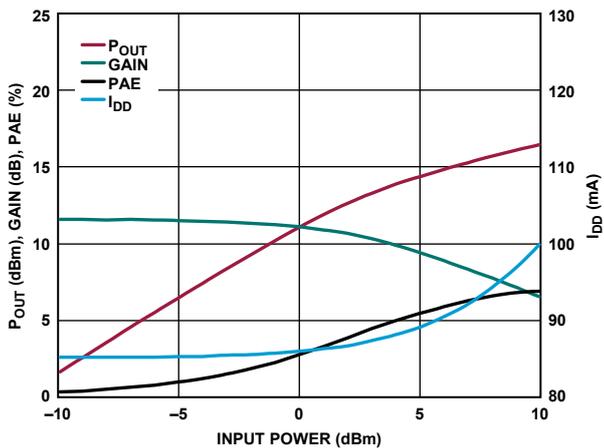


図 34. 50GHz での P_{OUT} 、ゲイン、PAE、 I_{DD} と入力電力の関係、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

25048-034

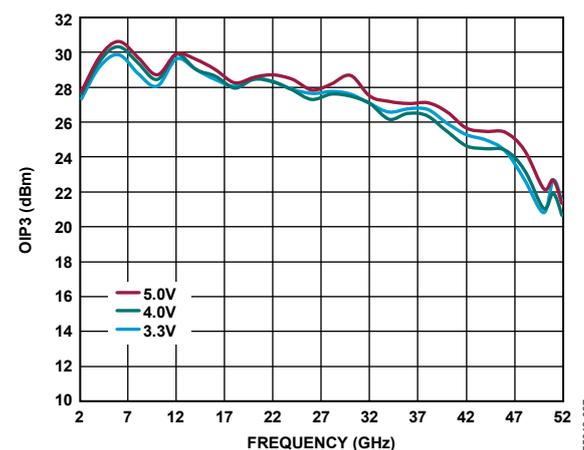


図 37. 様々な V_{DD} 電圧での OIP3 の周波数特性、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

25048-037

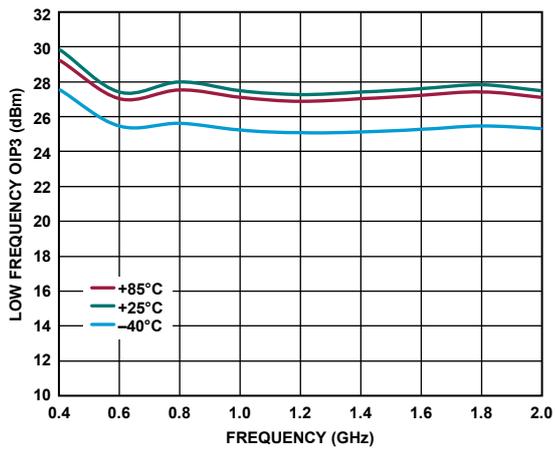


図 38. 様々な温度での低周波数 OIP3 の周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

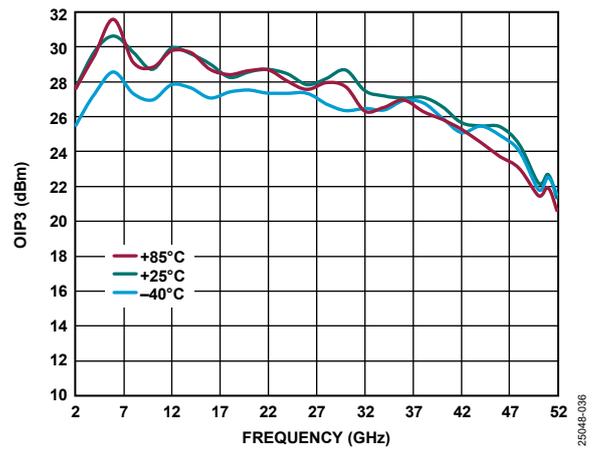


図 41. 様々な温度での OIP3 の周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

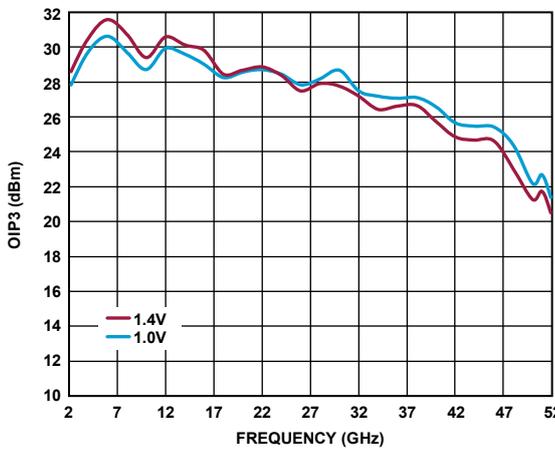


図 39. 様々な V_{GG2} 電圧での OIP3 の周波数特性、
 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$

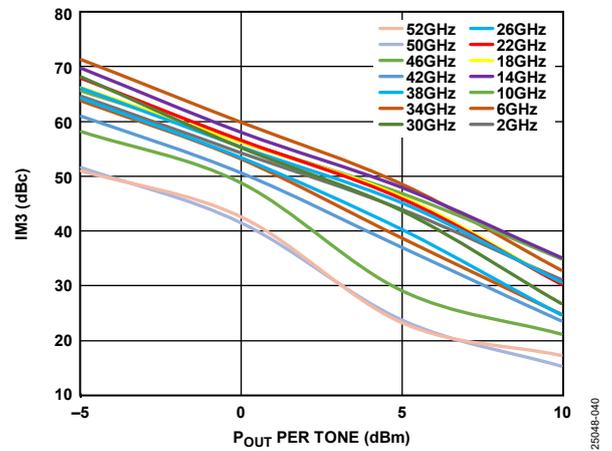


図 42. 様々な周波数での 3 次相互変調 (IM3) と トーンあたり P_{OUT} の関係、
 $V_{DD} = 3.3V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

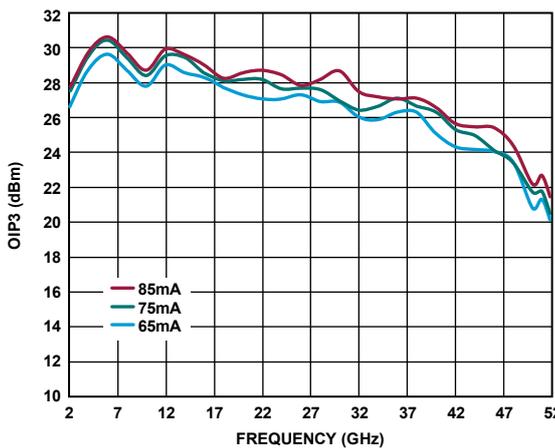


図 40. 様々な I_{DQ} 電流での OIP3 の周波数特性、
 $V_{DD} = 5V$ 、 $V_{GG2} = 1V$

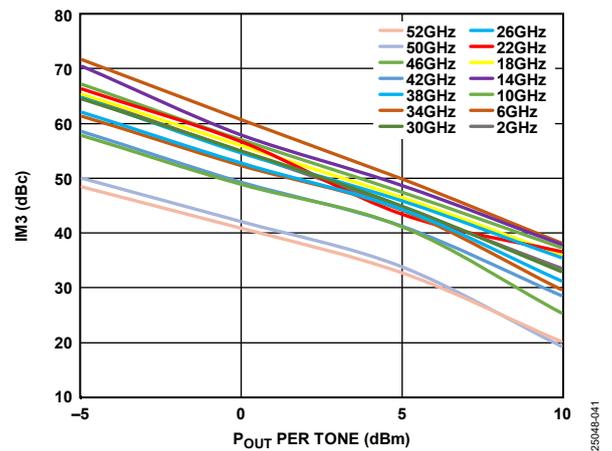


図 43. 様々な周波数での IM3 と トーンあたり P_{OUT} の関係、
 $V_{DD} = 4V$ 、 $I_{DQ} = 85mA$ 、 $V_{GG2} = 1V$

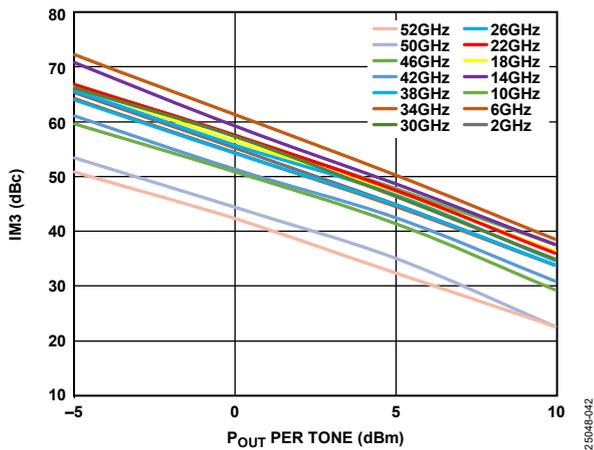


図 44. 様々な周波数での IM3 とトーンあたり P_{OUT} の関係、
V_{DD} = 5V、I_{DQ} = 85mA、V_{GG2} = 1V

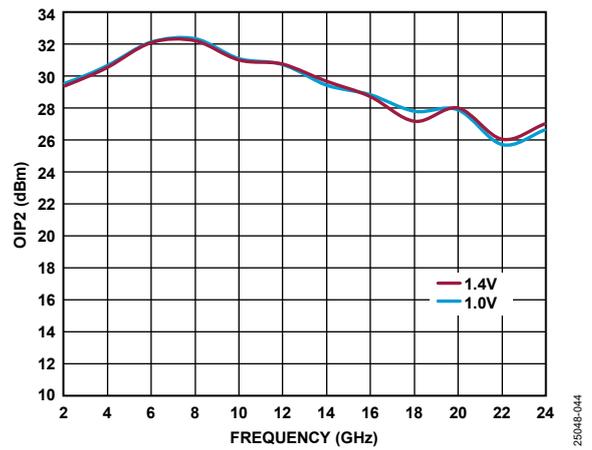


図 47. 様々な V_{GG2} 電圧での OIP2 の周波数特性、
V_{DD} = 5V、I_{DQ} = 85mA

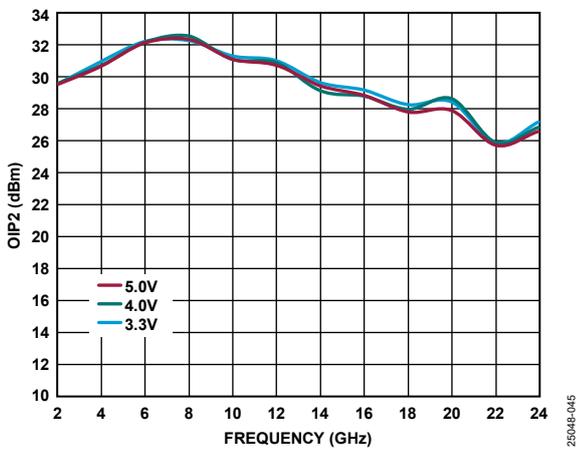


図 45. 様々な V_{DD} 電圧での OIP2 の周波数特性、
I_{DQ} = 85mA、V_{GG2} = 1V

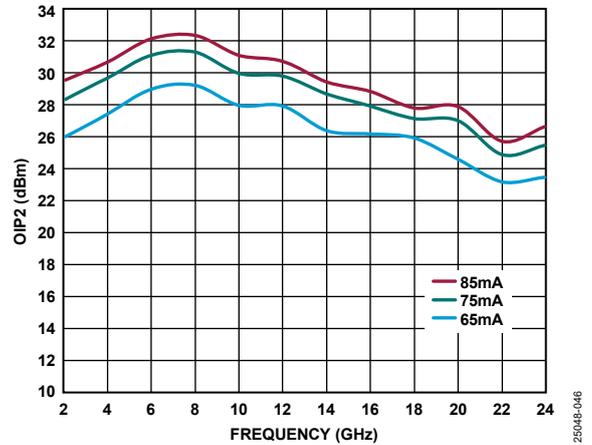


図 48. 様々な I_{DQ} 電流での OIP2 の周波数特性、
V_{DD} = 5V、V_{GG2} = 1V

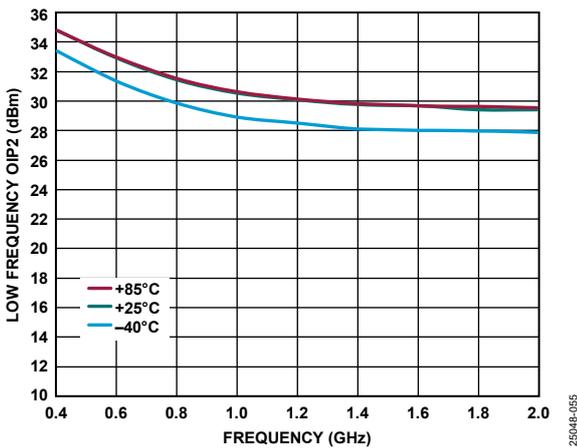


図 46. 様々な温度での低周波数 OIP2 の周波数特性、
V_{DD} = 5V、I_{DQ} = 85mA、V_{GG2} = 1V

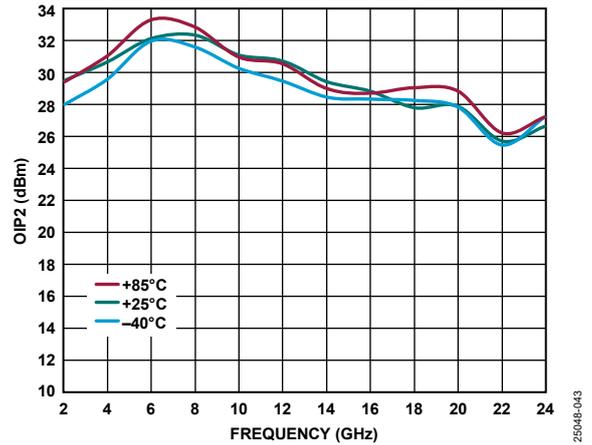


図 49. 様々な温度での OIP2 の周波数特性、
V_{DD} = 5V、I_{DQ} = 85mA、V_{GG2} = 1V

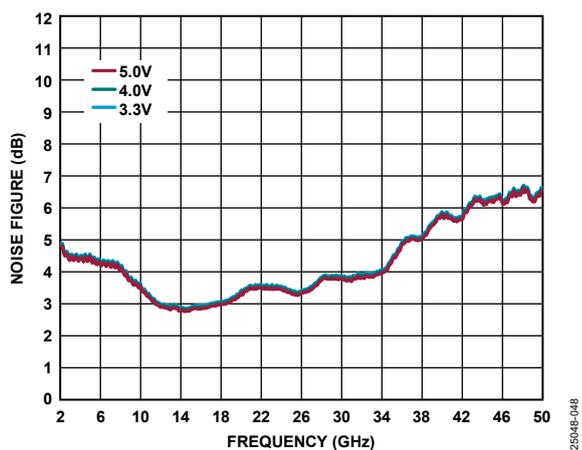


図 50. 様々な V_{DD} 電圧でのノイズ指数の周波数特性、
 $I_{DQ} = 85\text{mA}$ 、 $V_{GG2} = 1\text{V}$

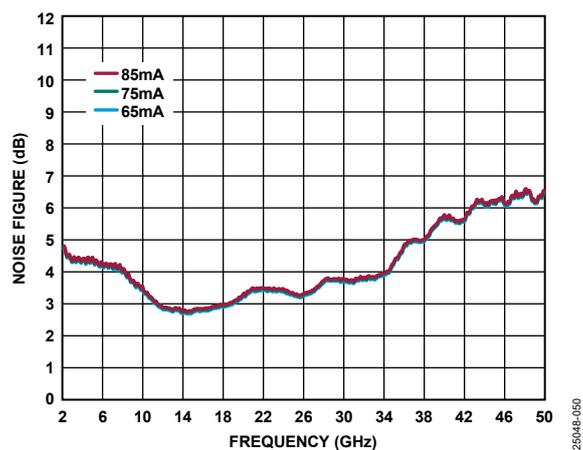


図 53. 様々な I_{DQ} 電流でのノイズ指数の周波数特性、
 $V_{DD} = 5\text{V}$ 、 $V_{GG2} = 1\text{V}$

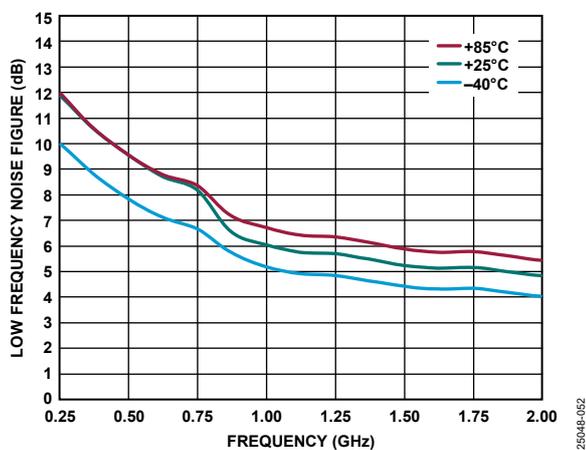


図 51. 様々な温度での低周波数ノイズ指数の周波数特性、
 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 $V_{GG2} = 1\text{V}$

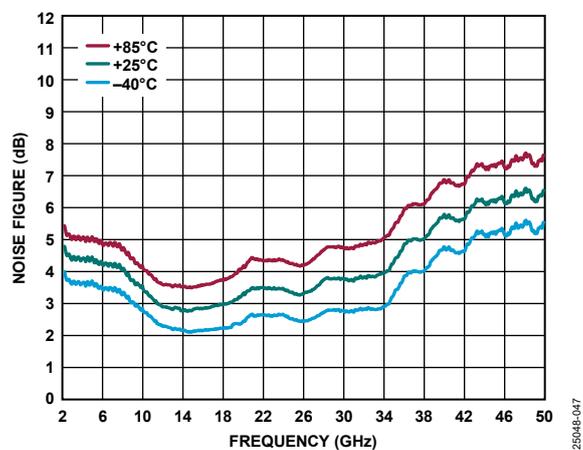


図 54. 様々な温度でのノイズ指数の周波数特性、
 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 $V_{GG2} = 1\text{V}$

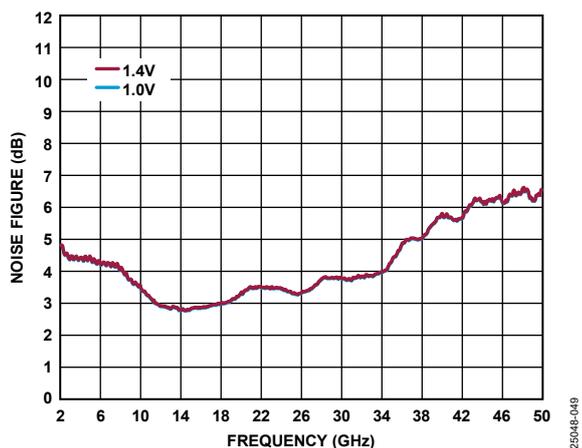


図 52. V_{GG2} 電圧でのノイズ指数の周波数特性、
 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$

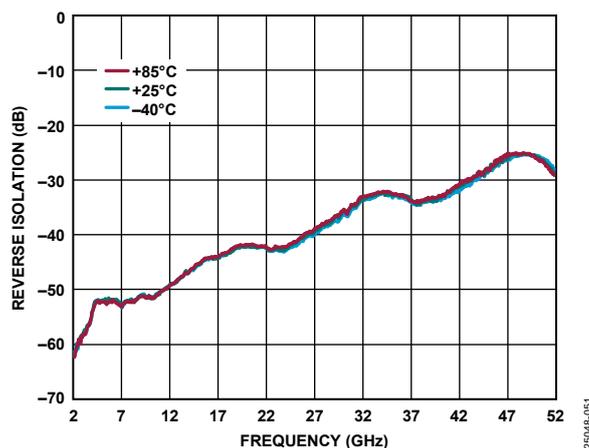


図 55. 様々な温度でのリバース・アイソレーションの周波数特性、
 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 $V_{GG2} = 1\text{V}$

動作原理

HMC1126ACEZ は、GaAs の pHEMT で構成された低ノイズ・アンプです。

この低ノイズ・アンプは、図 56 に示すように、2 個の電界効果トランジスタ (FET) による基本セルを使用しています。この基本セルが何度も複製されることにより、動作帯域幅が増加します。

負の V_{GG1} により電源電流が設定され、 V_{GG2} の電圧により、上側と下側の FET の DC 電圧がほぼ等しくなります。RFIN ピンと RFOUT ピンは AC カップリングされ、 50Ω に整合されています。 V_{DD} は内蔵のチョークを通じて印加されます。また、 $0.1\mu\text{F}$ と 100pF のデカップリング・コンデンサが内蔵されているため、外付けの受動部品は必要ありません。

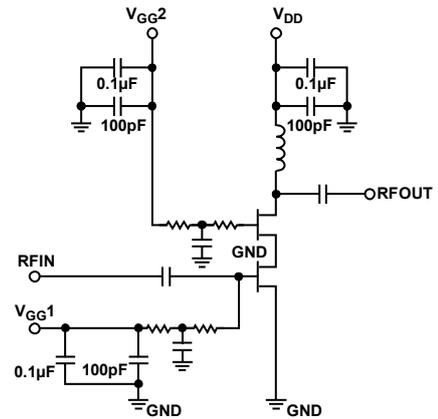


図 56. 簡略化したブロック図

25048-056

アプリケーション情報

HMC1126ACEZ を動作させるための基本的な接続方法を図 57 に示します。RFIN ピンと RFOUT ピンは内部で AC カップリングされているため、外部の AC カップリングは不要です。 V_{DD} 、 V_{GG1} 、 V_{GG2} は内部でデカップリングされているため、これらのピンにも外付け部品は不要です。図 57 に、デバイスの特性を適切なものにするために使用した構成を示します。

評価用ボードの使用に関する詳細は、HMC1126-EVALZ ユーザ・ガイドを参照してください。

パワーアップ・シーケンスとパワーダウン・シーケンス

デバイスの損傷を防ぐため、RF 入力、ゲート・バイアス電圧およびドレイン・バイアス電圧のパワーアップ・シーケンスとパワーダウン・シーケンスには細心の注意を払ってください。

パワーアップ

以下のパワーアップ・シーケンスを推奨します。

1. GND をグラウンドに接続します。
2. V_{GG1} を $-2V$ に設定します。
3. V_{DD} を $5V$ に設定します。
4. V_{GG2} を $1V$ に設定します。
5. V_{GG1} を、 $I_{DQ} = 85mA$ になるように上昇させます。
6. RF 信号を印加します。

パワーダウン

以下のパワーダウン・シーケンスを推奨します。

1. RF 信号をオフにします。
2. V_{GG1} を $-2V$ まで低下させ、 $I_{DQ} = 0mA$ にします。
3. V_{GG2} を $0V$ まで低下させます。
4. V_{DD} を $0V$ まで低下させます。
5. V_{GG1} を $0V$ まで上昇させます。

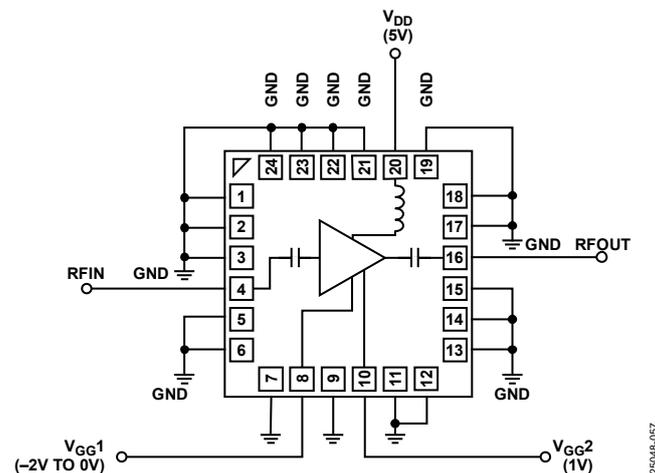


図 57. 基本的な接続方法

HMC920LP5E を使用した HMC1126ACEZ のバイアシング

HMC920LP5E (図 58 参照) は、HMC1126ACEZ のようなエンハンス型およびデプレッション型アンプのアクティブ・バイアス制御ができるよう設計されています。HMC920LP5E は、ドレイン電流の測定とレギュレーションを行うことで温度変化と部品ごとのばらつきを補償します。

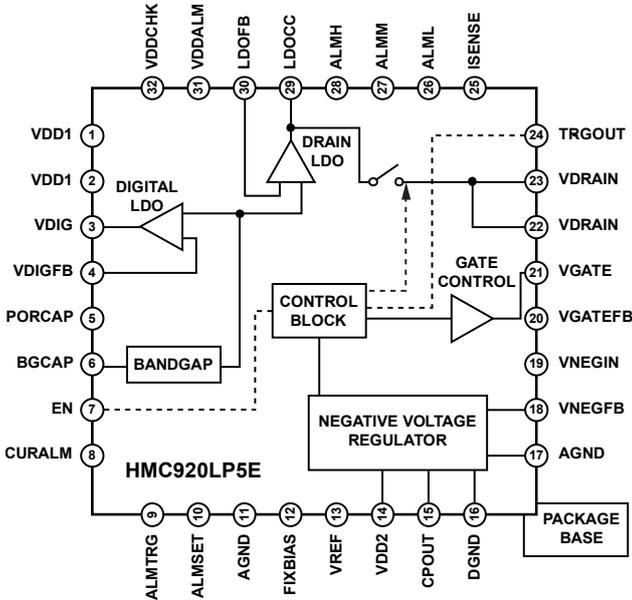


図 58. HMC920LP5E の機能図

また、HMC920LP5E はゲート電圧とドレイン電圧を適切にシーケンシングすることで安全なオン/オフ動作を行うことができ、短絡時の自己回路保護機能も提供します。アクティブ・バイアス・コントローラにはチャージ・ポンプが内蔵されており、HMC1126ACEZ の V_{GG1} ピンを駆動するために必要な負の電圧を生成します。代わりに外部の負電圧を使用することも可能です。

HMC920LP5E の詳しい使用方法については、HMC920LP5E のデータシートおよび AN-1363 アプリケーション・ノートを参照してください。

アプリケーション回路のセットアップ

図 59 に、HMC920LP5E を使用して HMC1126ACEZ のバイアス制御を行うアプリケーション回路を示します。HMC920LP5E を通じて電流を測定し、ドレイン電流が設定値に達するまで VGATE から出力電圧を供給します。HMC920LP5E の外付け部品はこのセクションの以下に説明するように設定します。

最初に、目標とするドレイン電流を決め、設定します。この電流は、予想最大出力電力を生成する場合を含めて動作中に必要な最大ドレイン電流に基づいて設定する必要があります。ここでは、目標のドレイン電流を 120mA に設定しました。この目標値は、HMC920LP5E の ISENSE ピン (ピン 25) にグラウンドを基準とする 2.05kΩ の抵抗を接続することによって設定します。

十分なヘッドルームを確保するため、HMC920LP5E の電源電圧は HMC1126ACEZ の目標ドレイン電圧 (5V) より高く設定する必要があります。ここでは HMC920LP5E の VDD1 と VDD2 を 5.3V に設定します。

HMC920LP5E の LDOCC ピン (ピン 29) 電圧が VDRAIN ピンを駆動し、VDRAIN ピンが HMC1126ACEZ の V_{DD} ピンを駆動します。LDOCC の出力は、0.5Ω の抵抗を持つ内蔵 MOSFET (金属酸化膜半導体電界効果トランジスタ) を通じて VDRAIN 出力と接続されているため、LDOCC の電圧 (V_{LDOCC}) は HMC1126ACEZ の目標ドレイン電圧より若干高く設定します。必要な LDOCC 電圧を決めるには、次式を使用します。

$$V_{LDOCC} = V_{DRAIN} + I_{DRAIN} \times 0.5$$

したがって、 $V_{LDOCC} = 5V + (0.12 \times 0.5) = 5.06V$ 。

V_{LDOCC} を 5.06V にセットするには、R5 を 10kΩ に設定した場合、次式のようになります。

$$R10 = (R5/2) \times (V_{LDOCC} - 2)$$

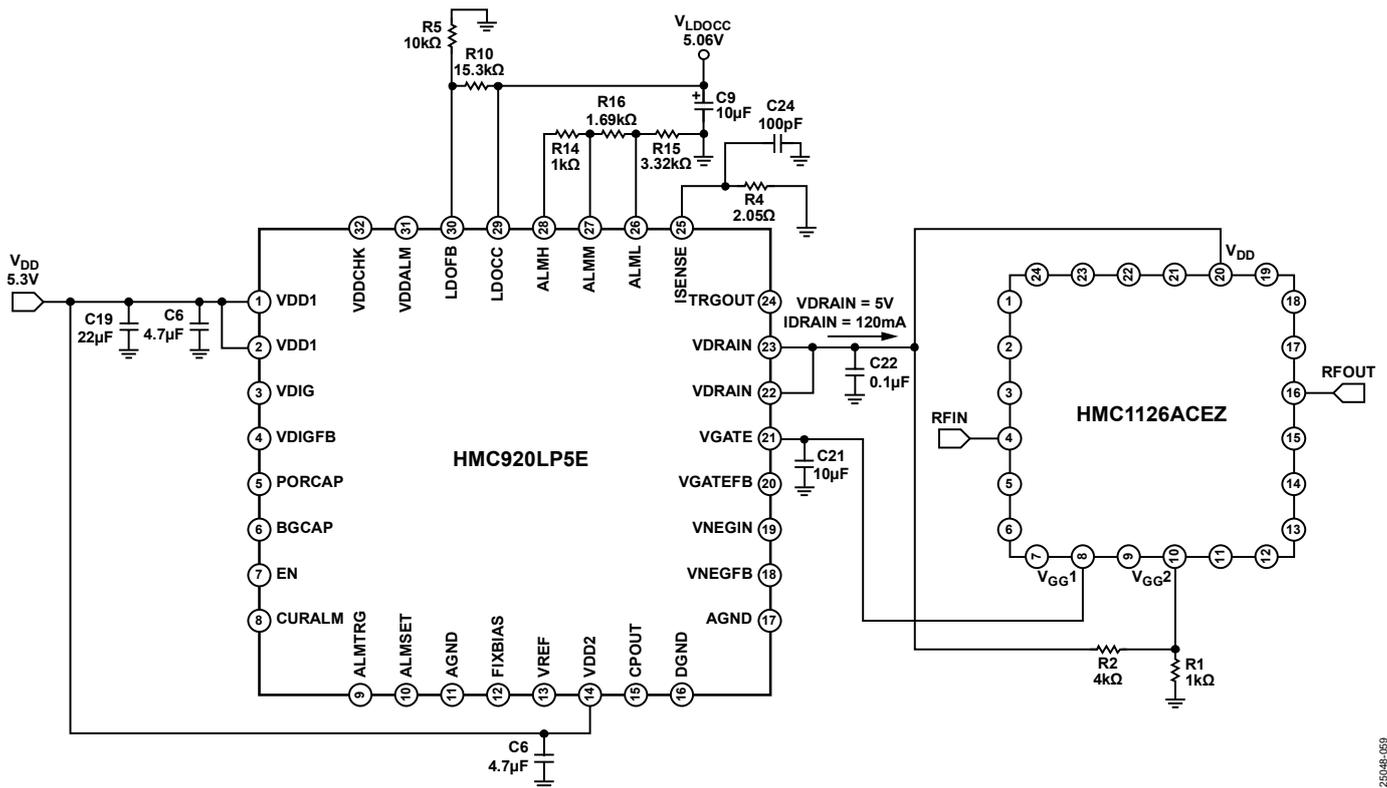
したがって、 $R10 = (10000/2) \times (5.06 - 2) = 15.3k\Omega$ 。

V_{GG1} および V_{GG2} の設定

固定バイアス電圧 V_{GG2} は、HMC920LP5E の VDD1 および VDD2 から得られる抵抗分圧器を使用して、1V に設定します。V_{GG2} ピンに流れる電流は小さい (< 1mA) のため、V_{GG2} 電圧の設定には kΩ レンジの大きな抵抗値を使用することで電流の総使用量を抑えることができます。

HMC1126ACEZ の V_{GG1} に推奨される最小電圧値は -2V で、これは HMC920LP5E の VNEGIN ピンのデフォルト値です。そのため、VNEGIN と VGATE の電圧は調整する必要がありません。

回路図の詳細については、HMC920LP5E のデータシートを参照してください。



25048-059

図 59. HMC1126ACEZ に HMC920LP5E を使用した場合のアプリケーション回路（わかりやすいように関係しない回路は省略しています）

HMC920LP5E のバイアス・シーケンス

HMC920LP5E のバイアス制御回路がセットアップされている場合、HMC920LP5E の EN ピンに 3.5V（ハイ）を印加すると HMC1126ACEZ へのバイアスがオンになり、0V（ロー）を印加するとバイアスがオフになります。EN ピンがフロート状態の場

合はハイになります。EN が 3.5V にセットされると、最初に VGATE が -2V まで低下して VDRAIN が 5V まで増加します。次に、VGATE と VGG1 が、IDRAIN が 120mA になるまで増加します。その後、クロード制御ループが IDRAIN を 120mA にレギュレーションします。EN ピンがローになると、VGATE と VGG1 は -2V まで低下して、VDRAIN が 0V まで低下します。

定ドレイン電流バイアシングと 定ゲート電圧バイアシング 電圧バイアシング

HMC920LP5E は、クローズドループ・フィードバックを使用し、連続的に VGATE をレギュレーションすることで、DC 電源の変動、温度変化、および部品ごとのばらつきに対して、ドレイン電流バイアスを一定に保ちます。定ドレイン電流バイアスは、キャリブレーション手順に要する時間を短縮し、常に安定した性能を維持する方法としては理想的です。

定ゲート電圧バイアスは RF 電力が加えられると電流が動的に増加するため、これと比較すると、定ドレイン電流バイアスでは、消費電力が一定になります。

定ドレイン電流バイアスの OP1dB 性能は、バイアスの設定値を変えることで変化します。図 66 に示すように、バイアス電流を増加させると OP1dB は大きくなります。定ドレイン電流を使用する場合のトレードオフは、すべての RF 入出力パワー・レベルにおいてこの大きなドレイン電流が存在することです。

定電流動作時の I_{DD} の電流および温度限界は、通常、絶対最大定格のセクションに記載されている熱的制約（表 5 の連続消費電力仕様を参照）によって設定されます。 I_{DD} が増加しても OP1dB は無制限に増加しません。したがって、定ドレイン電流バイアスを使用するときは、消費電力と OP1dB 性能のトレードオフを考慮する必要があります。

定ドレイン電流回路の性能を図 60～図 67 に示します。これらの図には、定ゲート電圧バイアスとの比較も含まれています。図 60 は消費電流が 140mA であることを示しており、これには回路で消費されるすべての電流が含まれています。すなわち、HMC1126ACEZ のドレイン電流 120mA と、HMC920LP5E の静止電流によって追加された 20mA です。消費電流として 140mA を使用すると、定ゲート電圧バイアスと比較して PAE も低くなります。

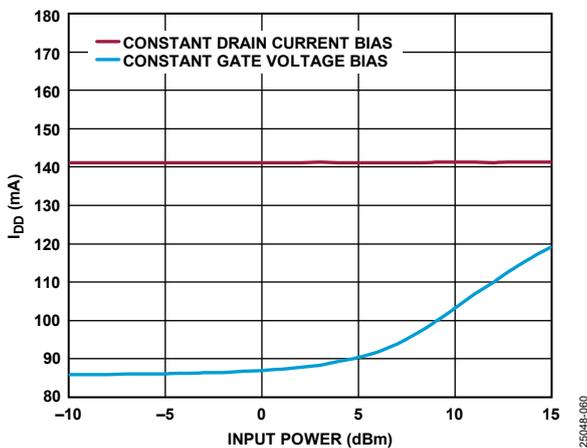


図 60. I_{DD} と入力電力の関係、 $V_{DD} = 5V$ 、周波数 = 26GHz、定ドレイン電流バイアス ($I_{DD} = 140mA$) および定ゲート電圧バイアス

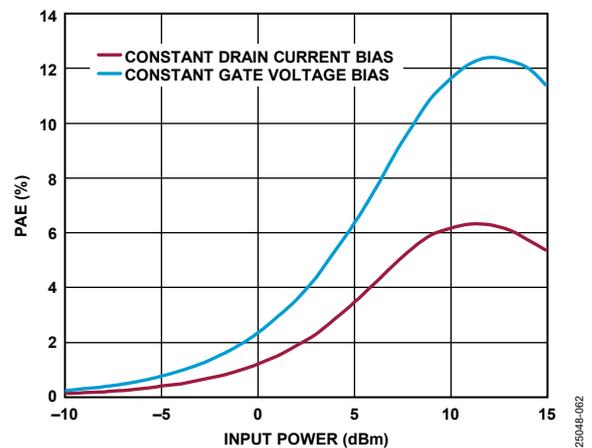


図 62. PAE と入力電力の関係、 $V_{DD} = 5V$ 、周波数 = 26GHz、定ドレイン電流バイアス ($I_{DD} = 140mA$) および定ゲート電圧バイアス

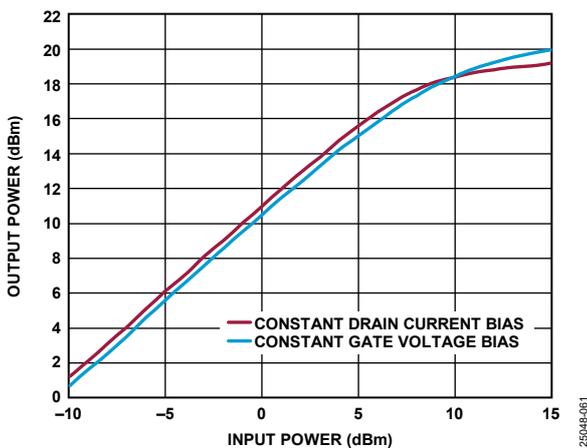


図 61. 出力電力と入力電力の関係、 $V_{DD} = 5V$ 、周波数 = 26GHz、定ドレイン電流バイアス ($I_{DD} = 140mA$) および定ゲート電圧バイアス

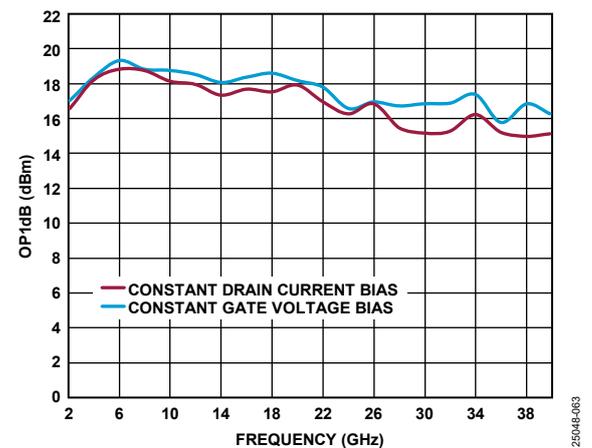


図 63. OP1dB の周波数特性、 $V_{DD} = 5V$ 、定ドレイン電流バイアス ($I_{DD} = 140mA$) および定ゲート電圧バイアス

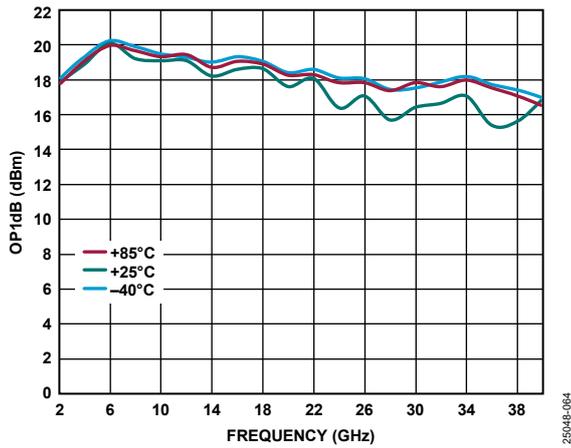


図 64. 様々な温度での OP1dB の周波数特性、定ドレイン電流でデータを測定

25048-064

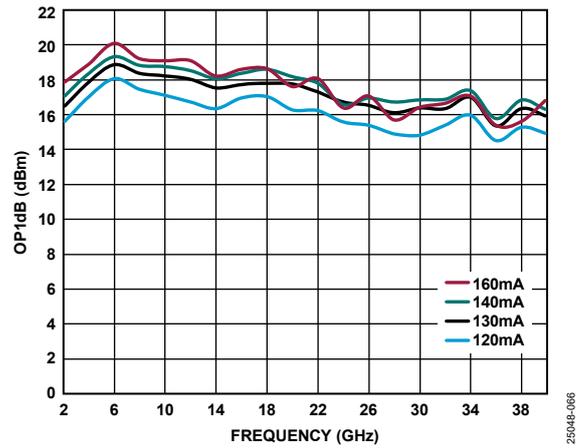


図 66. 様々なドレイン電流での OP1dB の周波数特性、定ドレイン電流バイアスでデータを測定

25048-066

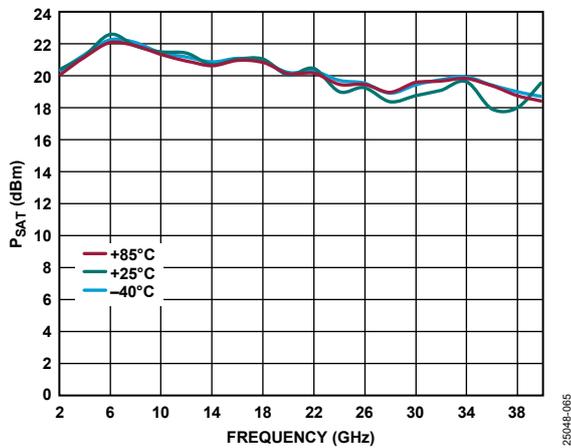


図 65. 様々な温度での PSAT の周波数特性、定ドレイン電流でデータを測定

25048-065

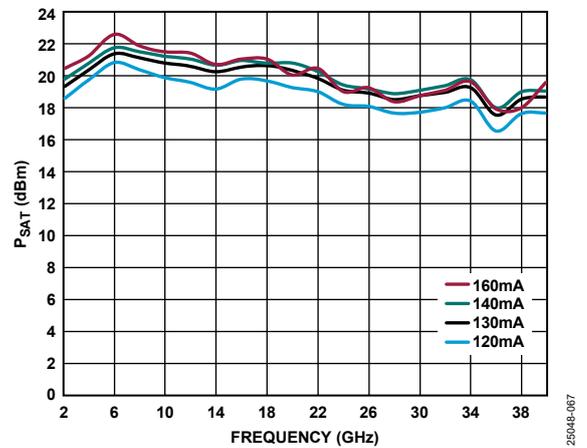


図 67. 様々なドレイン電流での PSAT の周波数特性、定ドレイン電流バイアスでデータを測定

25048-067

外形寸法

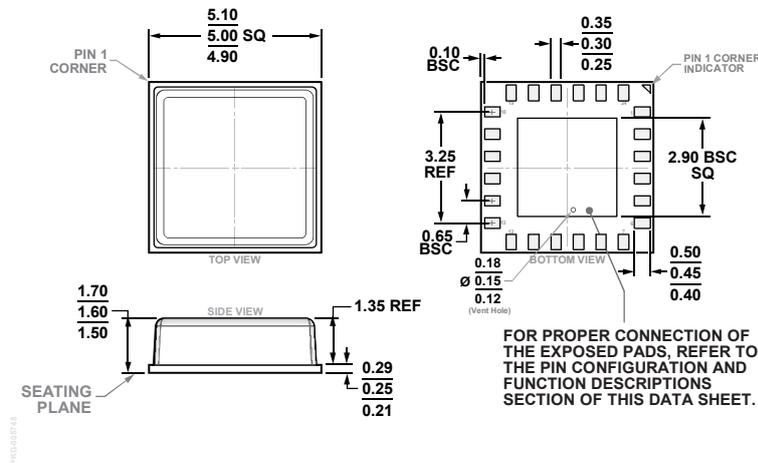


図 68. 24 端子チップ・アレイ・スモール・アウトライン・リードなしキャビティ [LGA_CAV]
 5.00mm × 5.00mm ボディ、1.60mm のパッケージ高
 (CE-24-2)
 寸法：mm

オーダー・ガイド

Model ^{1, 2}	Temperature Range	MSL Rating ³	Package Description	Package Option
HMC1126ACEZ	-40°C to +85°C	MSL3	24-Terminal Chip Array Small Outline No Lead Cavity [LGA_CAV]	CE-24-2
HMC1126ACEZ-R7	-40°C to +85°C	MSL3	24-Terminal Chip Array Small Outline No Lead Cavity [LGA_CAV]	CE-24-2
HMC1126-EVALZ			Evaluation Board	

¹ Z = RoHS 準拠製品

² 評価用ボードのみをご注文の場合は、モデル番号 HMC1126-EVALZ を指定してください。

³ 詳細については、絶対最大定格のセクションを参照してください。