

フローティング高電圧 アクティブ整流器コントローラ

特長

- ▶ 整流アプリケーションでの整流ダイオードを N チャンネル MOSFET に置き換え
- ▶ 電力効率を最大化し、熱設計の問題を解消
- ▶ 低い順方向電圧降下: 25mV
- ▶ 広い動作電圧範囲: 9V~>500V
- ▶ 広い動作周波数範囲: DC~100kHz
- ▶ レギュレーションされた 12V ゲート駆動による外付け N チャンネル MOSFET 増幅
- ▶ 8 ピン MSOP および 8 ピン、3mm × 3mm、サイド・ウェットダブル DFN パッケージ

アプリケーション

- ▶ 単相、3 相、6 相のブリッジ整流器
- ▶ 自動車用オルタネータ・ブリッジ整流器
- ▶ オフラインのアクティブ・ブリッジ整流器
- ▶ 航空機用 3 相電源
- ▶ 逆流防止機構を備えた高電圧 DC ダイオード OR

代表的なアプリケーション

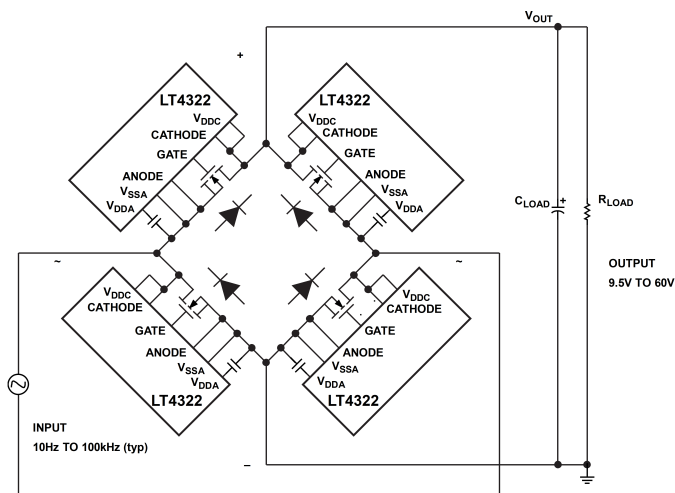


図 1. 10Hz~100kHz、9.5V~60V のフル・ブリッジ・アプリケーション

概要

LT4322 は、外付け N チャンネル MOSFET を駆動するフローティング・アクティブ整流器コントローラで、整流ダイオードに置き換わるものです。主に AC アプリケーション向けに設計されており、DC~100kHz の範囲の入力電源周波数で動作します。入力 AC 波形の各サイクルで、外付け N チャンネル MOSFET ゲートがオンになり、25mV 相当の低いダイオード順方向電圧降下を実現します。その結果、消費電力が削減され、熱設計上の問題が解消し、高価なヒートシンクが不要となるため、PC 基板面積を大幅に削減できます。

高電圧デプレッション型 N チャンネル MOSFET を付加することで、2 つの外付け MOSFET の定格電圧によってのみ制限される極めて高い出力電圧での動作が可能となります。AC アプリケーションの場合、外付け MOSFET を完全にオンにするために必要なゲート駆動電圧は内蔵 LDO によって提供されます。高速、高電流のゲート・ドライバが、高入力周波数での逆電流トランジェントを最小限に抑えます。

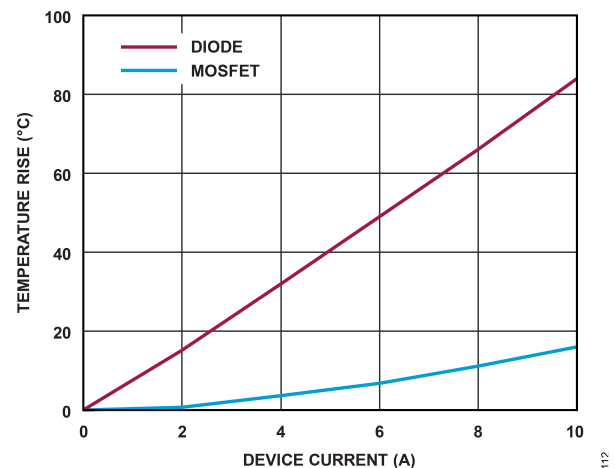


図 2. 温度上昇とデバイス電流の関係

目次

特長	1	GATE 用コンデンサの選択	14
アプリケーション	1	出力コンデンサ C_{OUT} の選択	14
概要	1	入力スナバ	15
代表的なアプリケーション	1	60V を超える電圧での動作	15
改訂履歴	2	設計例	16
仕様	3	PCB レイアウト時の考慮事項	16
絶対最大定格	5	逆回復	17
ピン配置およびピン機能の説明	6	容量性負荷フル・ブリッジ・アプリケーションと V_{DDA} リフレッシュ電流	18
代表的な性能特性	7	DC ダイオード OR アプリケーション	19
ブロック図	10	超高入力逆電圧ブロッキング	20
動作原理	10	代表的なアプリケーション	20
LT4322 の電源	10	外形寸法	26
定常動作	11	オーダー・ガイド	28
アプリケーション情報	12	関連製品	28
V_{DDA} コンデンサの選択	13	評価用ボード	28
MOSFET の選択	13		

改訂履歴

02/2023— Rev. 0: Initial Release

仕様

表 1. 電気的特性

(最小値および最大値は $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ での値です。代表値は $T_{JA} = 25^{\circ}\text{C}$ での値です。特に指定のない限り、 $V_{\text{CATHODE}} = V_{\text{VDDC}} = V_{\text{VDDA}} = 12\text{V}$ 、 $V_{\text{VSSA}} = V_{\text{ANODE}} = 0\text{V}$ です。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS	MIN	TYP	MAX	UNITS
V_{DDC} Input Supply Operating Voltage Range (V_{DDC} to V_{SSA}) ^{2 3}	V_{VDDC}		9.5	12	60	V
V_{DDA} Operating Voltage Range ⁴	V_{VDDA}		9	12	14	V
Input Supply Undervoltage Lockout	$V_{\text{VDDA(UVL)}}$	V_{DDC} Rising; measured at V_{DDA}		4.4		V
V_{DDA} Regulation Voltage	V_{VDDA}	$V_{\text{DDC}} = 24\text{V}$, $C_{\text{VDDA}} = 1\mu\text{F}$	11	12.35	14	V
V_{DDA} Regulation Hysteresis Voltage	$V_{\text{VDDA, HYST}}$	$V_{\text{DDC}} = 24\text{V}$, $C_{\text{VDDA}} = 1\mu\text{F}$		-0.6		V
V_{DDA} Drop-Out Voltage, ($V_{\text{DDC}} - V_{\text{DDA}}$)	V_{DO}	$V_{\text{DDC}} = \text{CATHODE} = 11\text{V}$		120	400	mV
V_{DDA} Input Supply Current	$I_{\text{VDDA(IN)}}$	Forward Bias, CATHODE = $V_{\text{DDC}} = -100\text{mV}$		2.2	4.4	mA
		Reverse Bias, CATHODE = $V_{\text{DDC}} = 2\text{V}$		1.2	2.4	
V_{DDA} Output Start-up Current	I_{START}	$V_{\text{DDA}} = 0\text{V}$, $V_{\text{DDC}} = 24\text{V}$	-3	-12	-50	mA
V_{DDA} Output Refresh Current	I_{GULP}	$V_{\text{DDA}} = 10\text{V}$, $V_{\text{DDC}} = 24\text{V}$	-10	-40	-85	mA
CATHODE Input Bias Current	I_{CATHODE}	Forward Bias, CATHODE = -25mV	0	-3	-10	μA
		Reverse Bias, CATHODE = 60V	5	20	50	
ANODE Input Bias Current	I_{ANODE}	CATHODE = -25mV	0	-3	-10	μA
ANODE-CATHODE Regulation Voltage	ΔV_{SD}	GATE = 4V	15	25	35	mV
GATE Drive Output High Voltage (GATE-ANODE)	$\Delta V_{\text{GATE(H)}}$	CATHODE = -0.2V , $I_{\text{GATE}} = -1\text{mA}$	11.5	11.88	14	V

(最小値および最大値は $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ での値です。代表値は $T_{JA} = 25^{\circ}\text{C}$ での値です。特に指定のない限り、 $V_{\text{CATHODE}} = V_{\text{VDDC}} = V_{\text{VDDA}} = 12\text{V}$ 、 $V_{\text{VSSA}} = V_{\text{ANODE}} = 0\text{V}$ です。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS	MIN	TYP	MAX	UNITS
GATE Drive Output Low Voltage	$\Delta V_{\text{GATE(L)}}$	CATHODE = 12V, $I_{\text{GATE}} = 1\text{mA}$		5	50	mV
Propagation Delay, CATHODE to GATE Rising to 4V	$t_{\text{D,RISE}}$	CATHODE = Step 1.5V to -0.2V, $C_{\text{GATE}} = 10\text{nF}$		550	1000	ns
		CATHODE = Step 1.5V to -0.2V, $C_{\text{GATE}} = 100\text{nF}$		870	1500	
GATE Rise Time, 1V to 4V	t_{RISE}	CATHODE = Step 1.5V to -0.2V, $C_{\text{GATE}} = 10\text{nF}$		370	650	ns
		CATHODE = Step 1.5V to -0.2V, $C_{\text{GATE}} = 100\text{nF}$		550	900	
Propagation Delay, CATHODE to GATE Falling to 2V	$t_{\text{D,FALL}}$	CATHODE = Step -0.1V to 0.1V, $C_{\text{GATE}} = 10\text{nF}$		130	260	ns
		CATHODE = Step -0.1V to 0.1V, $C_{\text{GATE}} = 100\text{nF}$		330	660	
GATE Fall Time, 9V to 2V	t_{FALL}	CATHODE = Step -0.1V to 0.1V, $C_{\text{GATE}} = 10\text{nF}$	10	45	100	ns
		CATHODE = Step -0.1V to 0.1V, $C_{\text{GATE}} = 100\text{nF}$	85	170	350	

¹ デバイスのピンに流れ込む電流はすべて正です。デバイスのピンから流れ出す電流はすべて負です。特に指定のない限り、すべての電圧は V_{SSA} を基準としています。 V_{SSA} は、デバイスのグラウンドおよび基板での値です。

² $V_{\text{DDC}} \sim V_{\text{SSA}}$ 間の最大動作電圧は 60V です。外付けの高電圧デプレッション型 N チャンネル MOSFET を追加すると、60V を超える入力電圧で動作させることができます。詳細については、[60V を超える電圧での動作](#)のセクションを参照してください。

³ V_{SSA} に対する V_{DDC} 入力 AC 信号の最小ピーク電圧は、 V_{DDA} 電圧が常に 9V を超えるようにするものである必要があります。 V_{DDC} ピーク電圧の最小値は、アプリケーション回路のアーキテクチャ、AC 入力電源と V_{DDC} ピンの間の寄生入力インダクタンス、および V_{DDA} のホールドアップ・コンデンサの値によって異なります。

⁴ V_{DDA} ピンへの直接給電に、DC 電源電圧を使用できます。その場合、 V_{DDC} ピンは V_{SSA} に接続する必要があります。

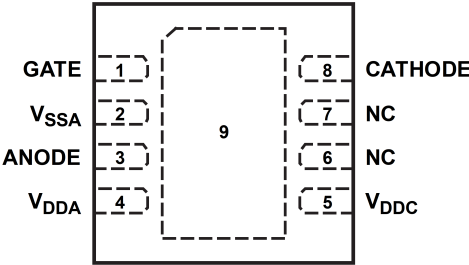
絶対最大定格

表 2. 絶対最大定格

PARAMETER	RATING
Supply Voltage V_{DDC}	-2.0V to 60V
Output Voltage V_{DDA}	-0.3V to 15V
Output Voltage GATE	-0.3V to ($V_{DDA} + 0.3$)V
Input Voltage ANODE	-0.3V to 0.3V
Input Voltage CATHODE	-2.0V to 60V
Operating Ambient Temperature Range LTC4322R	-40°C to 150°C
Storage Temperature Range	-65°C to 150°C
Lead Temperature (Soldering, 10 sec), MSOP	300°C

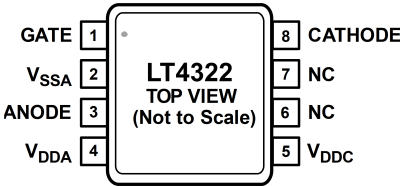
上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ピン配置およびピン機能の説明



- NOTES
- 1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.
 - 2. EXPOSED PAD. EXPOSED PAD MAY BE LEFT OPEN OR CONNECTED TO DEVICE GROUND (V_{SSA}).

図 3. DDM8 パッケージ 8 ピン、3mm × 3mm プラスチック・サイド・ウェットブル DFN。
 $T_{JMAX} = 150^{\circ}\text{C}$ 、 $\theta_{JA} = 43^{\circ}\text{C/W}$ 。露出パッド（ピン 9）PCB、 V_{SSA} への接続はオプション



- NOTES
- 1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.

図 4. MS8 パッケージ 8 ピン、プラスチック MSOP。
 $T_{JMAX} = 150^{\circ}\text{C}$ 、 $\theta_{JA} = 163^{\circ}\text{C/W}$

表 3. ピン機能の説明

ピン番号	名称	説明
DDM Package Only	Exposed Pad	露出パッドはオープンのままにするか、デバイス・グラウンド (V_{SSA}) に接続できます。
Pin 1	GATE	GATE 駆動出力。LT4322 は、外付け N チャンネル MOSFET のゲートを制御して、ANODE~CATHODE 間の電圧降下を 25mV にレギュレーションします。ANODE~CATHODE 間で逆電圧が検出されると、高速プルダウン回路が 150ns 以内に GATE を V_{SSA} に接続し、MOSFET をオフにします。順方向降下電圧が 30mV を超えると、高速プルアップ回路が 1μs 以内に GATE を V_{DDA} に接続し、MOSFET を急速にオンにします。外付け MOSFET のゲートに接続します。
Pin 2	V_{SSA}	デバイス・グラウンド。LT4322 のグラウンド・リファレンスです。外付け MOSFET のソースに接続します。
Pin 3	ANODE	外付け MOSFET ソース電圧のケルビン・センス入力。外付け MOSFET のソースに接続します。
Pin 4	V_{DDA}	LDO 電源電圧出力または電源入力。LT4322 は V_{DDA} ピンから給電されます。 V_{DDA} の電圧は最大 GATE 駆動電圧を設定します。 V_{DDA} が V_{DDC} から給電される場合、 V_{DDC} 電圧が V_{DDA} よりも低い AC 波形部分で V_{DDA} 電圧を維持するために、1μF 以上のホールドアップ・コンデンサが必要です。コンデンサ値の選択については、 VDDA コンデンサの選択 のセクションを参照してください。DC 電源から直接 V_{DDA} に給電する場合、電源電圧が V_{SSA} に対して常に 9V~14V になるようにし、 V_{DDA} から V_{SSA} に 1μF 以上のセラミック・バイパス・コンデンサを接続します。

Pin 5	V_{DDC}	LDO への入力電源。LDO への入力電源電圧です。 V_{DDC} 電圧が V_{DDA} 電圧より高い場合、外付けの V_{DDA} ホールドアップ・コンデンサを充電します。 $V_{DDC} \sim V_{SSA}$ 間の電圧が 60V 以下の場合、外付け MOSFET のドレインに接続します。 V_{DDC} 電圧がそれより高い場合、外付けの高電圧デプレッション型 MOSFET が必要です。詳細については、 60V を超える電圧での動作 のセクションを参照してください。 V_{DDA} に直接 DC 電源を供給する場合は、 V_{DDC} を V_{SSA} に接続します。
Pin 8	CATHODE	外付け MOSFET ドレイン電圧のケルビン・センス入力。CATHODE は理想ダイオード回路の CATHODE 端へのセンス・ピン接続です。ANODE を基準としてこのピンで検知された電圧は、MOSFET ゲートを制御して、順方向電圧レギュレーションと逆電流ターンオフを調整するのに使用されます。CATHODE $\sim V_{SSA}$ 間の電圧が 60V 以下の場合、N チャンネル・パワー MOSFET のドレインに接続します。CATHODE 電圧がそれより高い場合は、外付けの高電圧 MOSFET が必要です。詳細については、 60V を超える電圧での動作 のセクションを参照してください。

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

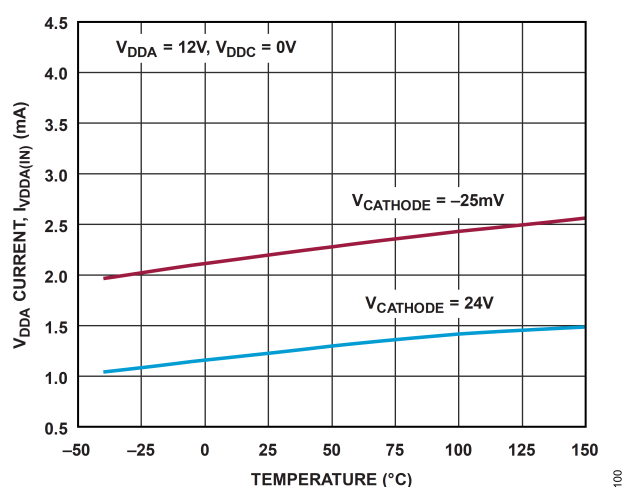


図 5. V_{DDA} 入力電源電流の温度特性

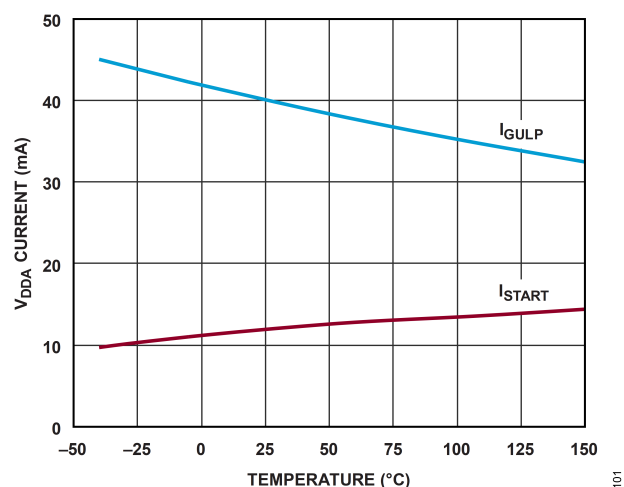


図 6. V_{DDA} LDO の起動電流とガルブ電流の温度特性

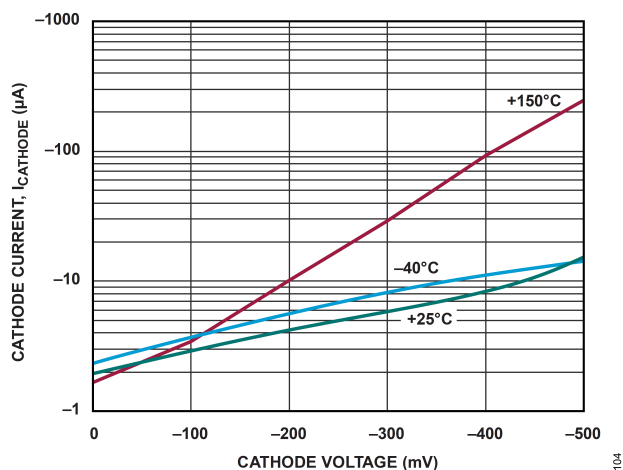


図 7. CATHODE の電流と負電圧の関係

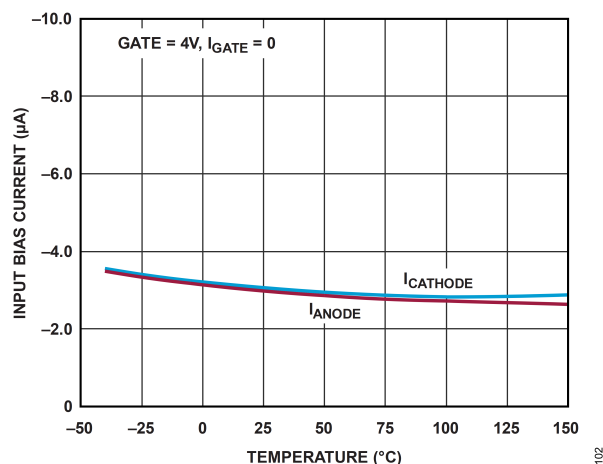


図 8. 順方向レギュレーション入力バイアス電流の温度特性

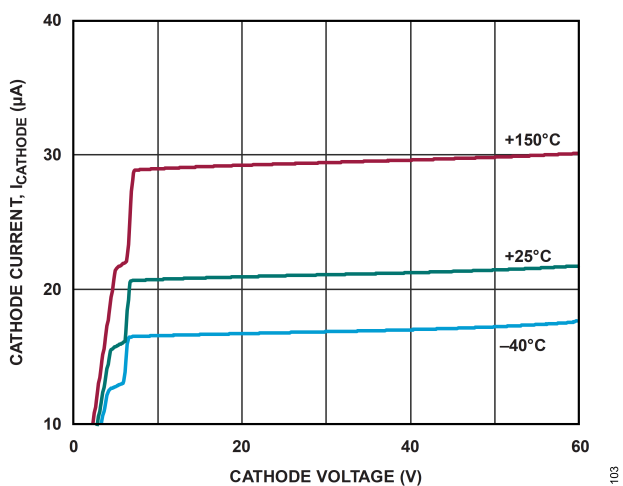


図 9. CATHODE の電流と正電圧の関係

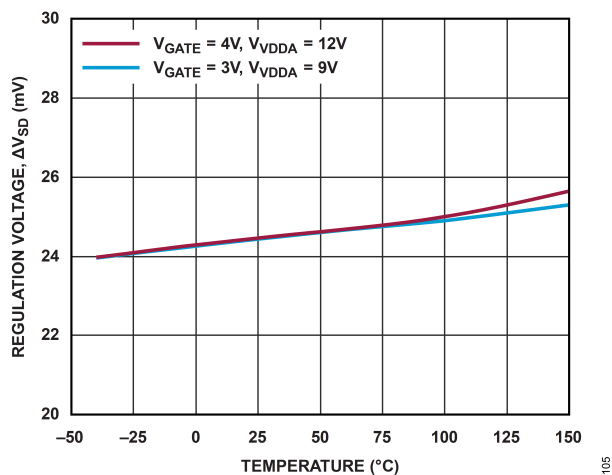


図 10. ANODE~CATHODE 間レギュレーション電圧の温度特性

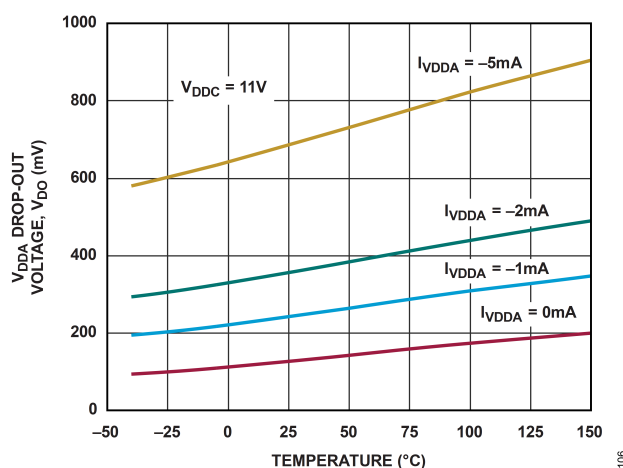


図 11. V_{DDA} ドロップアウト電圧の温度特性

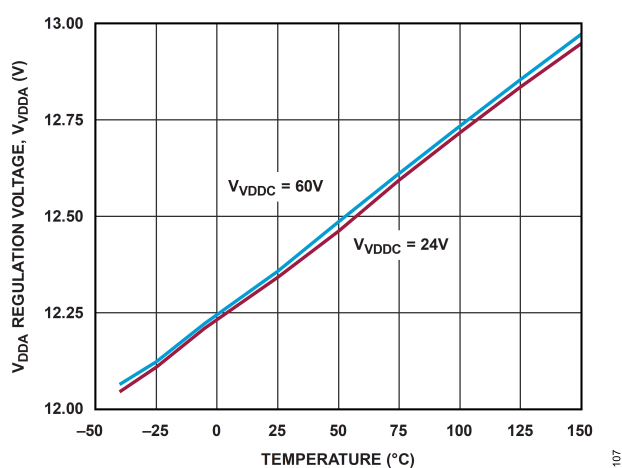


図 12. V_{DDA} ピーク・レギュレーション電圧の温度特性

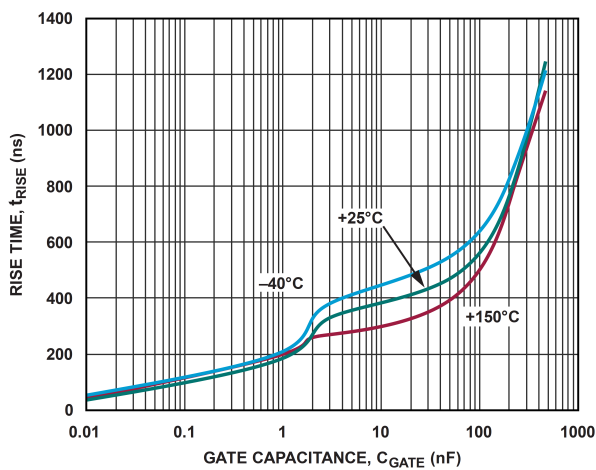


図 13. GATE 立上がり時間と GATE 容量の関係

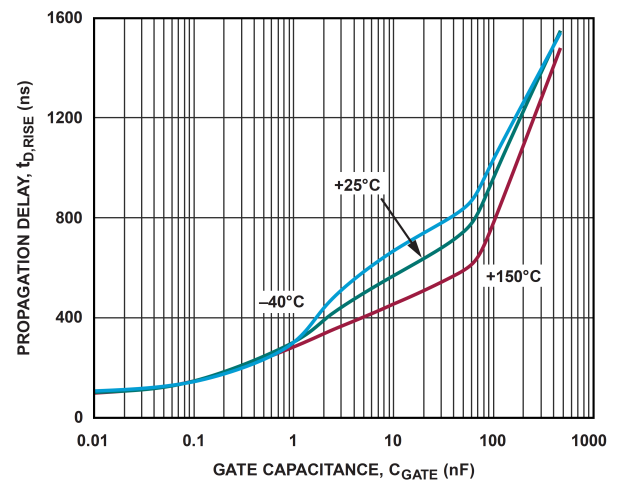


図 14. GATE 立上がり伝搬遅延と GATE 容量の関係

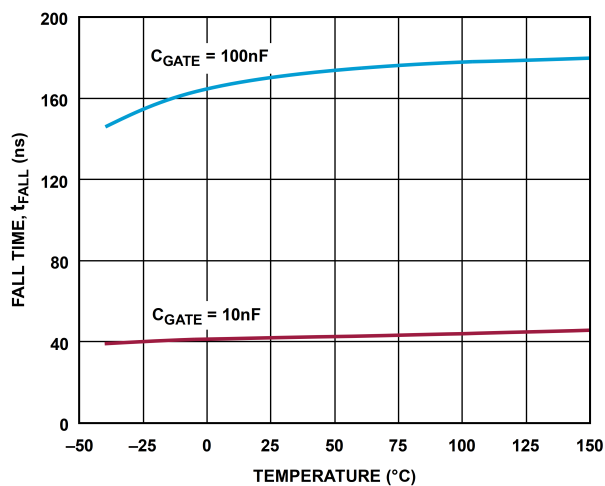


図 15. GATE 立下がり時間の温度特性

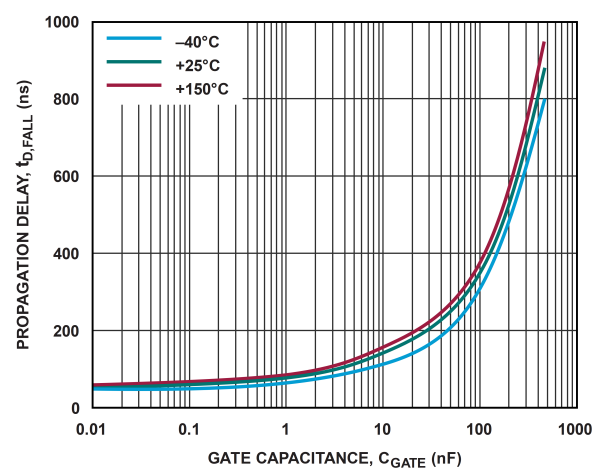


図 16. GATE 立下がり伝搬遅延と GATE 容量の関係

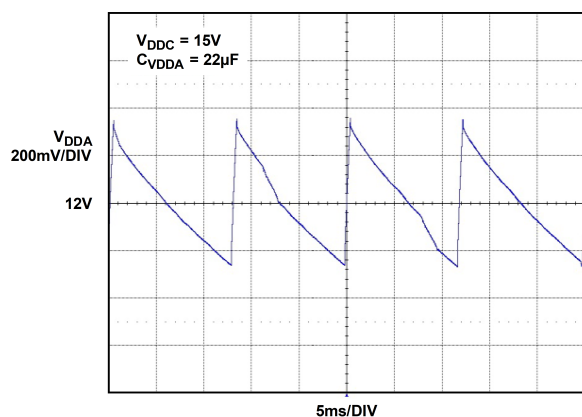


図 17. V_{DDA} 電圧の波形

ブロック図

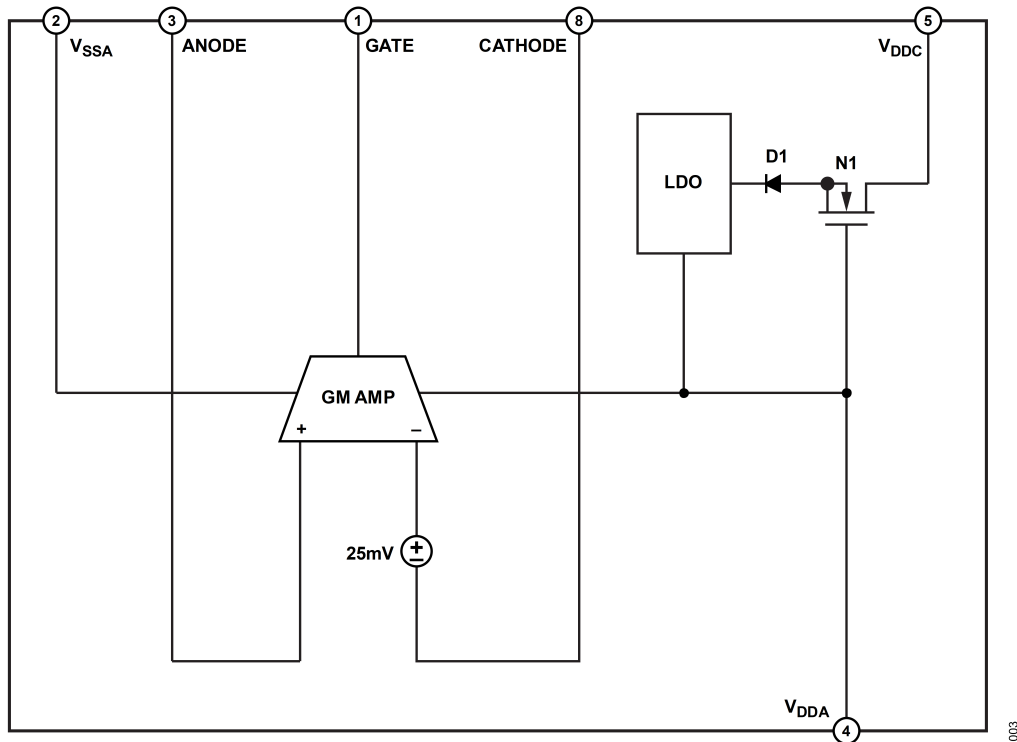


図 18. ブロック図

動作原理

LT4322 は、DC~100kHz の範囲の入力電源周波数で動作するフローティング理想ダイオード・コントローラです。フローティング・アーキテクチャのため、アプリケーション回路の最大動作電圧は外付け MOSFET によってのみ制限されます。この動作は、図 18 のブロック図を参照することで最もよく理解できます。

LT4322 は、外付け N チャンネル MOSFET を制御して理想ダイオードを形成します。GM AMP は ANODE~CATHODE 間電圧を検知し、GATE ピンを介して MOSFET のゲートを駆動して順方向電圧を 25mV (ΔV_{SD}) にレギュレーションします。負荷電流が増加すると、GATE 電圧は 25mV の降下を維持するために高い電圧に駆動されます。非常に大きな負荷電流を供給するために MOSFET のゲートが完全にオンになると、順方向降下は $R_{DS(ON)} \times I_{LOAD}$ に従い、電流に伴って直線的に上昇します。順方向降下が 25mV 未満の場合、または ANODE~CATHODE 間電圧が反転した場合、アンプは GATE 電圧を下げて MOSFET をオフにします。

ANODE~CATHODE 間電圧が急に逸脱した場合（AC 入力信号が急速に変動して、GM AMP のレギュレーション・ループが遅すぎて対応できないような場合）、高速 GATE ドライバが高速プルアップおよびプルダウン電流を供給し、外部 MOSFET を短時間でオン/オフ駆動します。これにより、ダイオードと同様に入力信号を整流しますが、消費電力は大幅に低減します。

LT4322 の電源

GM AMP と高速プルアップ電流は、VDDA ピンから給電されます。VDDC は内部 LDO に電源を供給し、内部 LDO の出力は VDDA となっています。LT4322 は、VDDC から電力を取り入れ、VDDA で 12V をレギュレーションします。

AC アプリケーションの場合、LDO は、VDDC 電圧が VDDA 電圧を上回る逆方向動作モード時に VDDC から電力を取り入れます。VDDC 電圧が非常に低くなる順方向動作モード時に LT4322 に給電するには、VDDA と VSSA の間に外付けのホールドアップ・コンデンサが必要です。

DC 入力電源の場合、 V_{DDC} は $ANODE/V_{SSA}$ 電圧より少なくとも 9.5V 高い DC 電源電圧から駆動する必要があります。または、 V_{SSA} より 9V~14V 高い電圧範囲の DC 電源から V_{DDA} を直接駆動することもできます。この場合、LDO は使用せず、 V_{DDC} を V_{SSA} に接続する必要があります。

内部低電圧ロックアウト (UVLO) 回路は、正常動作のために V_{DDA} が十分な電圧になるまで、GATE ピンを V_{SSA} に駆動します。この間も、外付け MOSFET のボディ・ダイオードを介した入力から出力への導通経路が維持されます。

定常動作

図 20 に示すフル・ブリッジ整流回路における、定常動作時の MOSFET ゲート電圧波形と出力電圧波形を図 19 に示します。入力電源波形 V_{IN} は 120V_{RMS}、60Hz のサイン波です。 V_{IN} が正の半サイクルでピーク電圧に近づくと、下側ゲート $VBG1$ と上側ゲート $VTG1$ がそれぞれの V_{SSA} 電圧より 12V 高く駆動され、M1 と M2 がオンになって、 V_{OUT} を V_{IN} のピーク電圧まで充電します。負の半サイクルでは、下側ゲート $VBG2$ と上側ゲート $VTG2$ がそれぞれの V_{SSA} 電圧より 12V 高く駆動され、M3 と M4 がオンになって、 V_{OUT} を V_{IN} のピーク電圧まで充電します。

パワー MOSFET の M1~M4 は、順方向電圧降下がショットキー・ダイオードよりもはるかに低く、大電流を出力に流すため、効率ははるかに高く、温度上昇も低くなります。

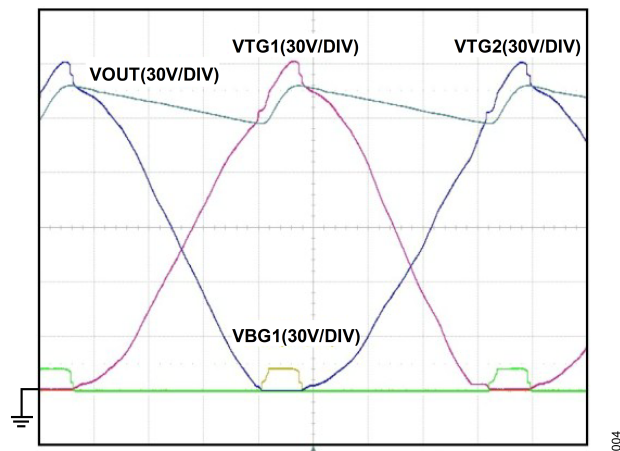
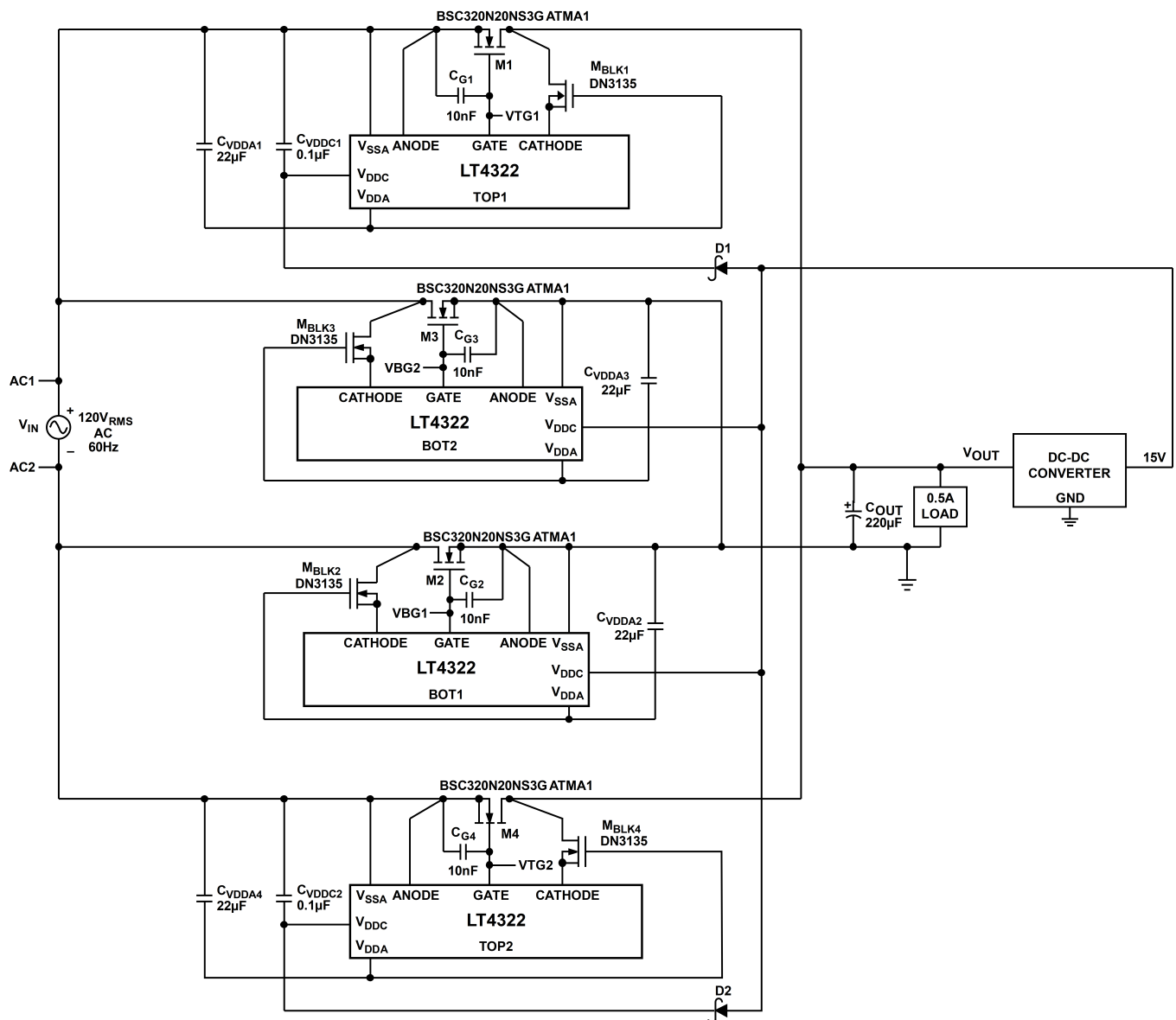
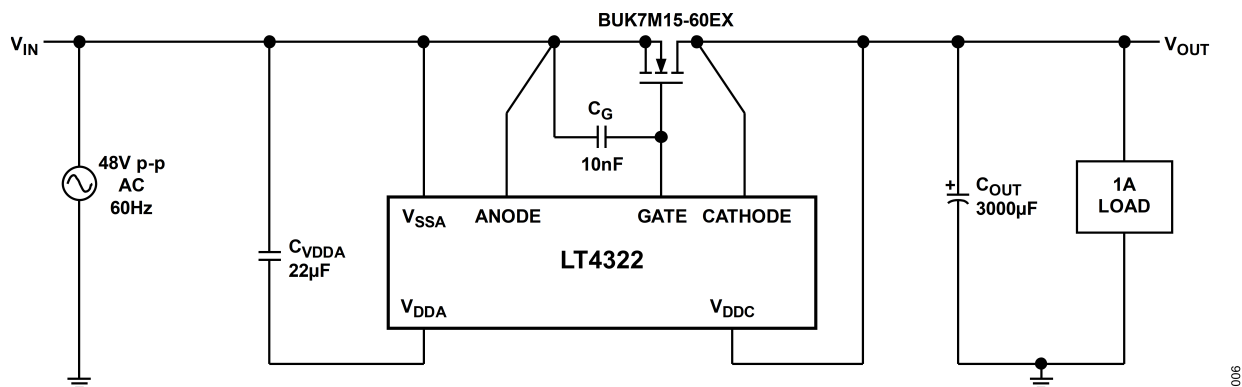


図 19. 定常状態でのフル・ブリッジ波形

図 20.4 ダイオード、高電圧フル・ブリッジ・アプリケーション、120V_{RMS}、60Hz

アプリケーション情報

AC 電源から電力が供給される電子システムは、多くの場合、AC 入力電流を DC 出力電流に変換するために半波整流器、全波整流器、またはフル・ブリッジ回路を採用しています。高可用性システムは、冗長性を実現し、システムの信頼性を高めるために、DC 電源またはバッテリー電源を並列接続して使用します。このような AC および DC アプリケーションでは、ショットキー・ダイオードがしばしば使用されます。ショットキー・ダイオードや整流ダイオードの主な欠点は、順方向電圧降下が大きいため、消費電力が大きく効率が低下することです。LT4322 は、ダイオードの動作をエミュレートする低損失通過素子として N チャンネル MOSFET を使用することにより、これらの問題を解決します。図 21 は、半波整流器アプリケーションにおける LT4322 を示しています。

図 21. 48V_{p-p}、60Hz、1A の半波整流アプリケーションにおける LT4322

LT4322 は、利用可能な電圧を最大化し、消費電力を削減することで、熱設計の問題を解消し、高価なヒートシンクを不要とします。これにより、効率が大幅に改善し、PC 基板面積を削減できます。LT4322 は、DC~100kHz の入力周波数で動作します。フローティング・アーキテクチャの採用により、最大動作電圧は、アプリケーション回路で使用する外付け MOSFET の定格電圧によってのみ制限されます。以下の各セクションでは、パワーオン、理想ダイオードの動作、外付け部品の選択、設計例、推奨される PCB レイアウト技術について説明します。

V_{DDA} コンデンサの選択

主なアプリケーションでは、LT4322 は V_{DDC} ピンから入力電源が供給され、V_{DDA}~V_{SSA} 間に 12V の電源電圧を生成します。入力電源電圧が AC の場合、AC サイクルの順方向バイアス位相では V_{DDC} 電圧はほぼゼロになります。この間、LT4322 はリザーバ・コンデンサ C_{VDDA} から電力が供給されます。C_{VDDA} は次式により選択します。

$$C_{VDDA}(\mu F) = 1,500 \times t \quad (1)$$

ここで、t は AC 入力電源の周期です。真の静電容量が式 1 の値と一致するように、適切な定格電圧と温度係数のコンデンサを使用します。MOSFET ゲート容量が大きい場合や出力電流が大きい場合の低周波アプリケーションでは、高周波バイパス用に 0.1μF のセラミック・コンデンサを C_{VDDA} と並列に使用します。0.1μF のコンデンサは、V_{DDA} ピンと V_{SSA} ピンのできるだけ近くに配置します。200Hz 以上の周波数では、C_{VDDA} はほぼセラミック・コンデンサを使用することになるため、C_{VDDA} のみで十分で、並列のセラミック・コンデンサは不要です。

DC 入力電源で V_{DDC} に電源を供給する場合は、V_{DDA} と V_{SSA} の間に 1μF 以上のコンデンサを接続します。DC 入力電源で V_{DDA} に給電する場合は、V_{DDA}~V_{SSA} 間に 1μF 以上のコンデンサを接続し、V_{DDC} を V_{SSA} に接続します。

MOSFET の選択

LT4322 は N チャンネル MOSFET を駆動して、負荷電流を流します。MOSFET の重要な特性は、オン抵抗 R_{DS(ON)}、最大ドレイン・ソース間電圧 BV_{DSS}、ゲート・スレッショルド電圧 V_{GS(TH)}、ボディ・ダイオード連続電流定格 I_S、シングル・パルス・アバランシェ・エネルギー定格 E_{DS,AL(R)} です。

ドレイン・ソース間の最大許容電圧 BV_{DSS} は、アプリケーション回路におけるカソード・アノード間の最大電圧より高くなければなりません。半波整流器アプリケーションの場合、入力電圧が最小値の時、MOSFET にフル・ピーク to ピークの AC 入力電圧が生じます。全波整流アプリケーションの場合、4 つの MOSFET の各々にはピーク to ピーク入力電圧の 1/2 が生じます。アバランシェ定格の MOSFET により、瞬間的なドレイン・ソース間過電圧状態での堅牢性が確保されます。

MOSFET のオン抵抗 R_{DS(ON)}は、高負荷時の順方向電圧降下と消費電力に直接影響します。望ましい順方向電圧降下は、消費電力を削減するためにダイオードの順方向電圧降下よりも小さくする必要があります。100mV が良い出発点となります。平均出力負荷電流 I_{AVG} が与えられると、DC 入力用の MOSFET は次式に従って選択します。

$$R_{DS(ON)} < 100 \text{ mV}/I_{AVG} \quad (2)$$

AC フル・ブリッジ整流器アプリケーションの場合、次式を使用します。

$$R_{DS(ON)} < 100 \text{ mV}/(3 \times I_{AVG}) \quad (3)$$

AC 入力の場合、電流の導通時間が AC 周期の 1/3 を占めると仮定しています。

出力電流が非常に大きいアプリケーションでは、複数の MOSFET を並列に接続すれば、全体の $R_{DS(ON)}$ を下げることができます。LT4322 の高速トランスコンダクタンス (GM AMP) アンプは、最大 100kHz の周波数で最大 100nF の MOSFET ゲート容量を駆動できます。初期パワーアップ時、LT4322 が MOSFET ゲートを適切に制御するのに十分な電源電圧が供給されるまで、アプリケーションの出力容量はパワー MOSFET のボディ・ダイオードを介して初期充電されます。MOSFET のボディ・ダイオード連続電流定格 I_S は、起動時の電流を処理するのに十分なものであることを確認してください。

LT4322 の GATE 駆動範囲は、15V 以上の V_{DDC} 入力電源電圧から給電した場合、10V~14V です。 V_{DDA} から直接給電する場合、GATE 駆動電圧は V_{DDA} 電圧と等しくなります。 $V_{GS(TH)}$ は 2V 以上でなければなりません。ゲート・スレッショルド電圧を 2V より低くすることは推奨されません。なぜなら、AC 入力電圧が CATHODE 出力電圧を下回った時に、ゲートを閾値以下に放電して逆電流伝導を停止させるには時間がかかりすぎるためです。

GATE 用コンデンサの選択

GM アンプは、外付けパワー MOSFET のゲート・ソース間に 10nF の容量を接続することで最適に補償されます。 C_{ISS} が 10nF 未満の MOSFET を使用するアプリケーションの場合や GATE 波形に電圧ピーキングが観察される場合は、外付けパワー MOSFET のゲート・ソース間に直接 10nF のセラミック・コンデンサ C_{GATE} を追加することで、順方向レギュレーション電圧の安定性を大幅に改善できます。その反面、外付け MOSFET のゲートを増強するために追加電荷が必要になります。回路がほとんど順方向レギュレーションになることのない高出力電流アプリケーションや高周波数アプリケーションでは、このコンデンサを省略できます。

出力コンデンサ C_{OUT} の選択

AC 期間の大部分で出力負荷電流を供給するためには、アプリケーションの出力電圧とシステム・グラウンドの間にコンデンサ C_{OUT} が必要です。ダウストリームの電力需要と電圧リップル耐性によって、必要な容量が決まります。数百~数千マイクロファラッドの C_{OUT} が一般的です。コストを最小限に抑えながら静電容量の ESR を最適化するために、電解コンデンサとセラミック・コンデンサを組み合わせで使用します。バルク電解コンデンサが LT4322 から物理的に離れている場合は、出力から LT4322 近傍のグラウンドまで 1μF のセラミック・コンデンサを追加します。

全波整流アプリケーションでは、 C_{OUT} を次のように選択すると良い出発点になるでしょう。

$$C_{OUT} \geq I_{AVG}/(V_{RIPPLE} \times 2 \times \text{Freq}) \quad (4)$$

ここで、 I_{AVG} は平均出力負荷電流、 V_{RIPPLE} は最大許容出力リップル電圧、Freq は AC 入力電源の周波数です。例えば、60Hz、24V のアプリケーションで負荷電流が 1A、許容リップルが 15V の場合、次のように選択します。

$$C_{OUT} \geq 1A/(15V \times 2 \times 60\text{Hz}) = 556\mu\text{F} \quad (5)$$

半波整流器アプリケーションの場合、次式を使用します。

$$C_{OUT} \geq I_{AVG}/(V_{RIPPLE} \times \text{Freq}) \quad (6)$$

また、電解コンデンサの RMS 電流が最大リップル電流定格を超えないようにして、コンデンサの寿命を低下させないようにする必要があります。電解コンデンサのリップル電流定格は、RMS 電流、周波数、周囲温度の関数です。メーカーの仕様書を参照し、選択したデバイスがアプリケーションに必要な周波数、温度、負荷電流の範囲内で動作するのに適していることを確認してください。

入カスナバ

ごく一部のアプリケーション回路では、寄生入力インダクタンスと入力バイパス容量 C_{IN} が原因で、非減衰の発振に悩まされることがあります。そのような場合は、図 22 に示すような RC スナバ・ネットワークを利用して発振を防止します。寄生インダクタンス L_{IN} を推定し、次式に従って抵抗 R_{SN} を選択する必要があります。

$$R_{SN} = \sqrt{\frac{L_{IN}}{C_{IN}}} \quad (7)$$

C_{SN} は次式に従って選択します。

$$C_{SN} = 2 \times \pi \times \sqrt{L_{IN} \times C_{IN}} / R_{SN} \quad (8)$$

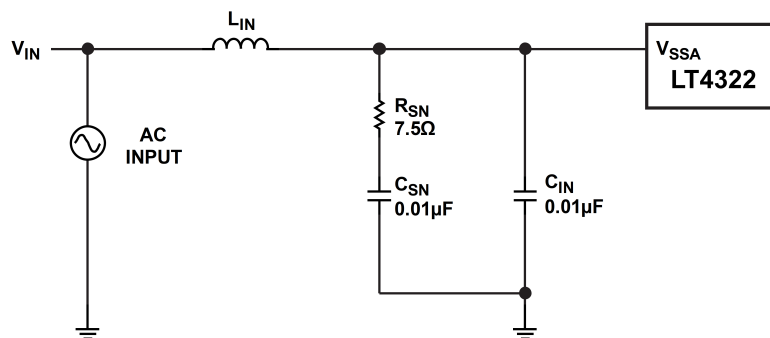


図 22. 入カスナバ回路

60V を超える電圧での動作

全波整流器アプリケーションとフル・ブリッジ・アプリケーションでは、ピーク to ピークの AC 入力電圧が 120V を超える場合、 V_{DDC} ピンや CATHODE ピンを保護するために追加のブロッキング・デバイスが必要です。ブロッキング・デバイスは、半波整流器アプリケーションでピーク to ピーク AC 電圧が 60V を超える場合、および DC 入力アプリケーションで DC 入力電圧が 60V を超える場合にも必要です。図 23 に示すデプレッション型 N チャンネル MOSFET の M2 は、入力動作電圧範囲を 600V まで拡大します。M2 は、 V_{DDC} 電圧と CATHODE 電圧を V_{DDA} 電圧より約 2V 高い電圧に安全にクランプします。M2 は、回路が確実に起動し適切に調整されるように、 $V_{GS(OFF)} \approx -2.5V$ 、 $I_{DSS} \geq 75mA$ のデプレッション型デバイスであることが必要です。パワー MOSFET の M1 も最大入力電圧に対応できる定格である必要があります。デプレッション型 MOSFET である DN3765 は 600V 定格のため、大型パッケージで提供されます。より低い電圧（例えば 350V）定格のデプレッション型 MOSFET であれば、より小さなパッケージで入手可能です。

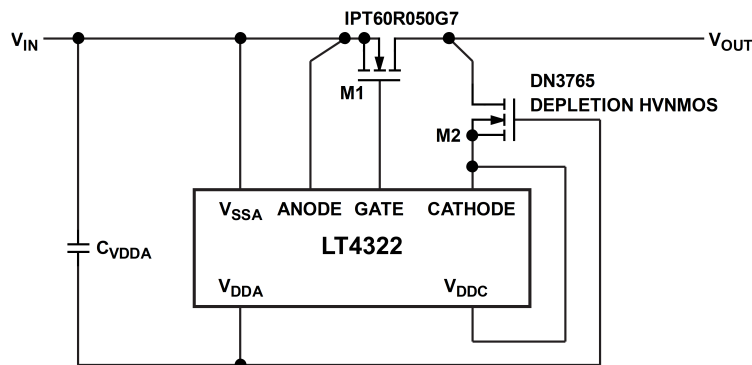


図 23. M1 の BV_{DSS} の選択とデプレッション型 MOSFET (M2) の追加により動作範囲を 600V に拡大

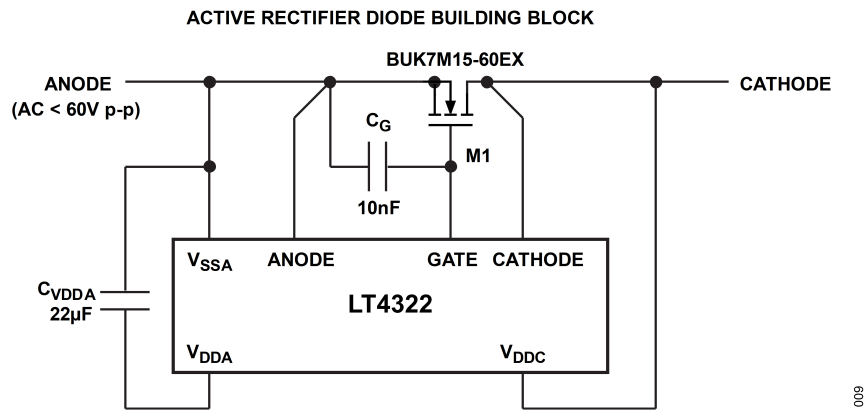


図 24. LT4322 アクティブ整流ダイオードのビルディング・ブロック

設計例

図 24 は、AC 整流アプリケーションにおいて、ショットキー・ダイオードまたは整流ダイオードを代替する LT4322 のビルディング・ブロック回路を示しています。このビルディング・ブロックは、半波整流器、全波整流器、およびフル・ブリッジ整流器の構築に使用できます。以下の例では、平均出力負荷電流が 2A である、60Hz、24V_{RMS} のフル・ブリッジ・アプリケーション回路における部品選定方法を示します。AC 入力 ANODE に印加します。

24V_{RMS} 入力波形は、ピークが 34V、ピーク to ピークが 68V です（代表値）。フル・ブリッジ・アプリケーションでは、各パワー MOSFET の最大ドレイン・ソース間電圧はピーク to ピーク電圧の半分、つまりこの場合は 34V です。式 (3) を用いてパワー MOSFET を選択します。

$$R_{DS(ON)} < 100 \text{ mV} / (3 \times 2 \text{ A}) = 16.7 \text{ m}\Omega \quad (9)$$

BUK7M15-60E は、ドレイン・ソース間電圧定格が 60V で、 $V_{GS} = 10\text{V}$ での $R_{DS(ON)}$ が 13m Ω （代表値）であるため、このアプリケーションに適しています。更に、最小スレッシュホールド電圧 $V_{GS(TH)}$ が 2.4V であるため、ANODE 電圧が CATHODE 電圧を下回ると、逆流を防止するために LT4322 を素早くオフにできます。

BUK7M15-60E の C_{ISS} は 10nF よりはるかに小さいため、LT4322 のトランス・コンダクタンス・アンプを最適補償するために、パワー MOSFET のゲート・ソース間に 10nF のコンデンサ C_G を接続します。

60Hz 入力波形用のホールドアップ・コンデンサは、次式により選択します。

$$C_{VDDA}(\mu\text{F}) = 1,500 \times (1/60\text{Hz}) = 25\mu\text{F} \quad (10)$$

最も近い標準値のコンデンサに四捨五入して、22 μF 、25V の電解コンデンサを選択します。

PCB レイアウト時の考慮事項

アプリケーション回路を安定かつ効率的にするために、PC 基板のレイアウトには特別な注意を払う必要があります。図 25 に代表的な 2 層 PCB を示し、主な検討事項を概説します。U1 は LT4322、M1 はパワー MOSFET、M2 はデプレッション型 MOSFET です。

ANODE、 V_{SSA} 、および CATHODE は、MOSFET のソース・ピンとドレイン・ピンのできるだけ近くで接続します。ANODE ピンから外付け MOSFET のソースへはケルビン接続を使用します。ANODE 接続で V_{SSA} 電流が最小になるように、ANODE および V_{SSA} 接続をレイアウトします。寄生抵抗を最小にするため、MOSFET へのドレインとソースのパターンは幅広で短くします。LT4322 の GATE ピンから MOSFET ゲートまでのパターンは短く、幅広にします。この手段により、MOSFET の寄生発振の可能性が低くなります。CATHODE 接続から GATE へのカップリングを最小にするため、GATE パターンは回路の CATHODE 側ではなく ANODE 側の近くに配置します。 C_{VDDA} は、 V_{DDA} および V_{SSA} ピンのできるだけ近くに配置します。 C_{VDDA} から V_{DDA} と V_{SSA} への接続は、短い幅広のパターンを使用します。

10nF の C_G コンデンサを使用するアプリケーションでは、 C_G をパワーMOSFET のできるだけ近くに配置します。出力バルク・コンデンサをパワーMOSFET のドレインとソースの近くに配置します。LT4322 の CATHODE～ANODE 回路経路の寄生インダクタンスを最小化するために、大きな電源プレーンを使用します。

DFN パッケージの場合、30V を超える電圧ではピンの間隔が問題になることがあります。沿面距離とクリアランスのガイドラインを確認して、これが問題になるかどうかを判断してください。高電圧ピンとグラウンド・ピン間の有効なピン間隔を広げるには、露出パッド接続をオープンのままにします。PCB 汚染を最小限に抑えるため、無洗浄フラックスを使用します。

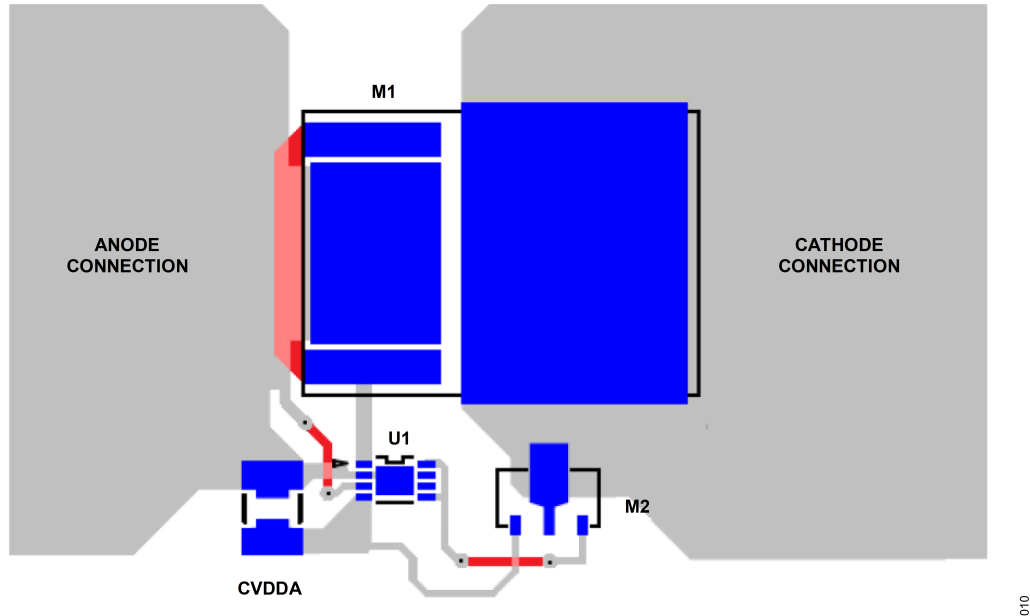


図 25. 推奨 PCB レイアウト

逆回復

LT4322 は逆バイアス状態に対して非常に素早く応答し、逆電流と逆電荷を最小限に抑えます。図 26 の波形は、逆回復時間を示しています。初めに、LT4322 は外付けパワーMOSFET のゲートを 12V に駆動します。電流波形は、ANODE から CATHODE へ順方向に 3A が流れていることを示しています。100A/μs の速度でパワーMOSFET に逆電流が流れるように、電流変化が制御されます。この例では、逆電流が検出されてから 50ns 後に LT4322 の MOSFET ゲートが完全にオフになり、ピーク逆電流は -3A になります。LT4322 は、大きな MOSFET であっても、突然の逆バイアス状態から 300ns 以内にターンオフします。

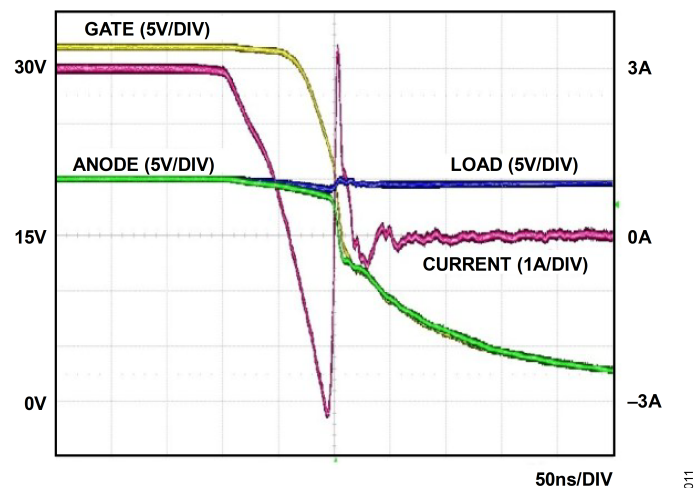


図 26. 逆回復波形

容量性負荷フル・ブリッジ・アプリケーションと V_{DDA} リフレッシュ電流

図 34 に示す容量性負荷フル・ブリッジ・アプリケーション回路では、AC 入力電源の正端子と負端子は、AC サイクルの様々な時点で V_{OUT} と負荷グラウンドに対してハイ・インピーダンスになります。LT4322 が V_{DDA} のリザーバ・コンデンサをリフレッシュするために V_{DDC} ピンから電流を取り込むと、リフレッシュ電流のリターン・パスを提供するために、AC 入力端子電圧がグラウンドに対して数 V ジャンプする可能性があります。図 27 の波形は、この動作を示しています。AC1 電圧と AC2 電圧が負荷グラウンドに対してジャンプしているにもかかわらず、AC 入力電源の差動電圧 (AC1-AC2) は滑らかで連続的なままであることに注意してください。

このジャンプ動作を防ぐために、 V_{DDA} コンデンサのリフレッシュ時は、常にロー・インピーダンスの回路から各 LT4322 に電源を供給します。動作のセクションの図 20 に、そのような回路の 1 つを示しています。その回路を図 28 に再掲しますが、簡略化して LT4322 の TOP1 と TOP2 だけを示しています。DC-DC コンバータは、LT4322 BOT1 と LT4322 BOT2 の V_{DDC} ピン (図示せず) に電源を供給するために、グラウンドに対して 15V の電源を生成します。LT4322 TOP1 と LT4322 TOP2 において、15V 電源にショットキー・ダイオードを使用すると、AC 入力電源端子が V_{SSA} に接続されたチャージ・ポンプ回路が形成されます。チャージ・ポンプは V_{SSA} に対して 15V の V_{DDC} 電圧を生成します。

AC 入力が各 AC サイクルで正のピーク電圧に近づくと、LT4322 TOP1 は M1 をオンにして V_{OUT} を充電します。また、M1 をオンにするとロー・インピーダンス回路が形成され、15V 電源が LT4322 TOP2 の V_{DDC} 電圧と V_{DDA} 電圧を充電します。同様に、AC 入力が各 AC サイクルで負のピーク電圧に近づくと、LT4322 TOP2 は M2 をオンにして V_{OUT} を充電します。また、M2 をオンにするとロー・インピーダンス回路が形成され、15V 電源が LT4322 TOP1 の V_{DDC} 電圧と V_{DDA} 電圧を充電します。 C_{VDDC1} と C_{VDDC2} のコンデンサは、残りの AC 入力サイクルの間、リークによる V_{DDC} 電圧の過充電を防ぎます。高効率の DC-DC コンバータを用いて V_{DDC} に 15V を給電すると、LT4322 (および、存在する場合は、それに関連するデプレッション型 MOSFET) での消費電力を最小限に抑えることで、全体的な効率が向上します。

図 29 に、この方法で LT4322 に電源を供給した場合の波形を示します。AC1 と AC2 の波形に電圧ステップがないことに注意してください。

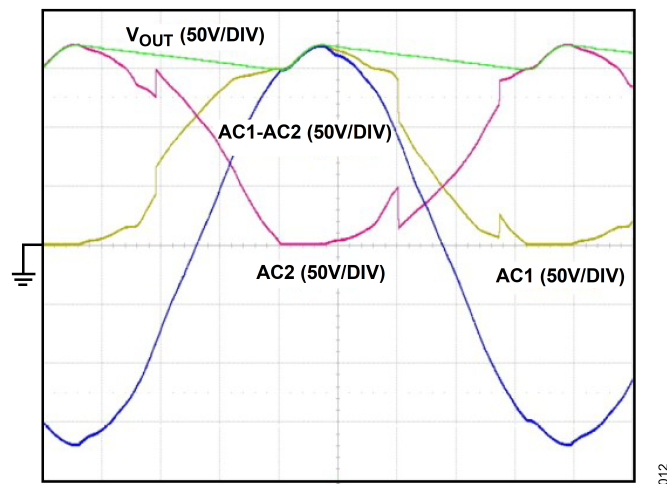


図 27. フル・ブリッジ AC 入力波形 (AC1、AC2) は、 V_{DDA} リフレッシュ電流が原因の共通モード電圧ステップを示しています

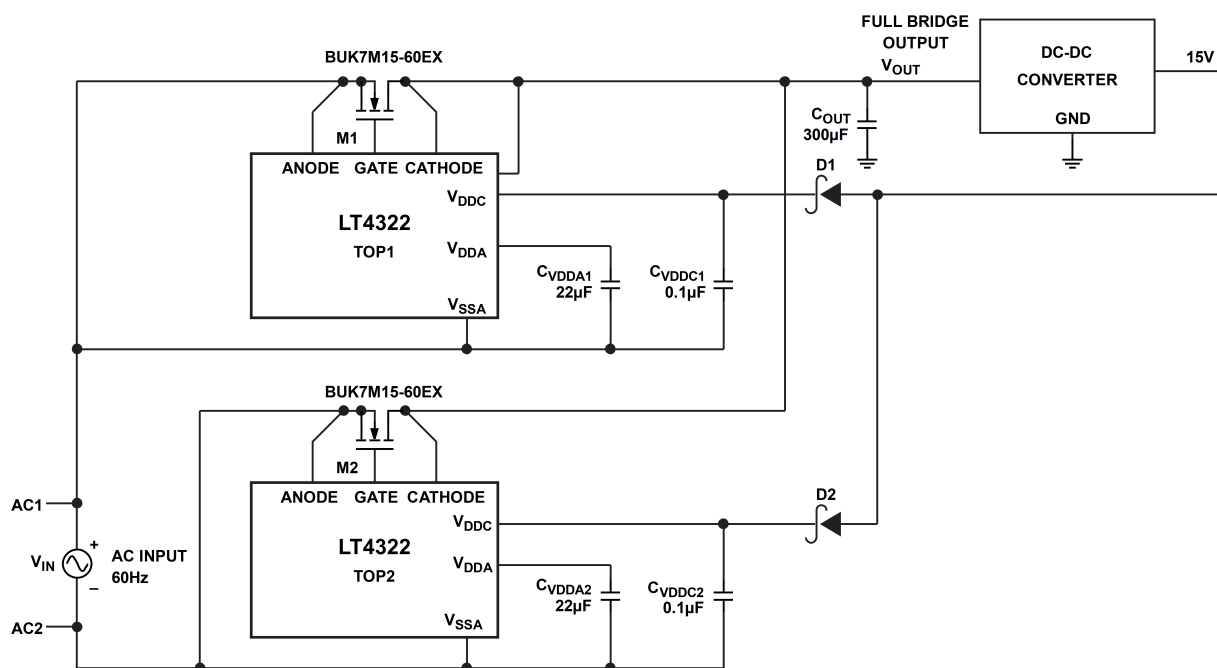


図 28. V_{DDC} 電源スキームはリフレッシュ電流を同期させ、フル・ブリッジ・アプリケーションにおける I_{CC} の消費電力を改善します

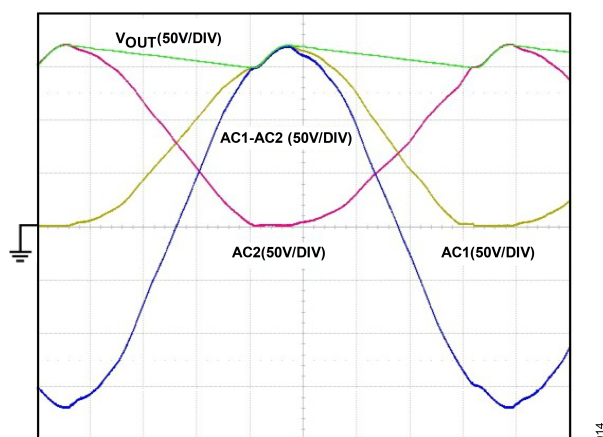


図 29. フル・ブリッジ AC 入力波形 (AC1、AC2) は、 V_{DDA} リフレッシュ電流の同期によるコモンモード電圧の改善を示しています

DC ダイオード OR アプリケーション

図 30 は、2つの LT4322 を使用した DC ダイオード OR アプリケーションを示しています。このアプリケーションでは、電圧が高い方の入力電源を優先し、その入力から V_{OUT} への低損失経路を生成する一方、電圧の低い入力を V_{OUT} からブロックします。

このアプリケーションの直流的な性質上、V_{DDC} ピンが V_{SSA} に対して 12V を超えることはほとんどありません。これは V_{DDA} に接続されたコンデンサの電圧をリフレッシュするために必要なので、LT4322 はパワーアップしないか、給電されないままになります。LT4322 に電源を供給するには、V_{OUT} に負のリファレンスが接続されたフロート電源が必要です。これには、図 30 に示すようなフライバック・コンバータが適しています。

図 30 は、電圧が低い方の入力電源が LT4322 の V_{SSA} ピンから平均 2mA の自己消費電流をシンクできなければならないことを示しています。入力電源にこの電流をシンクする能力がない場合は、図 31 に示すように、2 出力のフライバック・コンバータを使用し、各 LT4322 の V_{PDC} ピンに専用の電源電圧を供給します。

超高入力逆電圧ブロッキング

LT4322 はフローティング・アーキテクチャのため、CATHODE ピンと V_{DDC} ピンの電圧が V_{SSA} に対して 60V を超えない限り、 V_{SSA} 入力
の逆バッテリー電圧に耐えることができます。例えば図 31 では、 V_{IN1} 入力と V_{IN2} 入力は ($V_{OUT} - 60V$) までの逆電圧に安全に接続できます。
図 23 に示すように、CATHODE を保護するために高電圧デプレッション型 MOSFET を適切な定格のパワー MOSFET と共に使用すると、
最大許容逆電圧定格が MOSFET の BV_{DSS} 定格まで拡大します。この機能は、高電圧 DC ダイオード OR アプリケーションで特に有用です。
というのは、高電圧バッテリーが逆接続されても、システムにダメージはなく、ダイオード OR 出力電圧が乱されないからです。

代表的なアプリケーション

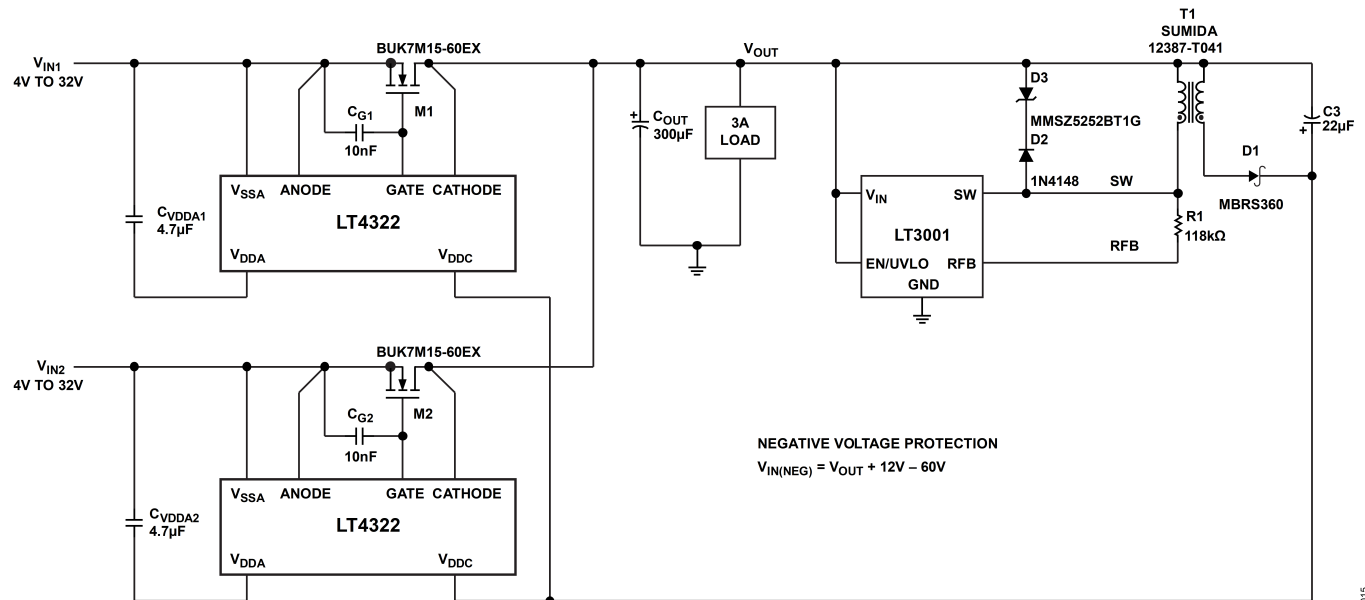


図 30. DC ダイオード OR アプリケーション回路：
フライバック回路がフローティング理想ダイオード・アーキテクチャにリフレッシュ電源を供給

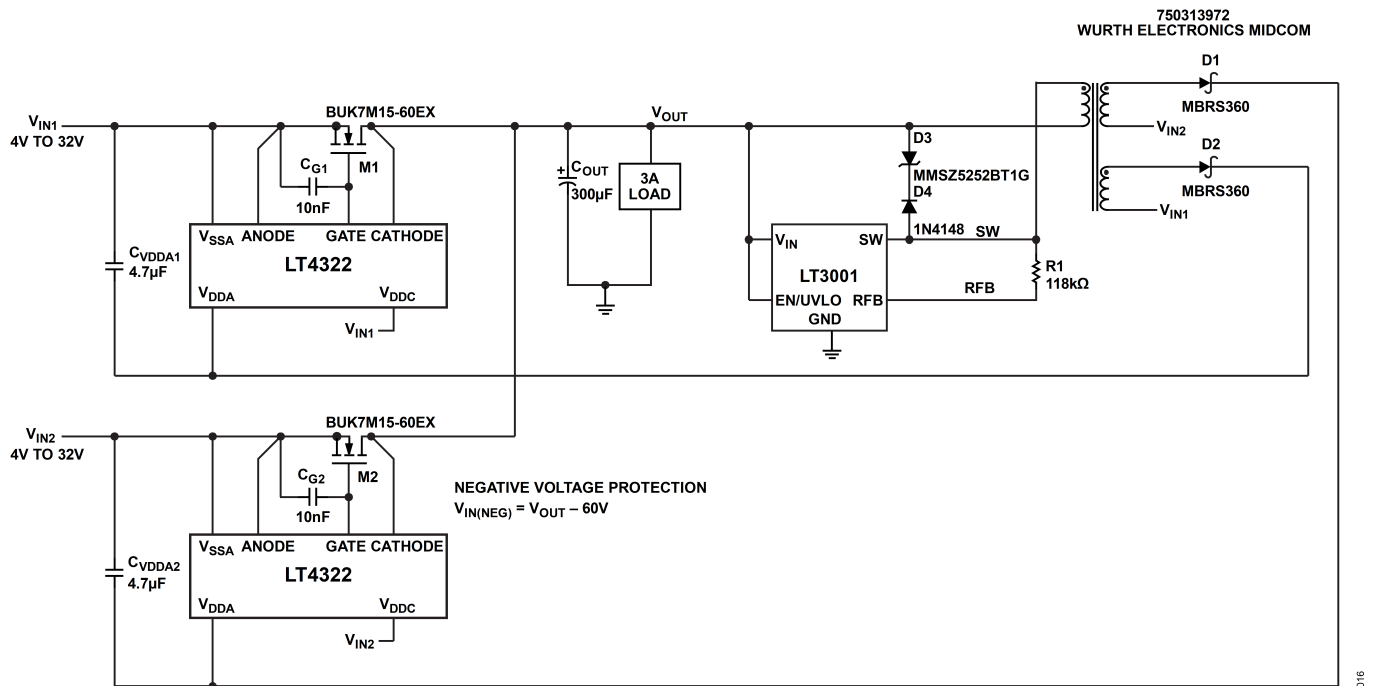


図 31. ICC が生成する逆電流が問題となるバッテリー・アプリケーション用の DC ダイオード OR アプリケーション回路。デュアル出力フライバック・コンバータは、 V_{IN1} および V_{IN2} に逆電流を生成させることなく、各入力に電源を供給します。

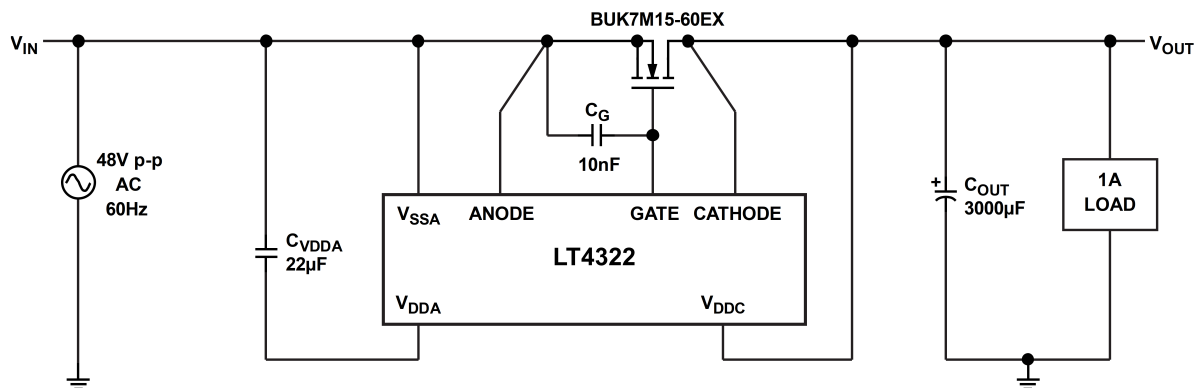


図 32. シングル・ダイオード、半波整流器アプリケーション回路、48V_{p-p}、60Hz、1A

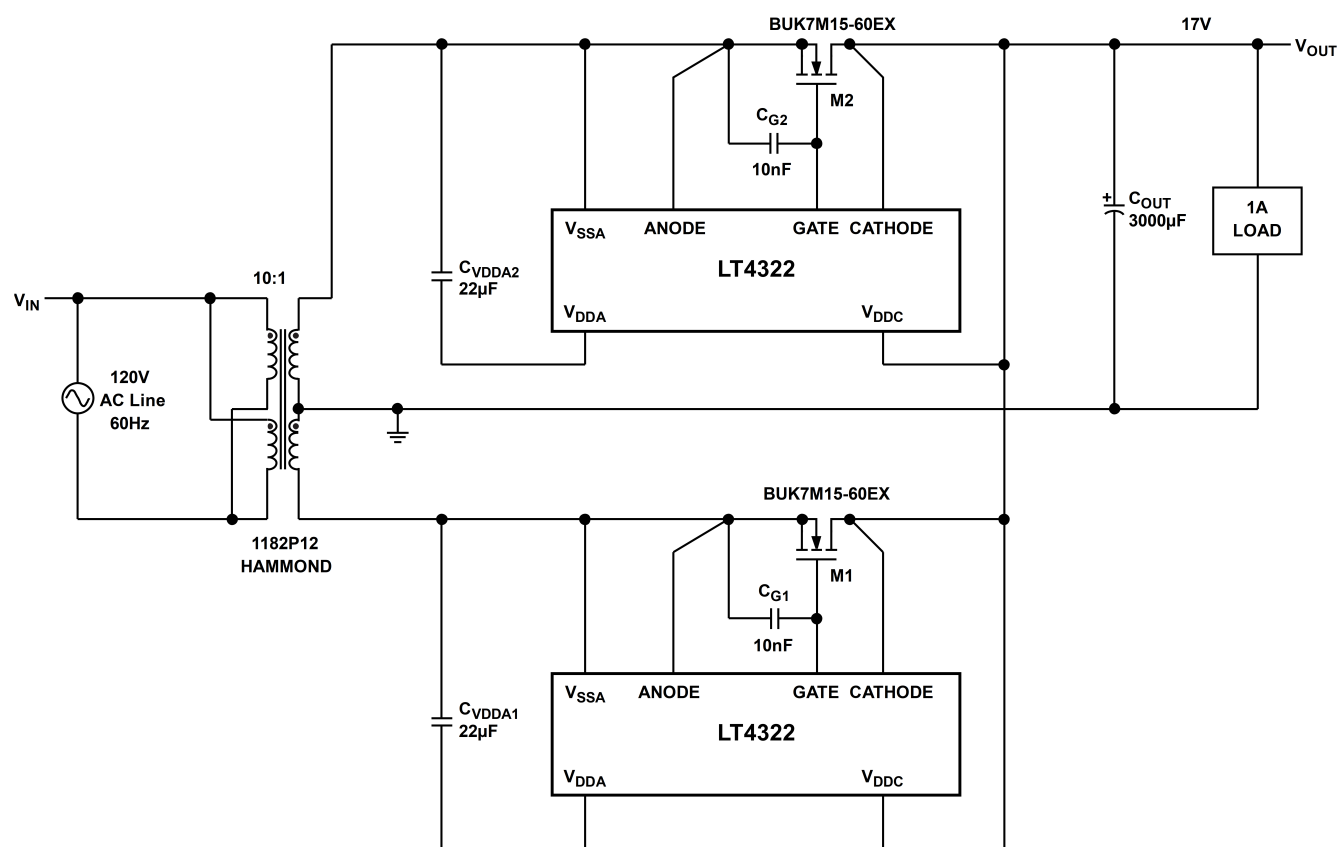


図 33.2 ダイオード、センタータップ付きトランスを用いた全波整流器、120V、60Hz ライン入力、17V DC 出力

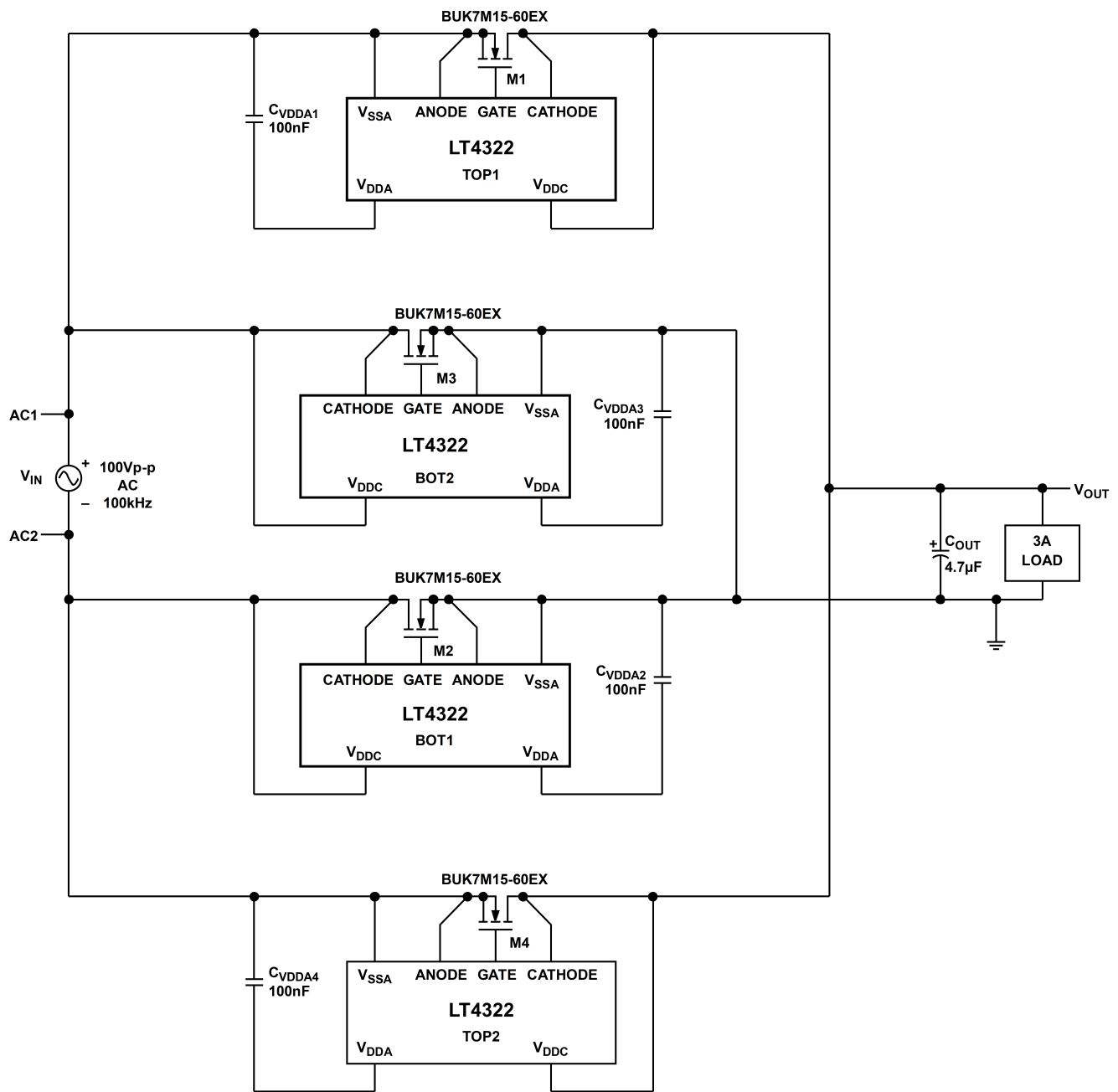


図 34. 高速 4 ダイオード・フル・ブリッジ・アプリケーション回路、100V_{P-P}、100kHz、3A

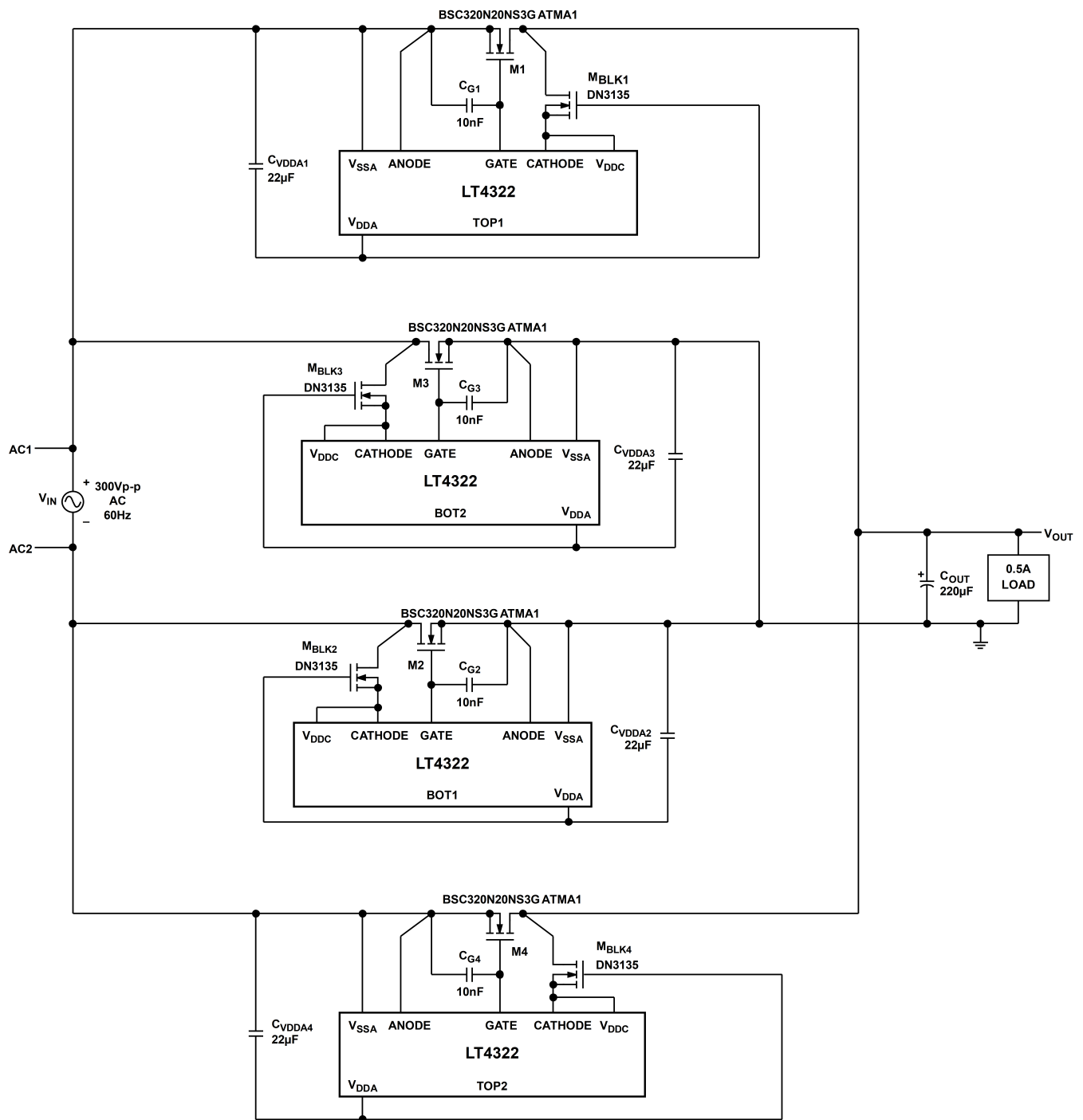


図 35. 高電圧 4 ダイオード・フル・ブリッジ・アプリケーション回路、300V_{P-P}、60Hz、0.5A

020

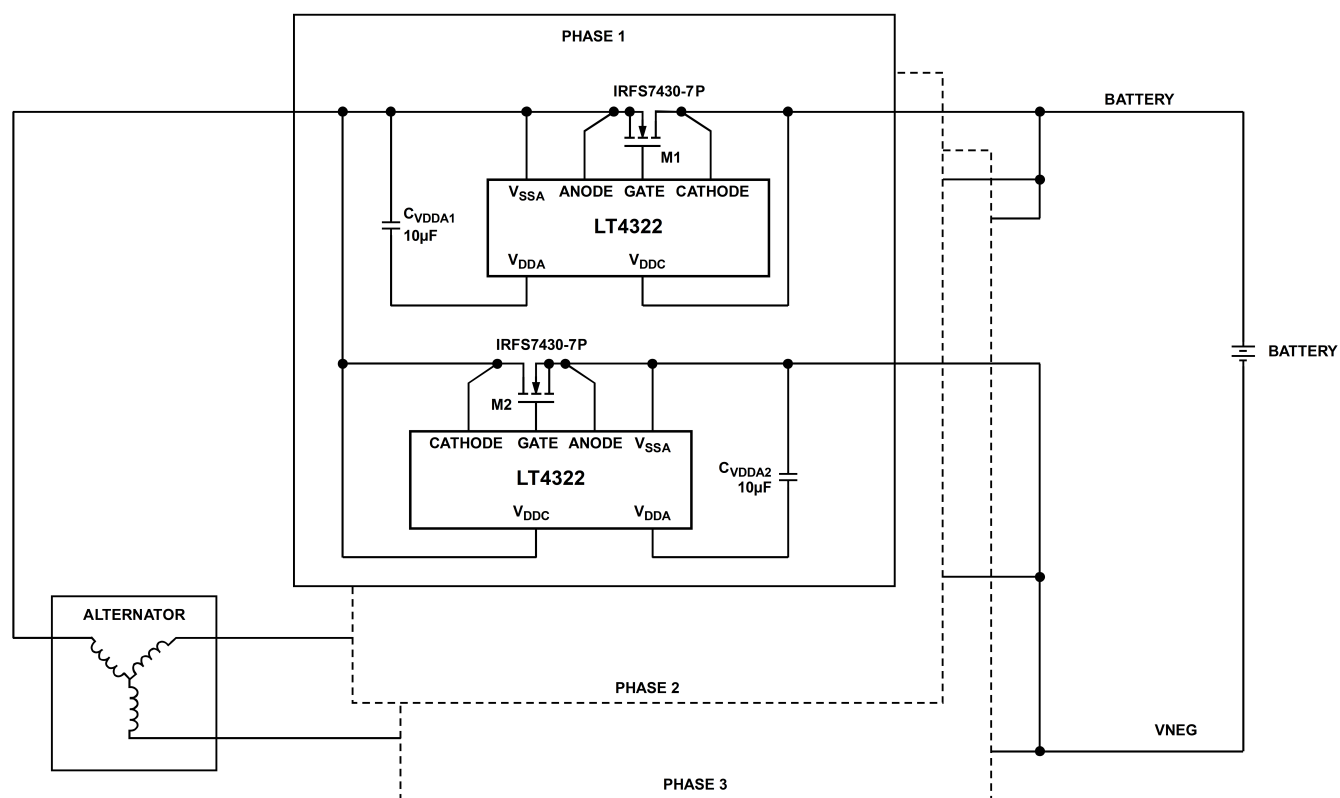
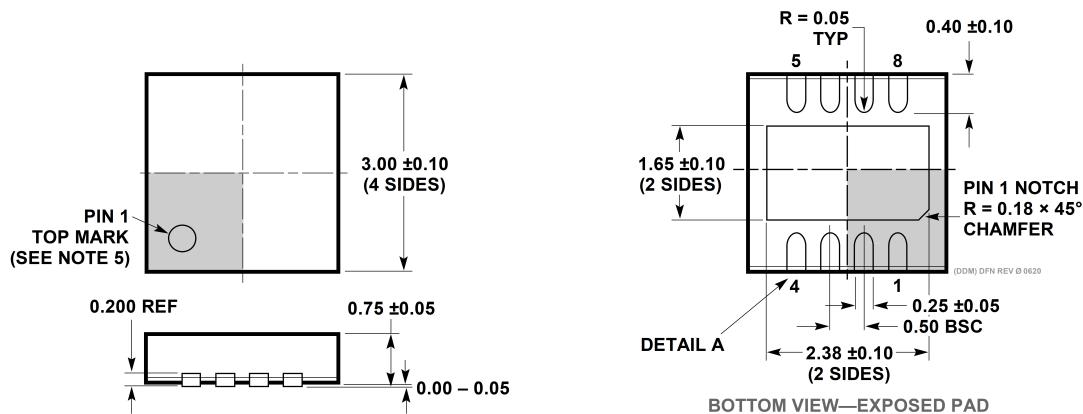


図 36. 6 つの LT4322 を使用した 3 相オルタネータ・アプリケーション

120

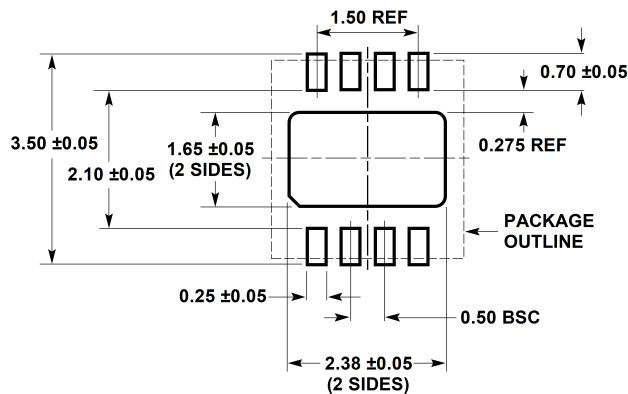
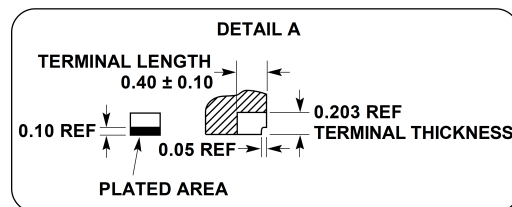
外形寸法

DDM Package
8-Lead Plastic Side Wettable DFN (3mm × 3mm)
(Reference LTC DWG # 05-08-7009 Rev 0)



NOTE:

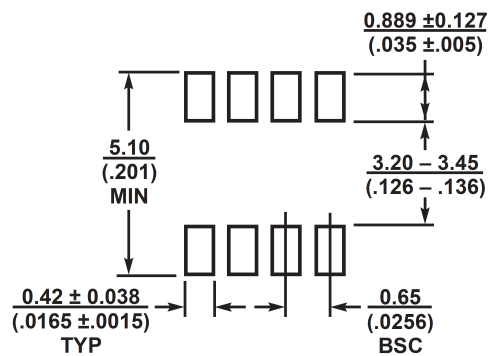
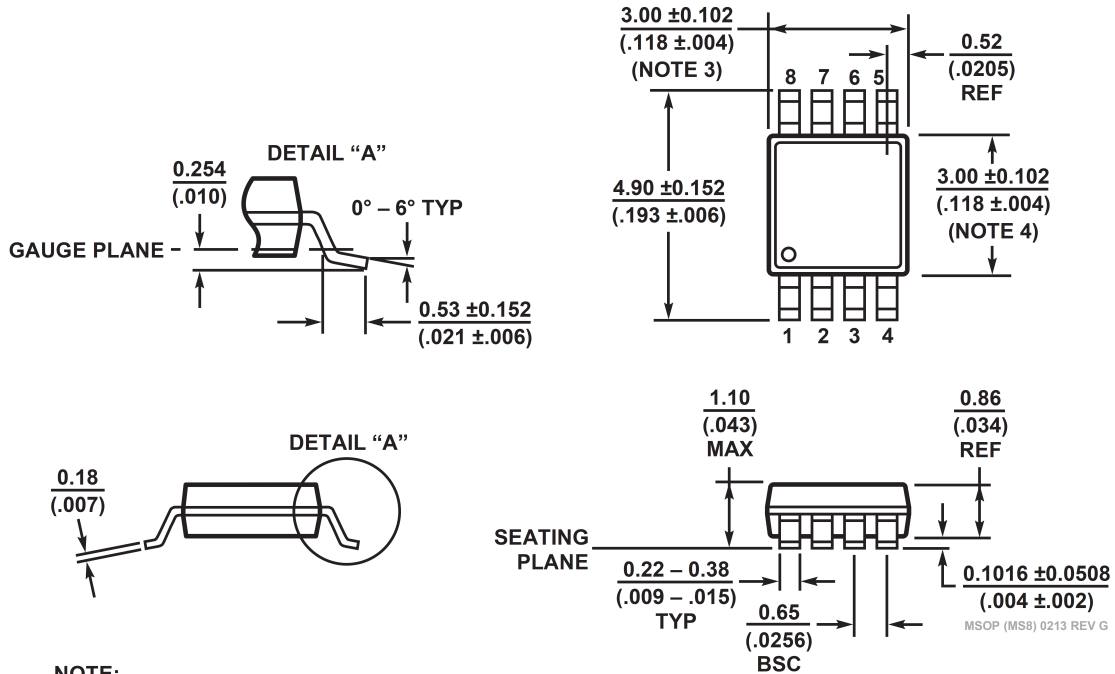
1. DRAWING NOT TO SCALE
2. ALL DIMENSIONS ARE IN MILLIMETERS
3. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.15mm ON ANY SIDE
4. EXPOSED PAD SHALL BE SOLDER PLATED
5. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS

図 37.8 ピン、3mm × 3mm、サイド・ウェットブル DFN

MS8 Package
8-Lead Plastic MSOP
 (Reference LTC DWG # 05-08-1660 Rev G)



RECOMMENDED SOLDER PAD LAYOUT

図 38. 8 ピン MSOP

15-08-1660

オーダー・ガイド

表 4. オーダー・ガイド

TUBE	TAPE AND REEL	PART MARKING	PACKAGE DESCRIPTION	TEMPERATURE RANGE
LT4322RDDM#PBF	LT4322RDDM#TRPBF	LHPK	8-Lead, (3mm × 3mm) Plastic DFN	–40°C to 150°C
LT4322RMS8#PBF	LT4322RMS8#TRPBF	LTHPM	8-Lead, Plastic MSOP	–40°C to 150°C

テープ&リール仕様の詳細については、<http://www.adi.com/tapeandreeel/>を参照してください。

関連製品

表 5. 関連製品

製品番号	説明	注釈
LT4320/LT4320 -1	理想ダイオード・ブリッジ・コントローラ	N チャンネル MOSFET を制御、9V～72V 動作、DC～600Hz
LTC4353	デュアル低電圧理想ダイオード・コントローラ	2 つの N チャンネル MOSFET を制御、0V～18V 動作
LTC4355	正電圧ダイオード OR コントローラおよびモニタ	2 つの N チャンネル MOSFET を制御、ターンオフ : 0.4μs、80V 動作
LTC4357	正の高電圧理想ダイオード・コントローラ	単一 N チャンネル MOSFET を制御、ターンオフ : 0.5μs、80V 動作
LTC4358	5A 理想ダイオード	N チャンネル MOSFET 内蔵、9V～26.5V 動作
LTC4359	逆入力保護機能を備えた理想ダイオード・コントローラ	N チャンネル MOSFET を制御、4V～80V 動作、–40V 逆入力
LTC4364	理想ダイオードを備えたサージ・ストッパ	4V～80V動作、–40V逆入力、–20V逆出力
LTC4371	デュアル負電圧理想ダイオード OR コントローラおよびモニタ	2 つの MSOFET を制御、ターンオフ : 220ns、トランジェント耐電圧 : >±300V
LTC4376	逆入力保護付き 7A 理想ダイオード・コントローラ	内蔵 N チャンネル MOSFET、4V～40V 動作、–40V 逆入力
LT8672	逆入力保護付きアクティブ整流器コントローラ	3V～40V 動作、–40V 逆入力、最大 50kHz の 6V _{P-P} を整流、最大 100kHz の 2V _{P-P} を整流、動作電流 : 20μA、シャットダウン電流 : 3.5μA

評価用ボード

表 6. 評価用ボード

Model	Description
DC3117A	Half-Wave Active Rectifier Evaluation Board
DC3137A	Full-Wave Active Rectifier Evaluation Board

