

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2020 年 11 月 26 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2020 年 11 月 26 日

製品名：LT4656, LT4656-1

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：11 ページ、左の段、最後の文

【誤】

「FLT ピンはシャットダウン時にハイになり、電力が最初に V_{IN} に印加されたときにハイにクリアされます。」

【正】

「FLT ピンはシャットダウン時にハイになり、電力が最初に V_{IN} に印加されたときにローにクリアされます。」

入出力短絡保護機能付き同期整流式昇圧 μModule レギュレータ

特長

- フル機能の昇圧スイッチ・モード電源
- 広い入力電圧範囲: 4.5V ~ 28V
- 出力電圧範囲: 6V ~ 36V
- 連続出力電流: 4A (12VIN、24VOUT)
- 負荷、入力、温度の全範囲での
全出力電圧レギュレーション: 最大±2%
- シャットダウン時の入力遮断
- 突入電流の制限
- 外部周波数同期
- プログラマブルな周波数 (350kHz ~ 780kHz)
- 並列電流分担
- 最大効率 98%
- 選択可能な Burst Mode® 動作
- インライン過電流保護
- 過熱保護
- LTM4656-1: 調整可能な補償付きバージョン
- 16mm × 16mm × 7.07mm BGA パッケージ

アプリケーション

- テレコムおよびネットワーク機器
- 電子テスト装置

概要

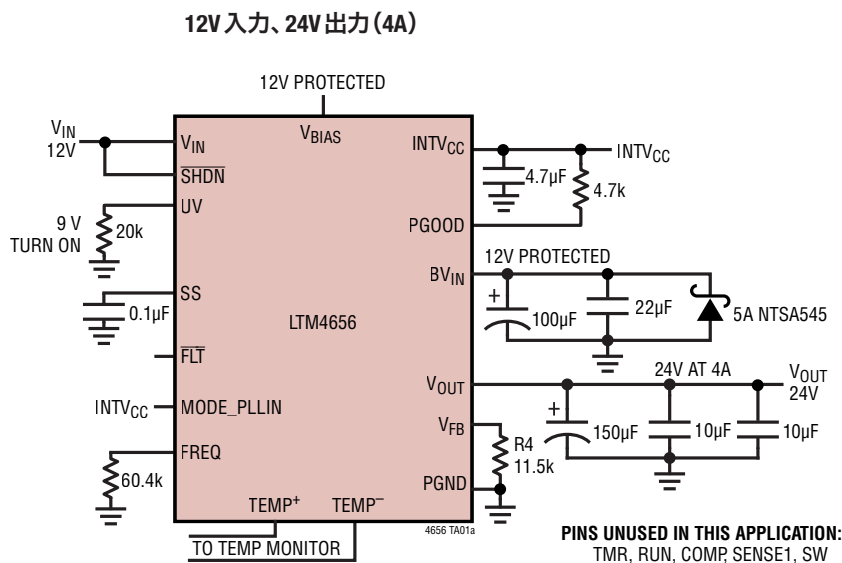
LTM®4656 は、スイッチング・コントローラ、パワー FET、インダクタおよびすべてのサポート部品を内蔵したフル機能高効率昇圧 μModule® (電源モジュール) レギュレータです。必要な入力コンデンサおよび出力コンデンサはわずか数個です。LTM4656 は 4.5V ~ 28V の入力電圧範囲で動作し、1 本の外付け抵抗で設定される 6V ~ 36V の出力電圧範囲をサポートします。高効率設計により、最大 5A の連続出力電流を供給します。インライン保護回路により最大入力電流が設定され、超過時には入力電源をトリップして再試行します (標準的応用例のセクションを参照)。

高密度昇圧設計により、最大 180W の出力電力を変換できます。

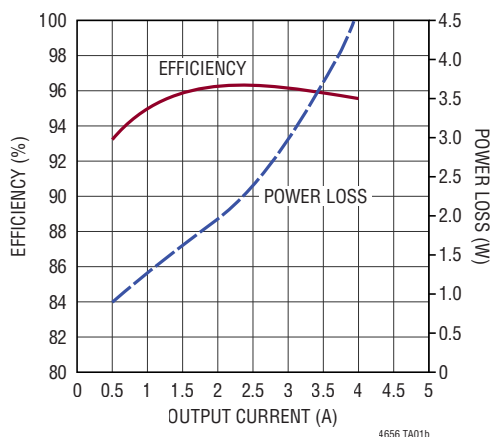
障害保護機能には、過熱保護と、自動再試行付きの入力換算過電流保護が含まれます。この μModule は、省スペースで熱特性が改善された 16mm × 16mm × 7.07mm BGA パッケージに収められています。LTM4656 は鉛フリー仕上げで RoHS に準拠しています。

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。5408150、5481178、5705919、5929620、6177787、6498466、6580258、6611131 を含む米国特許によって保護されています。

標準的応用例



550kHz 時の 24V 出力の効率



LTM4656/LTM4656-1

絶対最大定格

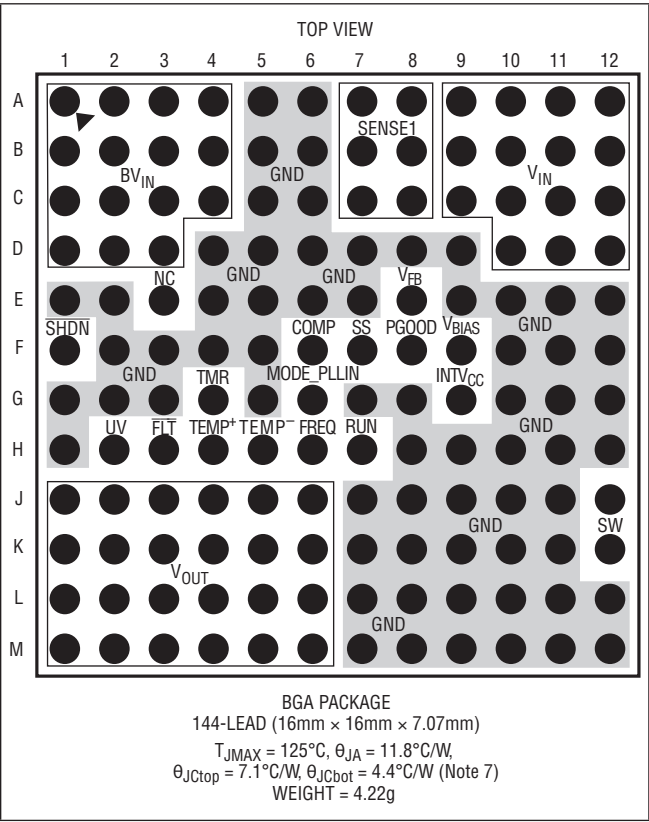
(Note 1)

V_{IN} 、SENSE1、 BV_{IN} 、SW、 V_{OUT} 、
SHDN、UV、FLT、 V_{BIAS} -0.3V ~ 36V
INTV_{CC}、MODE_PLLIN、PGOOD -0.3V ~ 6V
FREQ、SS、COMP、 V_{FB} -0.3V ~ INTV_{CC}
RUN -0.3V ~ 5V
TMR 0.5mA
TEMP⁺、TEMP⁻ <0.7V (ピン間)、
5mA 以下 (電流源)
動作ジャンクション温度 (Note 2) -40°C ~ 125°C
保存温度範囲 -55°C ~ 125°C
ハンダ・リフローのピーク・ボディ温度 245°C

注: 上下反対のリフローには推奨しません。

ピン配置

(コンデンサの対応表、ピン配置の表を参照)



発注情報

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ・タイプ	MSL 定格	温度範囲 (Note 2)
		デバイス	仕上げコード			
LTM4656EY#PBF	SAC305 (RoHS)	LTM4656Y	e1	BGA	4	-40°C to 125°C
LTM4656IY#PBF	SAC305 (RoHS)		e1			-40°C to 125°C
LTM4656IY	SnPb (63/37)		e0			-40°C to 125°C
LTM4656EY-1#PBF	SAC305 (RoHS)		e1			-40°C to 125°C
LTM4656IY-1#PBF	SAC305 (RoHS)		e1			-40°C to 125°C
LTM4656IY-1	SnPb (63/37)		e0			-40°C to 125°C

• 更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。

- 推奨されるLGA/BGAのPCBアセンブリおよび製造方法
- LGA/BGAパッケージおよびトレイの図面

電氣的特性

●は仕様規定されている動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ (Note 2) での値。

$V_{IN} = 12\text{V}$, $V_{BIAS} = BV_{IN}$, $\overline{\text{SHDN}} = V_{IN}$ 、標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
入出力部							
V_{IN}	Input DC Voltage	Note 4	●	4.5		28	V
$V_{OUT(\text{RANGE})}$	Output Voltage Range	Note 4, $V_{IN} = 5\text{V}$ for 6V output	●	6		36	V
$V_{OUT(\text{DC})}$	Output Voltage, Total Variation with Line and Load	$R_{FB} = 11.5\text{k}$, $\text{MODE_PLLIN} = \text{INTV}_{CC}$ $V_{IN} = 12\text{V}$, $I_{OUT} = 0\text{A}$ to 4A	●	23.52	24	24.48	V
$I_{Q(\text{VIN})}$	Input Supply Bias Current	$V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$, $\text{MODE_PLLIN} = \text{INTV}_{CC}$ $V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$, $\text{MODE/PLLIN} = \text{GND}$ Shutdown, $\overline{\text{SHDN}} = 0$, $V_{IN} = 12\text{V}$			1.7 76 230		mA mA μA
$I_{S(\text{VIN})}$	Input Supply Current	$V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$, $I_{OUT} = 4\text{A}$			8		A
$I_{INRUSH(\text{VIN})}$	Input Inrush Current at Startup	$C_{IN} = 10\mu\text{F} \times 2$, $150\mu\text{F}$; $C_{OUT} = 10\mu\text{F} \times 2$ Ceramic, $150\mu\text{F}$ $V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$, $\text{TRACK/SS} = 0.1\mu\text{F}$			0.5		A
$I_{OUT(\text{DC})}$	Output Continuous Current Range	$V_{IN} = 5\text{V}$, $V_{OUT} = 12\text{V}$ (Note 4) $V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$		0 0		3.5 4	A A
I_{IN} Limit Range	Input Current Limit	See Typical Applications Based on Internal 0.004 R_{SENSE} and 50mV Trip Typical		10.6	12.5	14	A
$\Delta V_{OUT(\text{LINE})}/V_{OUT}$	Line Regulation Accuracy	$V_{OUT} = 24\text{V}$, $V_{IN} = 5$ to 12V, $I_{OUT} = 0\text{A}$	●		0.1	0.2	%/V
$\Delta V_{OUT(\text{LOAD})}/V_{OUT}$	Load Regulation Accuracy	$V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$, $I_{OUT} = 0\text{A}$ to 4.0A	●		0.3	0.6	%
$V_{OUT(\text{AC})}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$, $C_{OUT} = 10\mu\text{F}$ Ceramic $\times 2$, $150\mu\text{F}$ Aluminum, $V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$			200		mV
$\Delta V_{OUT(\text{START})}$	Turn-On Overshoot	$I_{OUT} = 0\text{A}$, $C_{OUT} = 10\mu\text{F}$ Ceramic $\times 2$, $150\mu\text{F}$ Aluminum, $\text{SS} = 0.1\mu\text{F}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$			100		mV
t_{START}	Turn-On Time	$I_{OUT} = 0\text{A}$, $C_{OUT} = 10\mu\text{F}$ Ceramic $\times 2$, $150\mu\text{F}$ Aluminum, $\text{SS} = 0.01\mu\text{F}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$			1		ms
ΔV_{OUTLS}	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load $C_{OUT} = 10\mu\text{F}$ Ceramic $\times 2$, $150\mu\text{F}$ Aluminum, $V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$			200		mV
t_{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load $C_{OUT} = 10\mu\text{F}$ Ceramic $\times 2$, $150\mu\text{F}$ Aluminum, $V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$			200		μs

レギュレータの仕様

V_{FB}	Voltage at V_{FB} Pin	$I_{OUT} = 0\text{A}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$	●	1.180	1.200	1.220	V
I_{FB}	Current at V_{FB} Pin	(Note 6)			± 5	± 50	nA
R_{FBHI}	Resistor Between V_{OUT} and V_{FB} Pins				221		k Ω
SS (I)	Track Pin Soft-Start Pull-Up Current	$V_{SS} = 0\text{V}$		7	10	13	μA
DC_{MAX}	Maximum Duty Cycle	$\text{FB} = 1.0\text{V}$ (Note 6)				96	%
V_{INTVCC}	Internal V_{CC} Voltage	$6\text{V} < V_{IN} < 20\text{V}$		5.2	5.4	5.6	V
$V_{\text{INTVCC}(\text{LOAD})}$	INTV_{CC} Load Regulation	$I_{CC} = 0\text{mA}$ to 50mA			0.5	2	%
UVLO	INTV_{CC} UVLO Thresholds	V_{INTVCC} Ramping Up V_{INTVCC} Ramping Down (Note 6)		3.6	4.3 3.8	4.5	V V
f_s	Typical Output Ripple Voltage Frequency	$V_{IN} = 12\text{V}$, $V_{OUT} = 24\text{V}$, $R_{\text{SET}} = \text{Selectable}$		350		500	kHz
f_{SYNC}	SYNC Frequency Range			350		780	kHz
f_{LOW}	Lowest Frequency	$R_{\text{SET}} = 47.5\text{k}$			350		kHz
f_{NOM}	Nominal Frequency	$R_{\text{SET}} = 68.1\text{k}$			500		kHz
f_{HIGH}	Highest Frequency	$R_{\text{SET}} = 95.3\text{k}$			750		kHz
$t_{\text{ON}(\text{MIN})}$	Minimum On-Time	Note 3			110		ns

電気的特性

●は仕様規定されている動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ (Note 2) での値。
 $V_{IN} = 12\text{V}$, $V_{BIAS} = BV_{IN}$, $\overline{\text{SHDN}} = V_{IN}$ 、標準的応用例の構成による。それ以外は表に仕様規定されている。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{RUN}	RUN Pin ON Threshold	V_{RUN} Rising	1.18	1.28	1.38	V
V_{RUNHYS}	RUN Pin ON Hysteresis			100		mV

インライン保護制御部

$\overline{\text{SHDN}}$	Active Low Shutdown	4V to 36V Input Threshold	●	0.6 0.385	1.4 2.1	1.7 2.1	V V
$\overline{\text{SHDN}}$ Reset	$\overline{\text{SHDN}}$ Reset Time	$\overline{\text{SHDN}} = 0.4\text{V}$ (Note 6)				100	μs
UV Threshold	Undervoltage Lockout	UV Lockout Threshold, $V_{IN} = 12\text{V}$	●	1.24	1.275	1.31	V
UV Hysteresis	UV Input Hysteresis	$V_{IN} > 4.5\text{V}$, Nominal 12V (Note 6)			12		mV
UV_{IN}	UV Input Current	$UV = 1.275\text{V}$ (Note 6)	●	± 0.3	± 1		μA
$V_{TMR(F)}$	TMR Fault Threshold	TMR Rising (Note 6)			1.275		V
$V_{TMR(G)}$	TMR Gate Off Threshold	TMR Rising			1.375		V
$V_{TMR(H)}$	TMR Cooldown High Threshold	$V_{IN} = 12\text{V}$ to 24V, TMR Rising			4.3		V
TMR OVER I (5V)	TMR Overcurrent $t_{VDS} = 5\text{V}$	V_{IN} , $\overline{\text{SHDN}}$, $UV = 5\text{V}$, $V_{FB} = 24.3\text{k}$, 12V V_{OUT} Shorted			800		μs
TMR OVER I (12V)	TMR Overcurrent $t_{VDS} = 12\text{V}$	V_{IN} , $\overline{\text{SHDN}}$, $UV = 12\text{V}$, $V_{FB} = 11.5\text{k}$, 24V V_{OUT} Shorted			220		μs
TMR OVER I (24V)	TMR Overcurrent $t_{VDS} = 24\text{V}$	V_{IN} , $\overline{\text{SHDN}}$, $UV = 24\text{V}$, $V_{FB} = 7.5\text{k}$, 36V V_{OUT} Shorted			150		μs
$I_{LEAK(FLT)}$	$\overline{\text{FLT}}$ Pin Leak	$\overline{\text{FLT}} = 36\text{V}$	●	± 2.5			μA
$V_{IN} - BV_{IN}$ Rising Delta	Path Fully Enhanced	Delta $V_{IN} - BV_{IN}$ Enhancing, Boost RUN Pin Enabled	●	0.25	0.5	0.75	V
$V_{IN} - BV_{IN}$ Falling Delta	Path Being Opened	Delta $V_{IN} - BV_{IN}$ Opening, Boost RUN Pin Pulled Low			2.7		V
DC	Retry Duty Cycle, Shorted Output	$V_{IN} = 12\text{V}$, $V_{OUT} = 0\text{V}$, Referenced to BV_{IN}			1		%
$t_{OFF(UV)}$	Undervoltage Turn-Off Propagation Delay	UV Steps from 1.5V to 1V (Note 6)	●	2	5		μs
$V_{OL(FLT)}$	$\overline{\text{FLT}}$ Output Low	$I_{SINK} = 100\mu\text{A}$	●		0.3	0.8	V

PGOOD 出力

V_{PGL}	PGOOD Voltage Low	$I_{PGOOD} = 2\text{mA}$				0.3	V
$I_{PGOOD(LEAK)}$	PGOOD Leakage Current	$V_{PGOOD} = 6\text{V}$				± 1	μA
V_{PG}	PGOOD Trip Level	V_{FB} with Respect to Set Regulated Voltage V_{FB} Ramping Negative V_{FB} Ramping Positive		-12 8	-10 10	-8 12	% %

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTM4656は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTM4656Eは、 0°C ~ 125°C の内部動作温度範囲で性能仕様に適合することが確認されている。 -40°C ~ 125°C の全内部動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4656Iは -40°C ~ 125°C の全内部動作温度範囲で仕様に適合することが確認されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

Note 3: 最小オン時間の条件は、 I_{MAX} の負荷の約40%のピークtoピーク・インダクタ・リップル電流に対して規定される (アプリケーション情報のセクションを参照)。

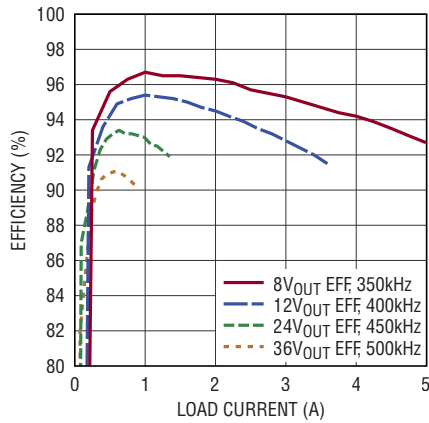
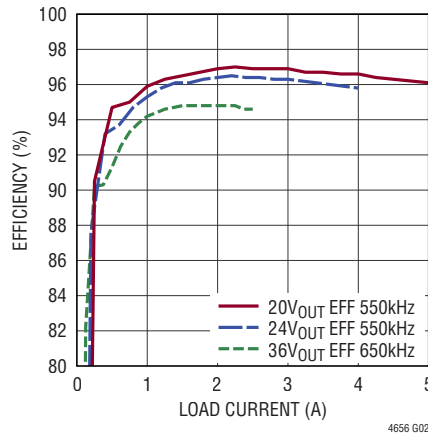
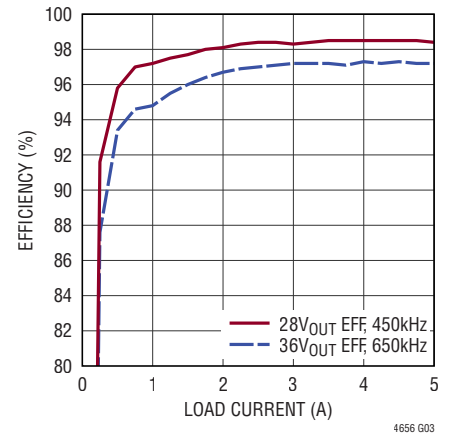
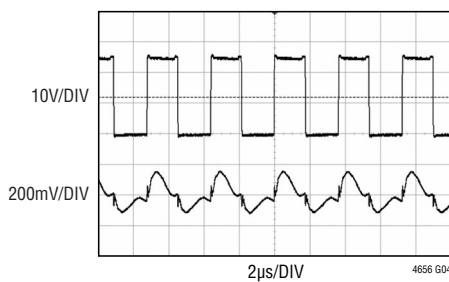
Note 4: 異なる V_{IN} 、 V_{OUT} 、および T_A については出力電流のデレーティング曲線を参照。

Note 5: 設計により性能を確保している。

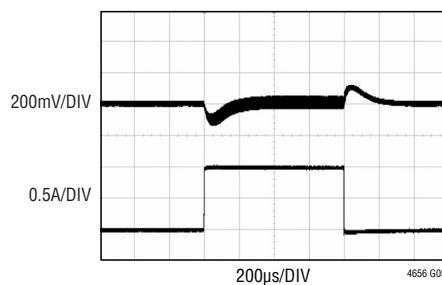
Note 6: ウェーハ・レベルで全数テストされる。

Note 7: JEDECボードの θ 値は、JESD51の条件に従ってシミュレーションによって決定される。デモ・ボードの θ 値は、デモ・ボードを使って得られる。ラボでの測定およびデレーティング情報については、図9 ~ 図17 および表2 ~ 表5を参照。

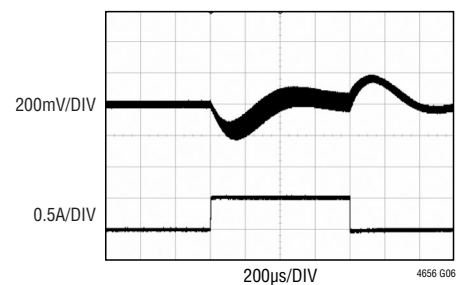
代表的な性能特性

 $V_{IN} = 5V$ 時の効率 $V_{IN} = 12V$ 時の効率 $V_{IN} = 24V$ 時の効率12V 入力、24V 出力 (4A) の
スイッチとリップル

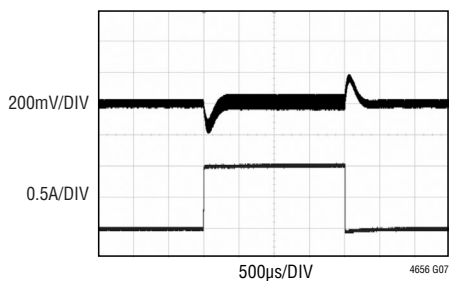
12V TO 24V AT 4A
 $C_{OUT} = 100\mu F \times 2, 6.8\mu F \times 2$ CERAMIC

5V から 12V への昇圧時の
負荷ステップ

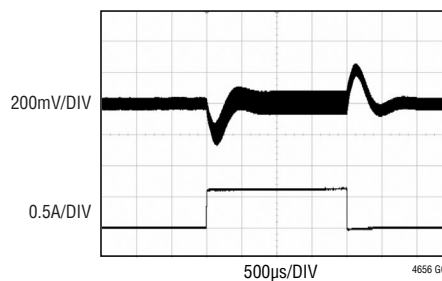
$C_{OUT} = 100\mu F \times 2, 6.8\mu F \times 2$ CERAMIC,
 $28m\Omega$ ESR

5V から 24V への昇圧時の
負荷ステップ

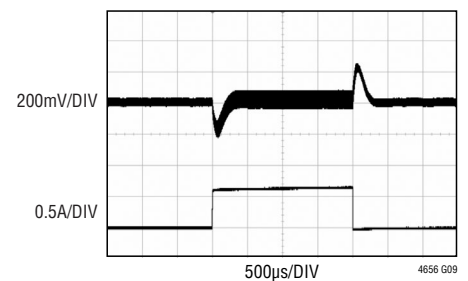
$C_{OUT} = 100\mu F \times 2, 6.8\mu F \times 2$ CERAMIC
 $28m\Omega$ ESR

12V から 24V への昇圧時の
負荷ステップ

$C_{OUT} = 100\mu F \times 2, 6.8\mu F \times 2$ CERAMIC
 $28m\Omega$ ESR

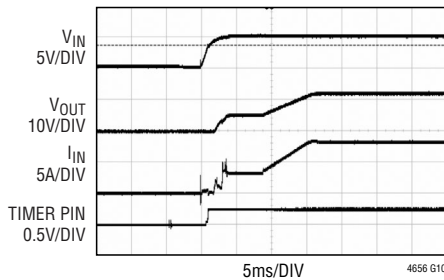
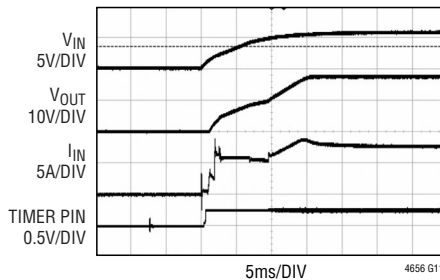
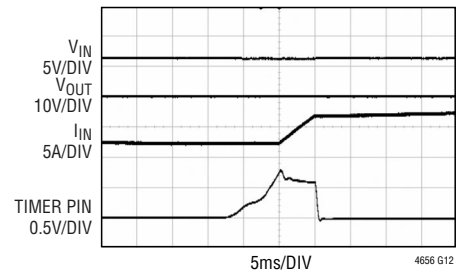
12V から 36V への昇圧時の
負荷ステップ

$C_{OUT} = 100\mu F \times 2, 6.8\mu F \times 2$ CERAMIC
 $28m\Omega$ ESR

24V から 36V への昇圧時の
負荷ステップ

$C_{OUT} = 100\mu F \times 2, 6.8\mu F \times 2$ CERAMIC
 $28m\Omega$ ESR

代表的な性能特性

5Vから12Vへの昇圧時の活線
挿入起動、3.5A 負荷12Vから24Vへの昇圧時の活線
挿入起動、4A 負荷24Vから36Vへの昇圧時の活線
挿入起動、5A 負荷

ピン機能

V_{IN} (A9 ~ A12, B9 ~ B12, C9 ~ C12, D10 ~ D12) : 保護回路への電源入力ピン。これらのピンとGNDピンの間に主入力電圧を印加します。最小1μFの入力デカップリング・コンデンサをV_{IN}ピンとGNDピンの間に直接配置することを推奨します。

BV_{IN} (A1 ~ A4, B1 ~ B4, C1 ~ C4, D1 ~ D3) : 昇圧電源入力ピン。入力デカップリング・コンデンサはBV_{IN}ピンとGNDピンの間に直接接続することを推奨します。

V_{OUT} (J1 ~ J6, K1 ~ K6, L1 ~ L6, M1 ~ M6) : 電源の出力ピン。これらのピンとGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンとGNDピンの間に直接配置することを推奨します。

GND (A5 ~ A6, B5 ~ B6, C5 ~ C6, D4 ~ D9, E1 ~ E7, E9 ~ E12, F2 ~ F5, F10 ~ F12, G1 ~ G3, G5, G7 ~ G8, G10 ~ G12, H1, H8 ~ H12, J7 ~ J11, K7 ~ K11, L7 ~ L12, M7 ~ M12) : 入出力コンデンサおよび小信号部品接続用のグラウンド・ピン。

SW (J12, K12) : テスト目的で使われるスイッチング・ノード。

MODE_PLLIN (G6) : 位相検出器の外部同期入力およびモード動作入力。このピンに外部クロックを入力すると、コンバータは強制的に強制連続動作モードになり、またフェーズ・ロック・ループは、昇圧スイッチ信号の立上りを外部クロックの立上がりエッジに強制的に同期させます。外部クロックに同期させない場合は、この入力によってLTM4656の軽負荷時の動作が決まります。このピンをグラウンドに引き下げると、Burst Mode動作が選択されます。また、このピンがフロート状態のときは、接地された100kの内部抵抗によ

ってBurst Mode動作が起動します。このピンをINTV_{CC}-1.3Vより低い電圧に接続すると、パルス・スキップ動作が選択されます。これを行うには、MODE_PLLINピンとINTV_{CC}の間に100kの抵抗を追加します。強制連続動作を選択するには、このピンをINTV_{CC}に接続します。

FREQ (H6) : 内部VCOの周波数制御ピン。このピンをGNDに接続すると、VCOは強制的に350kHzの固定低周波数になります。このピンをINTV_{CC}に接続すると、VCOは強制的に535kHzの固定高周波数になります。周波数は、FREQピンとGNDの間に抵抗を接続することにより、300kHz ~ 780kHzの範囲に設定できます。抵抗と20μAの内部ソース電流により、内部発振器が周波数を設定するのに使う電圧を発生します。あるいは、このピンをDC電圧で駆動して、内部発振器の周波数を変更することもできます。**標準的応用例**のセクションを参照してください。

SS (F7) : 出力ソフトスタートの入力。このピンとグラウンドの間に接続したコンデンサにより、起動時の出力電圧の上昇率が設定されます。

V_{FB} (E8) : 各チャンネルのエラーアンプの負入力。このピンは内部で221kの高精度抵抗を介してV_{OUT}に接続されています。V_{FB}ピンとGNDピンの間に抵抗を追加して、様々な出力電圧をプログラムできます。PolyPhase®動作では、V_{FB}ピンを相互接続することによって並列動作が可能になります。詳細については、**標準的応用例**のセクションを参照してください。

COMP (F6) : レギュレータの電流制御閾値およびエラーアンプ補償ポイント。電流コンパレータの閾値はこの制御電圧に応じて増加します。並列動作を行うにはすべてのCOMPピ

ピン機能

ンを相互に接続します。このデバイスは内部補償されています。LTM4656-1では外部補償オプションを選択できます。

SENSE1 (A7 ~ A8, B7 ~ B8, C7 ~ C8) : これらのピンは入力保護パワー MOSFET の出力側であり、内蔵の $4\text{m}\Omega$ 電流検出抵抗の入力になります。出力短絡時に最大入力電流がこの抵抗で設定される制限値を超えると、トリップして再試行します。SENSE1 と BV_{IN} 間の電圧降下を測定し、 $4\text{m}\Omega$ 抵抗で割ることにより、所定の動作条件での昇圧コンバータの入力電流を計算できます。

RUN (H7) : RUN ピン・モニター。1.28V の閾値レベルで昇圧コンバータがオンになります。このピンと BV_{IN} の間に内部 $75\text{k}\Omega$ 抵抗が接続されます。また、RUN ピンの電圧を 5V に制限するために、GND に接続される 5.1V ツェナー・ダイオードがモジュールに内蔵されています。 BV_{IN} ピンの電圧が V_{IN} から 0.5V 以内で GND より 3V 高くなると（これは保護 MOSFET が完全にオンであることを示す）、インライン保護制御回路からのオープンコレクタ制御信号によって RUN ピンがオンになります。 BV_{IN} ピンの電圧が 2V より低くなるまで、RUN ピンはオンのままになります。ブロック図を参照してください。

INTV_{CC} (G9) : 内部 5.4V LDO の出力。内部制御回路およびゲート・ドライバの電源。このピンとグラウンドの間に、デカップリング用の内部 $4.7\mu\text{F}$ 低 ESR セラミック・コンデンサがあります。

V_{BIAS} (F9) : 主制御電源ピン。通常、入力電源 BV_{IN} と昇圧コンバータの出力のどちらかに接続します。このピンと GND ピンの間にバイパス・コンデンサを接続します。このピンの動作電圧範囲は 4.5V ~ 36V です。

PGOOD (F8) : パワーグッド・インジケータ。出力電圧と安定化出力電圧の目標値との差が $\pm 10\%$ を超えると、グラウンド電位になるオープンドレインのロジック出力。誤作動を防ぐため、出力電圧が範囲を $25\mu\text{s}$ 以上外れた場合にのみ、PGOOD 出力がアクティブになります。

TMR (G4) : フォルト・タイマー入力。グラウンドに接続される内部 $0.01\mu\text{F}$ コンデンサにより、早期障害警告、障害発生時のターンオフ、クールダウン期間の各時間を設定します。障害状態時にこのピンを充電する電流は、 V_{IN} ピンと BV_{IN} ピン間の電圧差に依存します。TMR が 1.275V に達すると、FLT ピンがローになり、障害条件が検出されたことを示します。障害条件が続く場合は、TMR が 1.375V の閾値に達した時

点でパス・トランジスタがオフになります。その後も $2\mu\text{A}$ の電流源によって TMR の電圧は上がり続けます。TMR が 4.3V に達すると、 $2\mu\text{A}$ の電流の向きが変わり、TMR ピンの電圧は下がり始めます。TMR が 0.5V の再試行閾値まで下がると、パス・トランジスタの GATE ピンが再びハイになります。[標準的応用例](#)のセクションを参照してください。

NC (E3) : フロート・ピン。

SHDN (F1) : SHDN ピンの電圧が 0.4V のシャットダウン閾値より低くなると、LTM4656 は低電流モードにシャットダウンされます。内部回路がオフになると、自己消費電流は $40\mu\text{A}$ まで低下します。このピンにより、インライン保護回路と昇圧コンバータはシャットダウンされます。損傷なく許容される SHDN ピンの最高電圧は $\text{V}_{\text{IN MAX}}$ で、最低電圧は $\text{GND}-\text{V}_{\text{IN MAX}}$ です。SHDN ピンは、内部 $100\text{k}\Omega$ 抵抗によって V_{IN} まで引き上げられ、アクティブ・オンになります。定格電圧 V_{IN} のオープン・コレクタを使用してこのピンを制御し、インライン保護回路と昇圧コンバータをイネーブルできます。あるいは、このピンとグラウンドの間にツェナー・ダイオードを配置し、より定格電圧が低いプルダウンへのインターフェイスにすることもできます。

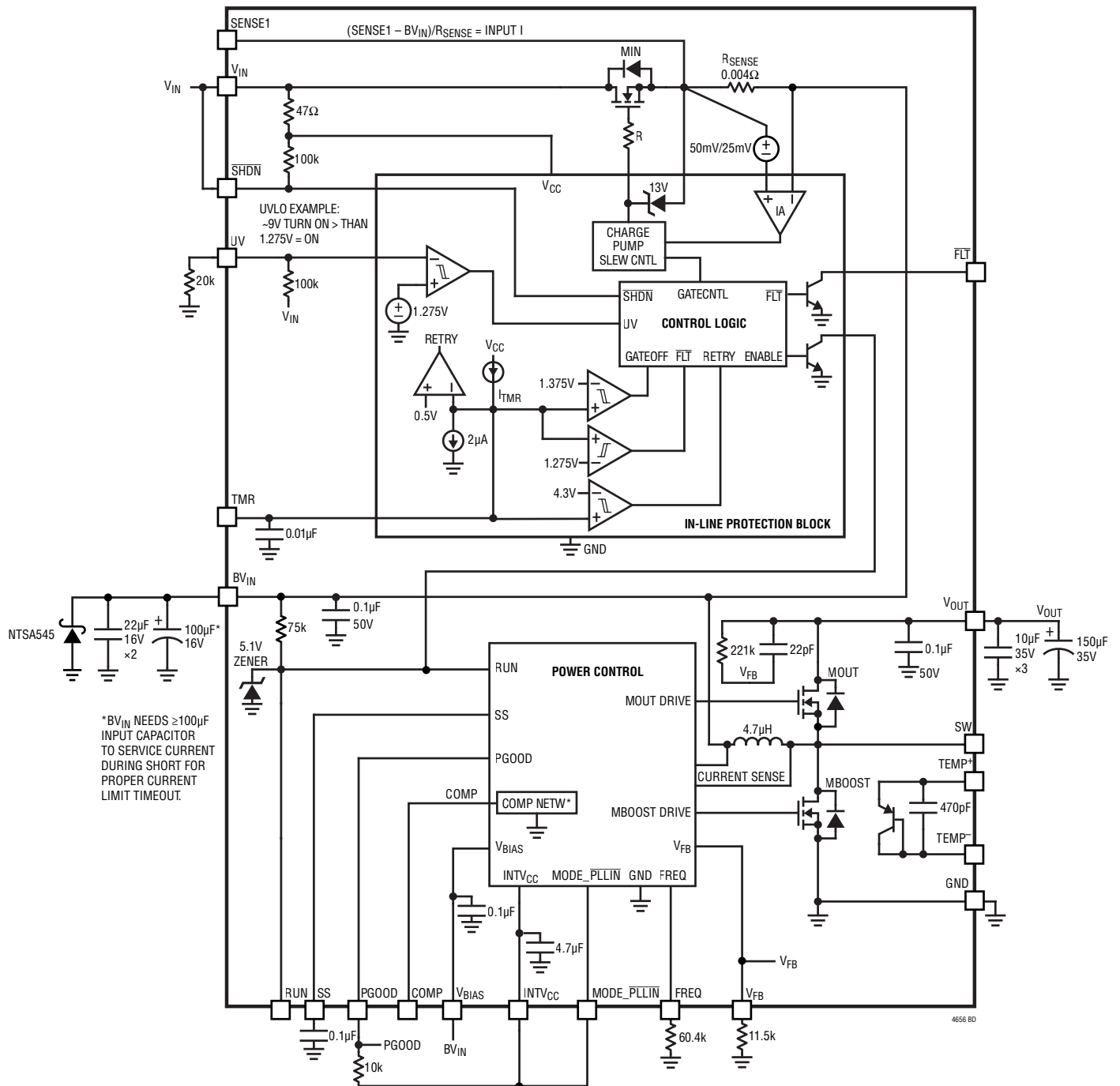
UV (H2) : 低電圧コンパレータの入力。UV が 1.275V の閾値より低くなると、GATE ピンの電圧は 1mA の電流によって引き下げられます。UV が 1.275V にヒステリシスを加えた電圧より高くなると、プルダウン電流は流れなくなり、GATE ピンは内部チャージ・ポンプによってプルアップされます。これを利用して低電圧ロックアウトを設定し、起動時の入力電流を制限できます。UV ピンと V_{IN} の間には内部 $100\text{k}\Omega$ 抵抗があり、この抵抗と外付け抵抗によって低電圧トリップ・ポイントを設定します。このピンを使用しない場合は、 V_{CC} に接続します。[標準的応用例](#)のセクションを参照してください。

FLT (H3) : オープン・コレクタの障害出力。TMR ピンの電圧が 1.275V の障害閾値に達した後、このピンがローになります。これはデバイスの過電流条件（電流障害）のためにパス・トランジスタがまもなくオフになることを示します。内部 NPN は、最大 0.8V の低レベルを維持しながら、最大 $100\mu\text{A}$ の電流をシンクできます。

TEMP⁺ (H4) : 差動接続によりノイズ耐性を確保した、各チャンネルをモニタリングするための内蔵の温度検出ダイオード。ブロック図を参照してください。

TEMP⁻ (H5) : 差動接続によりノイズ耐性を確保した、各チャンネルをモニタリングするための内蔵の温度検出ダイオード。ブロック図を参照してください。

ブロック図



*LTM4656-1 のオプションの外部補償回路

動作

LTM4656は、出力短絡時の入力電流制限保護機能を備えた、シングル出力の独立した非絶縁型昇圧スイッチング・モードDC/DC電源です。このモジュールは、1本の外付け抵抗によって6V～36Vの範囲でプログラム可能な高精度に安定化された出力電圧を提供し、わずか数個の外付け入力および出力コンデンサを使用して最大5Aの出力電流を供給します。通常動作中、LTM4656は入力保護機能付きフロント・エンドを流れる入力電流を検出します。LTM4656は突入電流制御機能を使って緩やかにオンになり、出力短絡時には低デューティ・サイクルの自動再試行を実行します。出力短絡のトリップ時間は、流れる短絡電流の大きさと、インライン保護スイッチにかかる電圧の大きさによって制御されます。標準的応用例の回路図を図17に示します。解説とグラフについては、[標準的応用例](#)のセクションを参照してください。

LTM4656は、固定周波数電流モード昇圧コントローラ、パワーMOSFET、インダクタ、インライン保護回路、その他のディスクリート周辺部品を内蔵しています。デフォルトのスイッチング周波数は500kHzです。ノイズの影響を受けやすいアプリケーションでは、スイッチング周波数を外付け抵抗によって調整できます。また、 μ Moduleレギュレータは、外部クロックに同期することができます。

電流モード制御と内部帰還ループ補償により、LTM4656モジュールは、広範囲の出力コンデンサを使って(全てセラミック出力コンデンサを使用する場合でも)十分に余裕のある安定性と良好なトランジェント性能を達成します。

電流モード制御を使ってLTM4656を並列接続し、電力供給を増大させることができます。

アプリケーション情報

インライン保護部

ブロック図では、入力電圧は V_{IN} に印加されます。パワー MOSFET MINは、チャージ・ポンプのハイサイド駆動回路によって制御されます。チャージ・ポンプは、 $\overline{SHDN}$ ピンが V_{IN} にプルアップされるか、または定格電圧 V_{IN} のオープン・コレクタ駆動回路によって駆動された後、緩やかにオンになります。UVピンと V_{IN} の間に内部100k抵抗が配置されています。この抵抗と、グラウンドに接続される外付け抵抗を組み合わせ、 V_{IN} のUVLOトリップ・ポイントを設定できます。これにより、ターンオン時の入力電圧を特定のレベルに制限できます。 $\overline{SHDN}$ ピンとUVピンの両方の閾値が満たされると、ゲート電圧は制御された上昇率で上がり始め、MINのソース・ピンがそれに追従します。ゲートのターンオン時間は約10msです。このパスに対して直列に接続される R_{SENSE} により、昇圧コンバータへ流れ込む電流をモニターします。LTM4656は、SENSE1ピンと BV_{IN} ピン間の電圧降下をモニターし、過電流障害から保護します。内部アンプは、内部4m Ω 電流検出抵抗にかかる電圧を50mVまでに制限します。 BV_{IN} が2Vより低くなると重大な障害になり、制限電圧が25mVに低減されます。この障害条件で、MOSFETのストレスに反比例するタイマーが起動します。タイマーが切れる前に、FLTピンがローになり、差し迫ったパワーダウンを警告します。この状態が続く場合は、MOSFETはオフになり、クールダウン期間後に再起動します。過熱タイムアウトの変動を除去できる適切な電流制限レベルを提供するには、 BV_{IN} に少なくとも100 μ Fの容量が必要です。

フォルト・タイマー部

TMRピンとグラウンドに内部で接続される0.01 μ Fのコンデンサにより、早期障害警告、障害発生時のターンオフ、クールダウン期間の時間を設定します。このコンデンサは、MIN MOSFETが十分高速にオフになるように選択します。TMR充電電流は、 $V_{DS} < 0.5V$ での8 μ Aから、 $V_{DS} = 40V$ での120 μ Aまで直線的に増加します。 V_{DS} は、 V_{IN} とSENSE1間の電圧降下から推測されます。図1を参照してください。障害状態時にこのTMRピンを充電する電流は、 V_{IN} ピンとSENSE1ピン間のMIN MOSFET両端の電圧差に依存します。このTMR電流の増加により、過電流障害発生時にはMIN MOSFETに大きな電圧がかかり、MOSFETは高速でオフになります。このターンオフ時間は、MIN MOSFETがターンオフ時間の間この消費電力を処理できるようにする、

MIN MOSFETのSOA機能と相関関係があります。TMRが1.275Vに達すると、FLTピンがローになり、障害条件が検出されたことを示します。障害条件が続く場合は、TMRが1.375Vの閾値に達した時点でパス・トランジスタがオフになります。その後も2 μ Aの電流源によってTMRの電圧は上がり続けます。TMRが4.3Vに達すると、2 μ Aの電流の向きが変わり、TMRピンの電圧は下がり始めます。TMRが0.5Vの再試行閾値まで下がると、パス・トランジスタのGATEピンが再びハイになります。図2の過電流障害の図を参照してください。

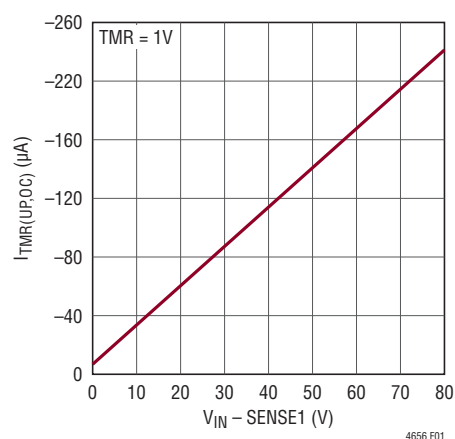


図1. 過電流TMRの電流と
 $V_{IN} - SENSE1$ の電圧

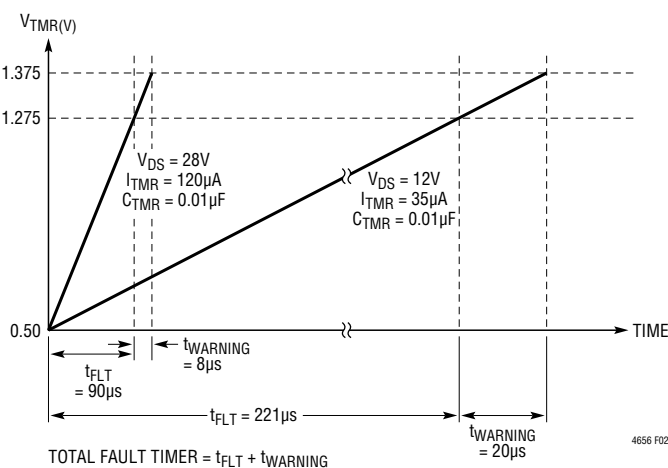


図2. 0.01 μ Fコンデンサ使用時の過電流障害時間

アプリケーション情報

TMRピンが1.275Vに達すると、FLTピンはローにラッチされ、差し迫ったシャットダウンの早期警告を示します。その後TMRが1.375Vに達するまでこのピンはローにラッチされたままになり、次式で与えられる早期警告期間が発生します。

$$t_{FLT} = 0.01\mu F \cdot \frac{1.275V - 0.5V}{I_{TMR}}$$

$$t_{WARN} = 0.01\mu F \cdot \frac{1.375V - 1.275V}{I_{TMR}}$$

I_{TMR} は図1から得られます。

I_{TMR} は $V_{IN-SENSE1}$ と相関関係があるため、正確な電流制限時間は、入力波形と、出力電流が安定化するまでの時間に依存します。ソリューション全体のテストを実施して、MOSFETのSOA曲線と比較する必要があります。

クールダウン・フェーズ

クールダウン動作は過電流によって開始されます。クールダウン・フェーズの間、タイマーは2μAで1.375Vから4.3Vへの充電を続けた後、2μAで0.5Vまで放電するため、全等価電圧振幅は6.725Vになります。クールダウン時間は次式で与えられます。

$$t_{COOL} = 0.01\mu F \cdot \frac{6.725V}{2\mu A} = 33.6ms$$

この長い冷却時間により、再試行時にMOSFETが過熱することはありません。

LTM4656はクールダウン・フェーズの終わりに自動再試行を行います。再試行は自動的に開始されます。 $\overline{SHDN}$ が10ms以上ローになると、LTM4656内でクールダウン・フェーズは中断されます。

FLTピンはシャットダウン時にハイになり、電力が V_{IN} に最初に印加されたときにハイにクリアされます。

短時間の過電流状態により、タイマーの動作は中断されます。TMRピンが1.275Vに達する前に電流制限の超過が解消された場合は、タイマー・コンデンサは2μAの電流シンクによって0.5Vまで放電します。TMRの電圧が1.275Vを超えると、FLTはローに設定されます。1.375Vに達する前に過電流が解消された場合は、タイマー・コンデンサは2μAによって0.5Vまで放電し、その時点でFLTがハイにリセットされます。短時間の過電流イベントが立て続けに複数回発生した場合は、タイマー・コンデンサに充電電流と放電電流が累積されます。図20に、過電流障害の波形と再試行サイクルを示します。

MIN MOSFETのSOA曲線

図3に、MIN MOSFETのSOA曲線を示します。この曲線に対して、障害状態時に過電流が流れる状態でMINパワーMOSFETがオンにとどまる時間と、MIN MOSFETにかかる最も厳しい電圧を比較できます。

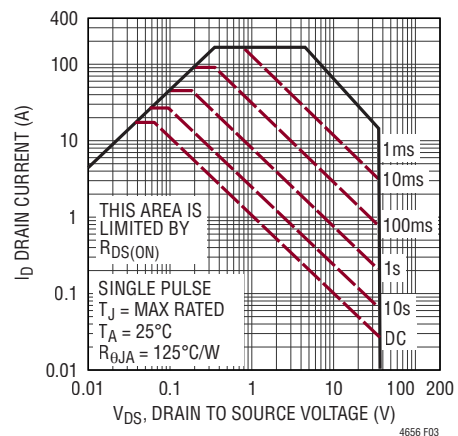


図3. MIN 内部 MOSFET の SOA 曲線

アプリケーション情報

図4と図5に、過電流障害の波形と、過電流障害発生時にMINパワーMOSFETにかかる電圧の大きさと相関関係のあるタイマー・ピンのタイムアウト期間を示します。図4は短絡時の10Vから36Vへ昇圧を示し、図5は短絡時の28Vから36Vへの昇圧を示します。図2は、短絡時に過電流タイマー(TIMERピン)が10V入力では約240 μ sで1.375Vの閾値に達して切れ、40V入力では73 μ sで切れることを示しています。図4の10V入力時のタイムアウトと図5の28V入力時のタイムアウトは、入力電圧に関して図2のタイムアウト期間に非常に近くなっています。これらのタイムアウト期間を入力電圧範囲全体で図3 MIN MOSFETのSOA曲線と比較してチェックすると、入力保護MOSFETにかかる電圧とMOSFETを流れる電流に関して十分な余裕が確保されていることを確認できます。十分な保護帯域があれば、これらの条件で過熱は発生しません。

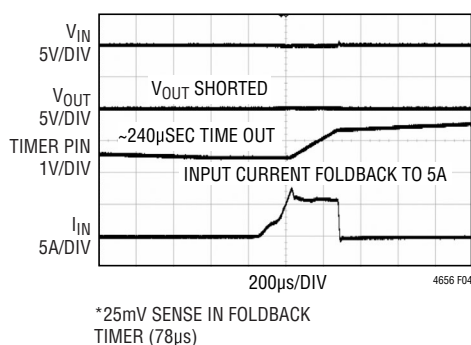


図4. 10V入力、36V出力の短絡入力電流のトリップ波形

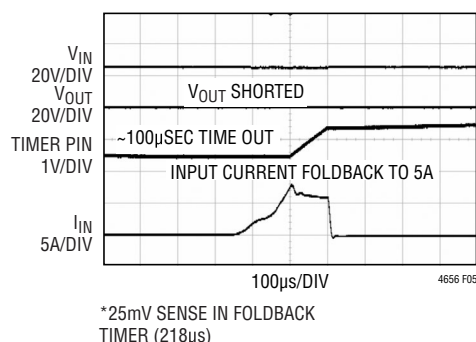


図5. 28V入力、36V出力の短絡入力電流のトリップ波形

ターンオン時の突入電流の制御と
負荷のパワーアップ

LTM4656は、10msの時間制御立上がり時間でMINパワーMOSFETをオンにします。SENSE1ピンの電圧が V_{IN} から0.5V以内でGNDより3V高くなると(これは外付けMOSFETが完全にオンになったことを示す)、内部ENABLE信号がハイ・インピーダンスになり、RUNピンは昇圧コンバータをアクティブにできます。SENSE1ピンの電圧が2Vより低くなるまで、内部ENABLE信号の状態はラッチされます。電圧が2Vより低くなると、ラッチはリセットされます。オンする前にUVピンを使用してUVLO電圧を設定し、MIN MOSFETが完全に導通した後で昇圧コンバータをオンにします。0.1 μ Fのソフトスタート・コンデンサにより、起動時の誤った過電流トリップを防止できます。

同期整流式昇圧コンバータ部

LTM4656の入力保護回路の下流には大電力同期整流式コンバータがあります。同期整流式昇圧コンバータでは、基本的に、MOUT出力パワーMOSFETのボディ・ダイオードの導通による出力短絡の問題が起こりがちです。

入力保護回路は、出力短絡時に昇圧コンバータへの入力電流と自動再試行を制御します。

LTM4656は、固定周波数の電流モード昇圧制御アーキテクチャを採用しています。通常動作中、MBOT下側MOSFETは、クロックが内部RSラッチをセットするとオンになり、メイン(ICMP)電流コンパレータがRSラッチをリセットするとオフになります。ICMPが作動してラッチをリセットするピーク・インダクタ電流は、エラーアンプの出力であるCOMPピンの電圧によって制御されます。エラーアンプは、 V_{FB} ピンの出力電圧帰還信号を比較します。

LTM4656-1には、オプションの外部補償機能があります。

昇圧コンバータでは、必要なインダクタ電流は、負荷電流、 V_{IN} 、および V_{OUT} によって決まります。負荷電流が増加すると、 V_{FB} はリファレンス電圧と比較してわずかに低くなるため、チャンネルの平均インダクタ電流がその後の負荷電流に基づく新たな条件と一致するまで、エラーアンプはCOMPの電圧を上昇させます。下側MOSFETが各サイクルでオフになった後、インダクタ電流が逆流し始めて電流コンパレー

アプリケーション情報

タがそれを検出するか、または次のクロック・サイクルが始まるまで、上側 MOSFET がオンになります。

昇圧コンバータでは、デューティ・サイクルは次式で計算できます。

$$D = 1 - \frac{V_{IN}}{V_{OUT}}$$

入力電圧が低い場合は、直列抵抗による小さな電圧降下が非常に重要な要素となり、コンバータの電力供給能力が大きく制限されます。

昇圧コントローラは内部 1.2V リファレンス電圧を備え、221k の 1% 内部帰還抵抗で V_{OUT} ピンと V_{FB} ピンを相互接続しています。 V_{FB} ピンと GND の間に抵抗 R_{FB} を追加すると、出力電圧を次のように設定できます。

$$R_{FB} = \frac{1.2V}{V_{OUT} - 1.2V} \cdot 221k$$

表 1. V_{FB} の抵抗値と出力電圧

V_{OUT} (V)	6V	8V	10V	12V	20V	24V	30V	36V
R_{FB}	54.9k	39.2k	30.9k	24.3k	14k	11.5k	9.31k	7.5k

N 個の LTM4656 モジュールを並列動作させる場合は、次式を使って R_{FB} を計算できます。

$$R_{FB} = \frac{1.2V}{V_{OUT} - 1.2V} \cdot \frac{221k}{N}$$

V_{FB} 、COMP、SS、RUN、および $\overline{SDHN}$ ピンを互いに接続します。

UV ピンは互いに接続できますが、1つの抵抗を選んで並列接続したモジュールの UVLO 動作ポイントを設定する場合、 V_{IN} との内部抵抗の合計値は 100k の N 分の 1 に低減されることを考慮に入れてください。

入力デカップリング・コンデンサ

LTM4656 モジュールは低 AC インピーダンスの DC 電源に接続する必要があります。昇圧コンバータの入力リップル電流は連続電流なので、(出力リップル電流と比較して) 相対的に低くなります。入力コンデンサ (C_{IN}) の電圧定格は、ゆとりを持って最大入力電圧を超えるようにします。このコンデンサは BV_{IN} ピン上に配置されます。セラミック・コンデンサ

は過電圧状態への耐性が比較的高く、アルミ電解コンデンサはこの耐性が高くありません。入力コンデンサに過度のストレスを与える可能性のある過電圧トランジェントに関しては、入力電圧の特性を必ず評価してください。

C_{IN} の値は信号源インピーダンスの関数で、一般に、信号源インピーダンスが高いほど必要な入力容量が大きくなります。必要な入力容量の大きさはデューティ・サイクルによっても大きく影響されます。高いデューティ・サイクルで動作する大出力電流アプリケーションは、DC 電流とリップル電流の両方の点で、入力電源に大きな負担を負わせることがあります。

昇圧コンバータの入力 I_{RMS} 電流は連続電流なので、かなり低くなります。主入力容量により、低い入力リップル電圧が維持されます。

入力 I_{RMS} 電流は次式で計算されます。

$$I_{RMS} = \sqrt{\frac{I_O^2 + (\Delta I)^2}{12}}$$

ここで、 I_O は出力電流であり、 ΔI は次式で計算されます。

$$\Delta I = \frac{V_{IN} \cdot D}{4.7\mu H \cdot FREQ}$$

出力コンデンサには不連続電流が流れるため、ピーク電流が大きくなることがあり、 C_{OUT} の I_{RMS} はかなり大きくなります。 C_{OUT} の I_{RMS} 電流は次式で計算されます。

$$I_{RMS} = I_{OUT} \sqrt{\frac{V_{OUT} - V_{IN}}{V_{IN}}}$$

出力リップルには 2つの成分があり、1つは最小出力容量に関連付けられます。

$$C_{OUT} = \frac{I_{OUT} \cdot D}{FREQ \cdot \Delta V_{OUT}}$$

ここで、 ΔV_{OUT} は、全出力容量に基づく出力リップルです。2つ目の成分は、総等価出力容量 ESR に基づいています。

$$\Delta V_{OUTESR} = ESR \cdot \left(\frac{I_{OUT}}{1-D} + \frac{\Delta I}{2} \right)$$

アプリケーション情報

出力コンデンサに関する推奨事項と内部制御ループ補償機能により、全動作範囲にわたる安定性が確保されます。RMS 電流、出力リップル、安定性、過渡応答の解析のために、アナログ・デバイゼスの LTpowerCAD® 設計ツールをオンラインでダウンロードできます。

低電圧動作

LTM4656 は、4.5V という低い入力電圧でも起動できるように設計されています。低電圧アプリケーションへの利用を制限する要素は、低入力電圧時に出力へ十分な電力を供給するための電力源を使用できるかどうかと、96% にクランプされる最大デューティ・サイクルです。入力電圧が低い場合は、直列抵抗による小さな電圧降下が非常に重要な要素となり、コンバータの電力供給能力が大きく制限されます。昇圧比が高い場合、入力電流が大きくなることがあります。入力は 9A の最小値に制限されます。次式を使用して、特定のデザインに必要な入力電流を計算できます。

$$I_{IN} = \frac{V_{OUT} \cdot I_{OUT}}{V_{IN}}$$

例えば、5V から 12V への変換で出力電流が 3.5A の場合、入力電流は約 8.5A に相当します。

SHDN ピンと RUN ピン

SHDN ピンは LTM4656 の完全シャットダウンを制御します。このピンが 0.4V より低くなると、LTM4656 は完全シャットダウン状態になり、消費する電流はわずか 40μA です。SHDN が 2.1V より高くなると、LTM4656 はイネーブルになります。RUN ピンを使用して、インライン過電流保護回路への電力供給を維持しながら LTM4656 の昇圧コンバータをシャットダウンできます。このピンの電圧を 1.28V より低くすると、メイン昇圧制御ループがシャットダウンされます。このピンの電圧を 0.7V より低くすると、昇圧コントローラと (INTV_{CC} LDO を含む) ほとんどの内部回路がデイスエーブルになります。この状態では、全消費電流は約 50μA になります。

ソフトスタート (SS ピン)

V_{OUT} の起動は SS ピンの電圧によって制御されます。SS ピンの電圧が 1.2V の内部リファレンスより低いと、LTM4656 は

V_{FB} ピンの電圧を 1.2V ではなく SS ピンの電圧に安定化します。ソフトスタートを有効にするには、SS ピンとグラウンドの間にコンデンサを接続します。内部 10μA 電流源がこのコンデンサを充電して、直線的に変化するランプ電圧を SS ピンに発生させます。LTM4656 は V_{FB} ピン (したがって V_{OUT}) を SS ピンの電圧に従って安定化するため、V_{OUT} は V_{IN} から最終的な安定化電圧値まで滑らかに上昇します。全ソフトスタート時間はおおよそ次のようになります。

$$T_{SS} = C_{SS} \cdot \frac{1.2V}{10\mu A}$$

C_{SS} の値には 0.1μF を推奨します。この値のコンデンサを使うと、12ms の低速立ち上がり時間で昇圧レギュレータの負荷をゆっくりとオンにすることができ、起動時の誤った過電流トリップを防止できます。

INTV_{CC} の電力

LTM4656 の昇圧コントローラは、V_{BIAS} 電源ピンから INTV_{CC} ピンに電力を供給する、内部 P チャンネル低ドロップアウト・リニア電圧レギュレータ (LDO) を備えています。INTV_{CC} は、ゲート・ドライバと、昇圧コントローラの内部回路の大部分に電力を供給します。V_{BIAS} LDO は、INTV_{CC} を 5.4V に安定化します。このピンは 50mA 以上を供給可能であり、4.7μF の内部セラミック・コンデンサでグラウンドにバイパスされます。

パワーグッド

PGOOD ピンは、N チャンネル MOSFET のオープンドレインに接続されています。V_{FB} ピンの電圧が 1.2V のリファレンス電圧から ±10% の範囲を外れると、MOSFET がオンして PGOOD ピンはローになります。また、PGOOD ピンは、対応する RUN ピンがロー (シャットダウン状態) になったときもローになります。V_{FB} ピンの電圧がリファレンスの ±10% の範囲内に入ると、MOSFET はオフになり、PGOOD ピンは外付け抵抗によって最大 6V (絶対最大定格) までプルアップされます。

ループ補償

LTM4656 は内部補償機能を備えています。LTM4656-1 は最適化された外部補償機能を使用できます。LTpowerCAD を使用して外部補償を最適化できます。

アプリケーション情報

軽負荷電流動作—Burst Mode動作、パルス・スキップ、または連続導通(MODE_PLLINピン)

LTM4656の昇圧コンバータは、低負荷電流時に、高効率のBurst Mode動作、固定周波数パルス・スキップ・モード、または強制連続導通モードになるようにイネーブルすることができます。Burst Mode動作を選択するには、MODE_PLLINピンをグラウンドに接続します。強制連続動作を選択するには、MODE_PLLINピンをINTV_{CC}に接続します。パルス・スキップ・モードを選択するには、MODE_PLLINピンを1.2Vより高く、INTV_{CC}-1.3Vより低いDC電圧に接続します。コントローラがBurst Mode動作にイネーブルされているときは、COMPピンの電圧が低い値を示している場合でも、インダクタの最小ピーク電流は最大検出電圧の約30%に設定されます。

平均インダクタ電流が必要な電流より大きい場合、内部エラー・アンプがCOMPピンの電圧を低下させます。COMPの電圧が0.425Vより低くなると、内部のスリープ信号がハイになり(スリープ・モードがイネーブルされ)、両方の外付けMOSFETがオフします。するとCOMPピンはエラーアンプの出力から遮断され、0.450Vに一時的に保持されます。

スリープ・モードでは内部昇圧コントローラ回路の大部分がオフになり、LTM4656は50μAの自己消費電流のみを消費します。スリープ・モードでは、負荷電流は出力コンデンサから供給されます。出力電圧が低下するにつれて、内部エラーアンプの出力は上昇し始めます。出力電圧が十分低下すると、COMPピンは内部エラーアンプの出力に再度接続され、スリープ信号はローになり、コントローラは内部発振器の次のサイクルで外付けの下側MOSFETをオンすることにより通常動作を再開します。コントローラがBurst Mode動作になるようにイネーブルされていると、インダクタ電流は反転することができません。インダクタ電流がゼロに達する直前に、内部逆電流コンパレータ(IR)が外付けの上側MOSFETをオフし、インダクタ電流が反転して負になるのを防ぎます。したがって、コントローラは不連続電流動作となります。

強制連続動作時、または外部クロック源からクロックが供給される場合は、フェーズ・ロック・ループが使用されます。**周波数の選択とフェーズ・ロック・ループ(FREQピンとMODE_PLLINピン)**のセクションを参照してください。軽負荷時または大きなトランジェント状態でインダクタ電流を反転できます。ピーク・インダクタ電流は、通常動作と同様に、COMPピンの電圧によって決まります。強制連続動作モードでは、軽負荷での効率がBurst Mode動作の場合よりも低下します。ただし、連続動作では負荷電流に依存しない固定周波数動作が維持されるため、出力電圧リップルが小さく、オーディオ回路への干渉が少ないという利点があります。

MODE_PLLINピンがパルス・スキップ・モードになるように接続されていると、LTM4656の昇圧コンバータは軽負荷時にPWMパルス・スキップ・モードで動作します。このモードでは、出力電流が最大設計値の約1%になるまで固定周波数動作が維持されます。非常に軽い負荷では、内部電流コンパレータが数サイクルにわたってトリップしたままになり、外付けの下側MOSFETを同じサイクル数だけ強制的にオフにする(つまり、パルスをスキップする)ことがあります。インダクタ電流は反転することができません(不連続動作)。強制連続動作と同様に、パルス・スキップ・モードでは、Burst Mode動作に比べて出力リップルとオーディオ・ノイズが小さくなり、RF干渉が減ります。低電流での効率が強制連続動作より高くなりますが、Burst Mode動作ほど高くはありません。

周波数の選択とフェーズ・ロック・ループ(FREQピンとMODE_PLLINピン)

スイッチング周波数の選択は効率と部品サイズの間の兼ね合いによって決まります。低周波数動作は、MOSFETのスイッチング損失を低減して効率を向上させますが、出力リップル電圧を低く保つには大きなインダクタンスや容量が必要になります。LTM4656の昇圧コントローラのスイッチング周波数は、FREQピンを使って選択できます。MODE_PLLINピンを外部クロック信号源で駆動しない場合は、FREQピンをGNDに接続するか、INTV_{CC}に接続するか、または外付け

アプリケーション情報

抵抗を介してプログラムすることができます。FREQをGNDに接続すると350kHzが選択され、FREQをINTV_{CC}に接続すると535kHzが選択されます。FREQとGNDの間に抵抗を接続することにより、50kHz～900kHzの範囲で周波数を設定できます(図6を参照)。LTM4656の推奨動作範囲は、内部4.7μHインダクタに基づいて300kHz～780kHzです。

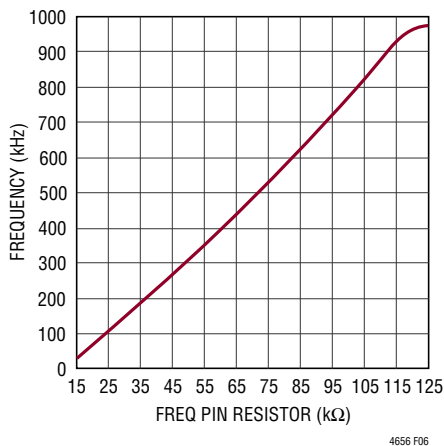


図6. 発振周波数とFREQピンの抵抗値の関係

LTM4656の昇圧コンバータにはフェーズ・ロック・ループ(PLL)が備わっており、MODE_PLLINピンに接続された外部クロック信号源に内部発振器を同期させることができます。LTM4656の昇圧コンバータ位相検出器は、(内部ローパス・フィルタを介して) VCO 入力 of the voltage を調整し、外付けの下側MOSFETがオンするタイミングを同期信号の立ち上がりエッジに揃えます。

外部クロックが入力される前に、VCO 入力の電圧は、FREQピンで設定した動作周波数にプリバイアスされます。外部クロックの周波数の近くにプリバイアスしておくと、PLLループは、VCO 入力をわずかに変化させるだけで、外部クロックの立ち上がりエッジをBGの立ち上がりエッジに同期させることができます。ループ・フィルタをプリバイアスする機能により、PLLは目的の周波数から大きくずれることなく迅速に同期することができます。

MODE_PLLINは、周波数範囲が75kHz～850kHzの外部クロック信号源に同期することが確認されています。

MODE_PLLINピンの標準的な入力クロック閾値は、1.6V(立上がり)および1.2V(立下がり)です。

過熱保護

高温時、または内部消費電力により昇圧コントローラが過度に自己発熱した場合(INTV_{CC}のグラウンドへの短絡など)、過熱シャットダウン回路が昇圧コンバータをシャットダウンします。ジャンクション温度が約170°Cを超えると、過熱保護回路がINTV_{CC} LDOをディスエーブルするため、INTV_{CC}電源が落ち、実質的に昇圧コントローラ・チップ全体がシャットダウンします。ジャンクション温度が約155°Cまで再度下がると、INTV_{CC} LDOが再度オンします。オーバーストレス($T_J > 125^\circ\text{C}$)が長期的に加わると、性能の低下や寿命の短縮を招くおそれがあるため、避けてください。インライン保護のセクションで説明したように、昇圧コンバータ部に過電流短絡が発生すると、インライン保護回路は低デューティ・サイクルの再試行モードで動作します。

熱性能

LTM4656は、パッケージ上面のインダクタを使用して十分な放熱性能を提供します。空気流またはほかの放熱手法で冷却できます。図7は、200LFMの空気流を使用した12Vから24V(96W)への昇圧変換時の温度上昇がわずか約36°Cであることを示しています。

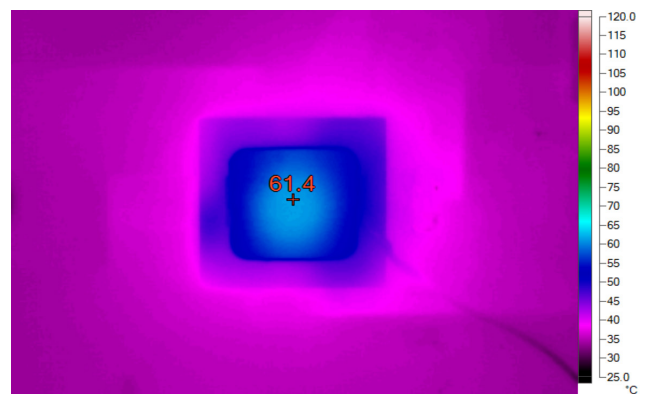


図7. 200LFMの空気流を使用した12V_{IN}から24V_{OUT}への4A(96W)変換時の熱プロット

アプリケーション情報

熱に関する検討事項と出力電流のディレーティング

このデータシートのピン配置のセクションに記載された熱抵抗は、JESD51-9に定義されたパラメータと整合しています。これらのパラメータは、有限要素解析(FEA)ソフトウェアのモデリング・ツールでの使用を意図したものです。モデリング・ツールでは、JESD51-9 (Test Boards for Area Array Surface Mount Package Thermal Measurements)によって定義されたハードウェア・テストボードに μ Moduleパッケージを実装して行われたハードウェア評価で得られた熱的モデリング、シミュレーション、相関の結果を使用します。これらの熱係数を示す意図は、JESD51-12 (Guidelines for Reporting and Using Electronic Package Thermal Information)に記載されています。

多くの設計者は、様々な電気的および環境的動作条件で動作する実際のアプリケーションにおける μ Moduleレギュレータの熱性能を予測するのに、実験室の装置およびデモボードのようなテスト手段の使用を選択して、FEAの作業を補強できます。FEAソフトウェアを使用しない場合、ピン配置のセクションに記載された熱抵抗は、それだけでは熱性能の目安を示すことになりません。むしろ、このデータシートに示されたディレーティング曲線を使った方が、アプリケーションへの適用方法に沿った見通しと参考情報が得られ、熱性能をユーザ独自のアプリケーションと対応付けるようにディレーティング曲線を適合させることができます。

ピン配置のセクションには、通常はJESD51-12に明示的に定義された4つの熱係数が記載されています。これらの係数は以下のように引用されるか言い換えられます。

θ_{JA} (接合部から周囲までの熱抵抗)は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空

気が移動しますが、「自然空冷」と呼ばれることがあります。この値は、JESD51-9で定義されているテストボードに実装したデバイスを使って決定されます。このテストボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。

$\theta_{JCbottom}$ (接合部から製品のケースの底面までの熱抵抗)は、部品の全電力損失がパッケージの底面を流れていく場合の接合部から基板までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「自然空冷」と呼ばれることがあります。この値は、JESD51-9で定義されているテストボードに実装したデバイスを使って決定されます。このテストボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。

θ_{JCtop} (接合部から製品のケースの上面までの熱抵抗)は、部品のほぼ全消費電力がパッケージの上面を流れていく状態で決定されます。標準的 μ Moduleの電気的接続はパッケージの底部なので、接合部からデバイスの頂部に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottom}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にアプリケーションに合致しません。

θ_{JB} (接合部からプリント回路基板までの熱抵抗)は、熱の大部分が μ Moduleの底部を流れて基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底部からハンダ接合部を通り、基板の一部までの熱抵抗の和です。基板の温度は、両面の2層基板を使って、パッケージからの規定された距離で測定されます。この基板はJESD51-9で説明されています。

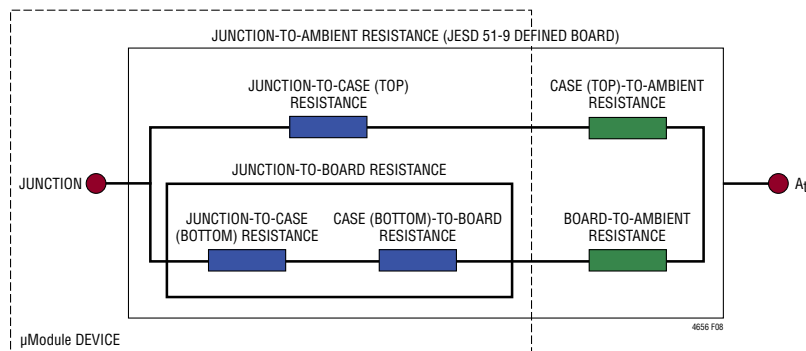


図8. JESD51-12の熱係数の図解

アプリケーション情報

前述の熱抵抗を図式化したものが図8です。青色の部分は μ Moduleレギュレータ内部の熱抵抗、緑色の部分は μ Moduleの外部に存在する熱抵抗です。

実際には、JESD51-12またはピン配置のセクションで定義されている4種類の熱抵抗パラメータは、個別でもいくつかの組み合わせでも、 μ Moduleの通常の動作条件を再現することも表現することもないので注意してください。例えば、標準規格では θ_{JCtop} および $\theta_{JCbottom}$ を個別に定義していますが、通常の基板実装アプリケーションでは、 μ Moduleの全電力損失(熱)の100%がパッケージの上面だけまたは底面だけを通して熱的に伝達されることはありません。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクと空気流がない場合には、当然、熱流の大部分は基板に流れます。

SIP (System-In-Package) モジュール内部では、電力損失を生じるパワーデバイスや部品が複数存在するので、その結果、部品やダイの様々な接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確に線形ではないことに注意してください。この複雑な問題をモデリングの簡潔性を犠牲にすることなく、(しかも実用的な現実性を無視せずに)解決するため、制御環境室でのラボ・テストと共にFEAソフトウェア・モデリングを使用するやり方を採用して、このデータシートに記載されている熱抵抗値を合理的に定義して相関をとります。(1)はじめに、FEAソフトウェアを使用し、正確な材料係数に加えて正確な電力損失源の定義を使用することにより、 μ Moduleと指定のPCBの機械的形狀モデルを高い精度で構築します。(2)このモデルによって、JESD51-9に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、様々な界面における電力損失熱流と温度計測値を予測します。その値からJEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクと空気流がある場合の μ Moduleの熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内で様々な動作条件によるシミュレーションを行った上で、これを再現する徹底した評価実験を実施します。具体的には、制御環境チャンバ内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を

測定します。このプロセスと必要な作業の結果、このデータシートの別のセクションに示されているディレーティング曲線が得られました。これらの実験室評価を実施し、 μ Moduleモデルとの相関をとってから θ_{JB} と θ_{BA} を合計すると、適切な環境のチャンバ内における空気流およびヒートシンクなしの μ Moduleモデルと、極めてよい相関が得られました。この $\theta_{JB} + \theta_{BA}$ の値はピン配置のセクションに示されていますが、空気流がなく上面にヒートシンクを取り付けていない状態では、電力損失のほぼ100%が接合部から基板を通して周囲に流れるので、この値は θ_{JA} の値に正確に等しくなります。

図9～図11の5V、12V、24V入力電力損失曲線を図12～図17の負荷電流ディレーティング曲線と組み合わせて使用することにより、LTM4656の概略の θ_{JA} 熱抵抗を様々な放熱条件と空気流条件で計算できます。電力損失曲線は室温で測定されますが、周囲温度に応じた倍率で増加します。これらの近似因子は、ジャンクション温度を120°Cとすると1.4です。熱抵抗の相関をとるため、出力電圧は出力電圧範囲の下方と上方を含むように選択されます。熱モデルは、恒温槽での数回の温度計測と熱モデリング解析から得られます。空気流ありと空気流なしの条件で周囲温度を上げながらジャンクション温度をモニタします。ディレーティング曲線には、周囲温度の変化に応じた電力損失の増加が加味されます。周囲温度の上昇に合わせて出力電流つまり電力が減少するので、ジャンクション温度は最大で120°Cに維持されます。出力電流が減少することにより、周囲温度が上昇するにつれて内部モジュールの損失は減少します。モニタされた120°Cのジャンクション温度から周囲動作温度を差し引いた値は、どれだけのモジュール温度の上昇を許容できるかを規定します。図15の例では、空気流やヒートシンクなしで約80°Cのとき負荷電流が約3.2Aにディレーティングされ、12V入力、24V/3.2A出力での電力損失は約3Wです。4.48Wの損失は、12Vから24Vへの3.2Aでの電力損失曲線から得られる約3Wの室温での損失、および1.4の増加係数を使って計算されます。120°Cのジャンクション温度から80°Cの周

アプリケーション情報

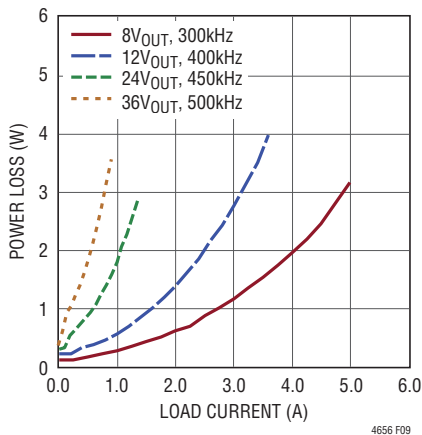


図9. LTM4656に基づく5V_{IN}での電力損失と負荷電流

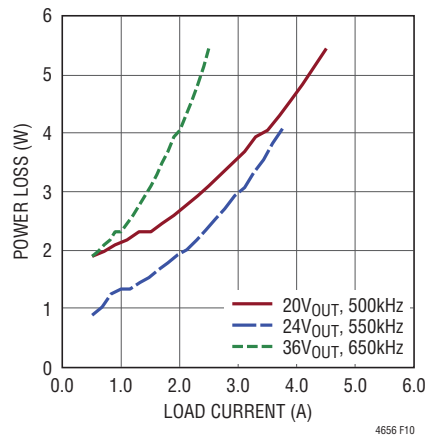


図10. LTM4656に基づく12V_{IN}での電力損失と負荷電流

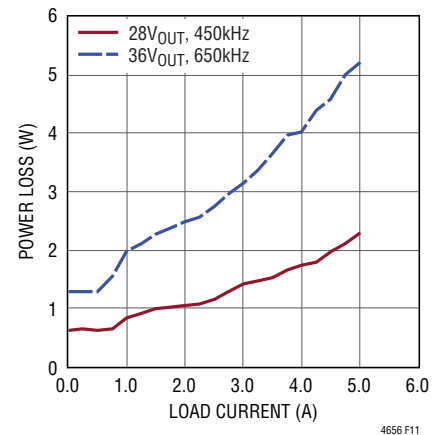


図11. LTM4656に基づく24V_{IN}での電力損失と負荷電流

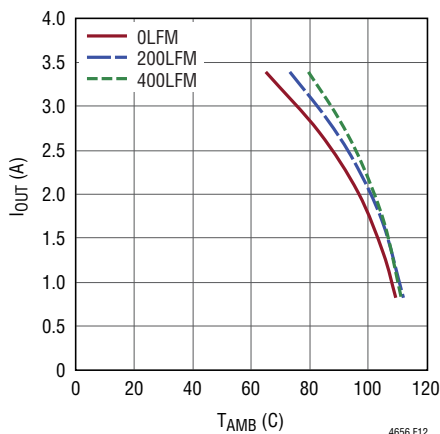


図12. LTM4656、5V_{IN}、12V_{OUT}、400kHz、ヒートシンクなし

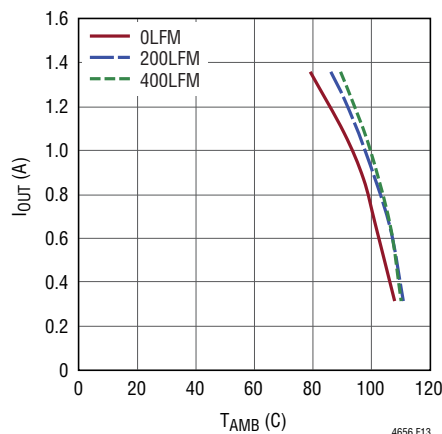


図13. LTM4656、5V_{IN}、24V_{OUT}、500kHz、ヒートシンクなし

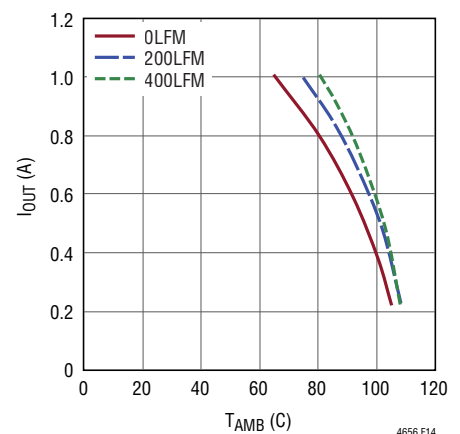


図14. LTM4656、5V_{IN}、36V_{OUT}、500kHz、ヒートシンクなし

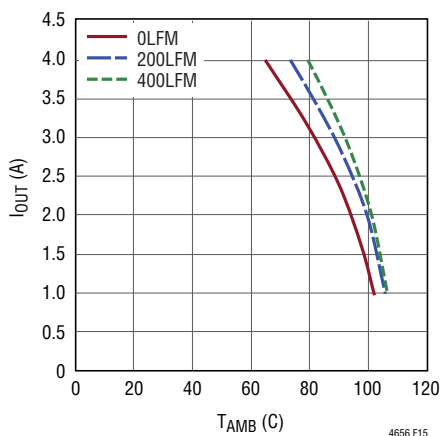


図15. LTM4656、12V_{IN}、24V_{OUT}、550kHz、ヒートシンクなし

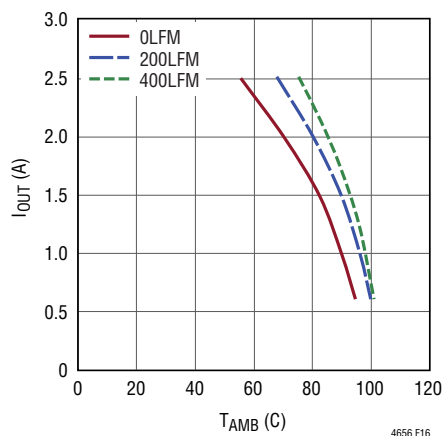


図16. LTM4656、12V_{IN}、36V_{OUT}、650kHz、ヒートシンクなし

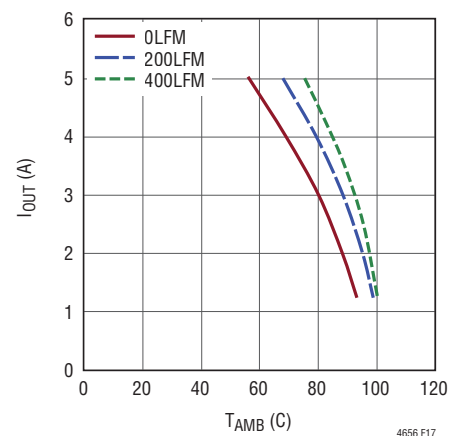


図17. LTM4656、24V_{IN}、36V_{OUT}、650kHz、ヒートシンクなし

アプリケーション情報

表 2. 12V 出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figure 12	5	Figure 9	0	None	10
Figure 12	5	Figure 9	200	None	8
Figure 12	5	Figure 9	400	None	7.5

表 3. 24V 出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figures 13, 15	5, 12	Figure 10	0	None	10
Figures 13, 15	5, 12	Figure 10	200	None	8
Figures 13, 15	5, 12	Figure 10	400	None	7.5

表 4. 36V 出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figures 14, 16, 17	5, 12, 24	Figure 11	0	None	10
Figures 14, 16, 17	5, 12, 24	Figure 11	200	None	8
Figures 14, 16, 17	5, 12, 24	Figure 11	400	None	7.5

表 5. コンデンサの対応表

BV _{IN} (BULK) (μF)	BV _{IN} (CER) (μF)	V _{IN} (V)	V _{OUT} (V)	FREQ (kHz)	MAX IN 8.5A			OUT (W)	C _{OUT} (CER) (μF)	C _{OUT} (Bulk)
					LOAD	I _{IN}	DC			
100	22	5	8	300	5	8.65	0.38	40	10 × 2	100μF, 30mΩ × 2
100	22	5	12	400	3.6	9.34	0.58	43.2	10 × 2	100μF, 30mΩ × 2
100	22	5	24	500	1.35	7.18	0.79	32.4	10 × 2	100μF, 30mΩ × 2
100	22	5	36	500	1	7.83	0.86	36	10 × 2	100μF, 30mΩ × 2
100	22	12	20	500	5	8.68	0.40	100	10 × 2	100μF, 30mΩ × 2
100	22	12	24	550	4	8.42	0.50	96	10 × 2	100μF, 30mΩ × 2
100	22	12	36	650	2.5	7.95	0.67	90	10 × 2	100μF, 30mΩ × 2
100	22	12	28	650	3.25	8.02	0.57	91	10 × 2	100μF, 30mΩ × 2
100	10	24	28	500	5	5.94	0.14	140	10 × 2	100μF, 30mΩ × 2
100	10	24	36	650	5	7.70	0.33	180	10 × 2	100μF, 30mΩ × 2

BV _{IN} BULK	Suncon HVA Series	100μF, 10V	V _{OUT} BULK	Suncon HVA Series	100μF, 16V
	Suncon HVA Series	100μF, 16V		Suncon HVPF Series	100μF, 25V
	Suncon HVPF Series	100μF, 25V		Suncon HVT Series	150μF, 35V
BV _{IN} CER	Murata GRM31CR71A226K	22μF, 16V	V _{OUT} CER	Suncon HVP Series	82μF, 50V
	Murata GRM32ER61C226ME20	22μF, 16V		Murata GRM32DR71E106KA12L	10μF, 25V
	Murata GRM31CR71E106KA12L	10μF, 25V		Murata GRM32ER71H106KA12L	10μF, 50V
	Murata GRM32ER71H106KA12L	10μF, 50V			

アプリケーション情報

周囲温度を引き、その差の 40°C を 4.48W で割ると 9°C/W の熱抵抗 θ_{JA} が得られます。表2はこれと非常に近い 10°C/W の値を規定しています。表2、表3、表4は、空気流とヒートシンクの有無を条件として、 12V 出力、 24V 出力、および 36V 出力の等価熱抵抗を示します。表2～表4で得られる様々な条件での熱抵抗に、周囲温度の関数として算出した電力損失を掛けると、周囲温度からの温度上昇値が得られ、この値から最大ジャンクション温度が得られます。室温での電力損失を代表的な性能特性のセクションの効率曲線から求めて、前述の周囲温度の倍率で調整することができます。プリント回路基板は 1.6mm 厚の4層構造で、外側2層には2オンス銅箔、内側2層には1オンス銅箔を使用しています。PCBの寸法は $95\text{mm} \times 76\text{mm}$ です。

安全性に関する検討事項

LTM4656モジュールは、 V_{IN} と V_{OUT} の間が電氣的に絶縁されていません。内部にヒューズはありません。このデバイスはサーマル・シャットダウンと再試行付き過電流保護機能をサポートしています。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使って各ユニットを致命的損傷から保護してください。

レイアウトのチェックリスト／例

LTM4656は高度に集積化されているので、PCB基板のレイアウトが非常に簡単です。ただし、電氣的性能と熱的性能を最適化するには、更にレイアウト上の配慮がいくつか必要です。

- V_{IN} 、 BV_{IN} 、 GND 、 V_{OUT} を含む大電流経路では、PCBの銅箔面積を広くします。PCBの導通損失と熱ストレスを最小限に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサを BV_{IN} 、 $PGND$ 、 V_{OUT} の各ピンに隣接させて配置し、高周波ノイズを最小限に抑えます。
- デバイスの下に専用の電源グラウンド層を配置します。
- ビアの導通損失を最小限に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使用します。

- 充填ビアまたはメッキ・ビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンに接続された部品には、別のSGNDグラウンド銅領域を使います。SGNDとGNDをデバイスの下で接続します。
- 複数のモジュールを並列接続する場合は、 V_{FB} 、 $COMP$ 、 SS 、 $\overline{SDHN}$ ピンを互いに接続します。内部層を使ってこれらのピンを互いに近づけて接続します。TRACKピンはレギュレータのソフトスタート用に共通のコンデンサを接続できます。
- 信号ピンからは、モニタリング用にテスト・ポイントを引き出してください。

推奨レイアウトの良い例を図18に示します。

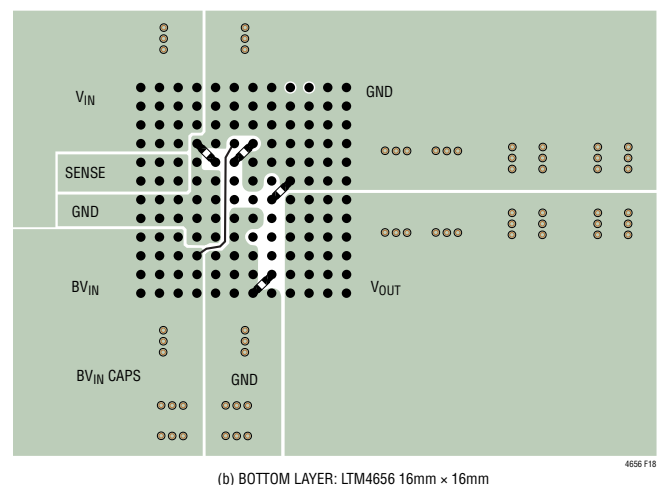
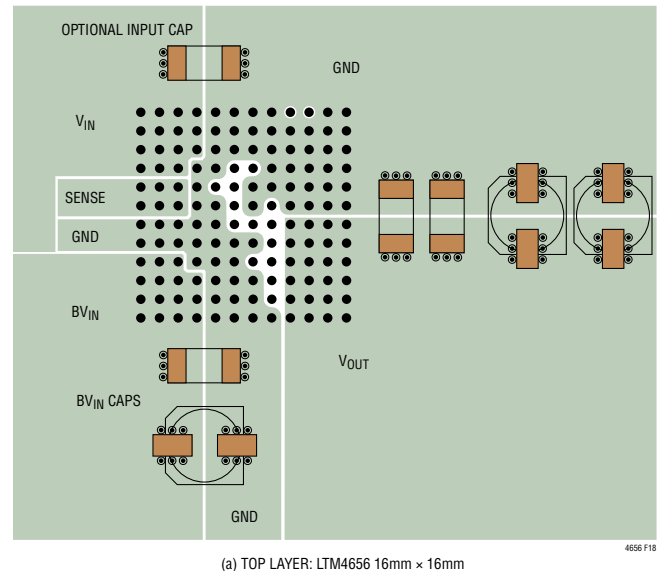


図18. 推奨のPCBレイアウト

標準的応用例

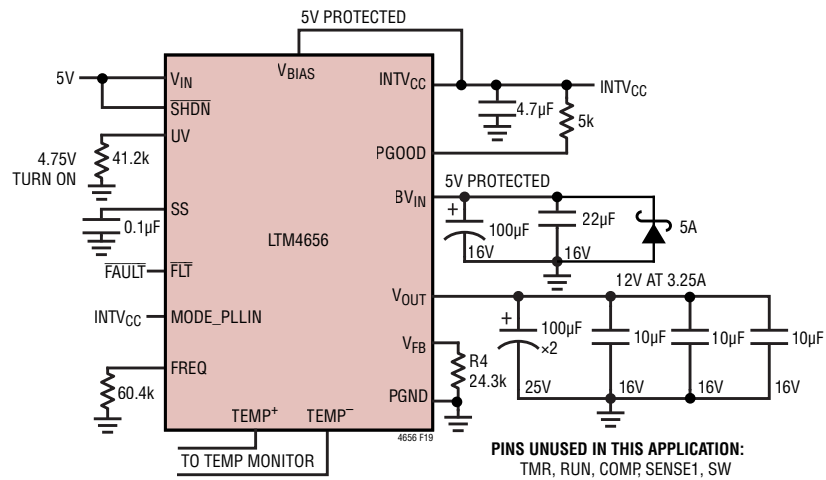
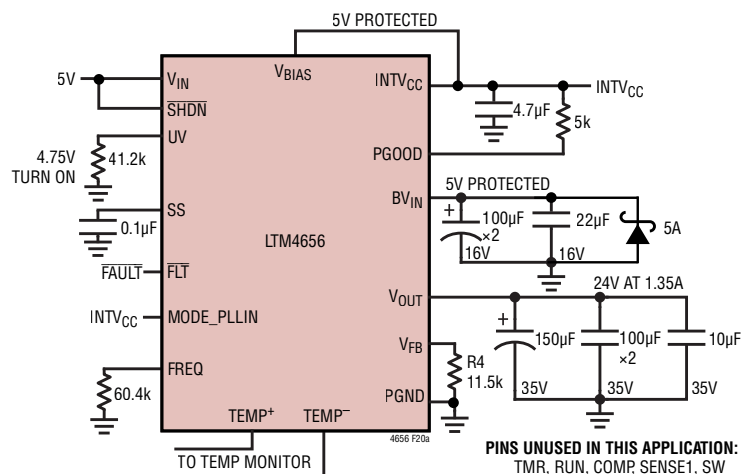
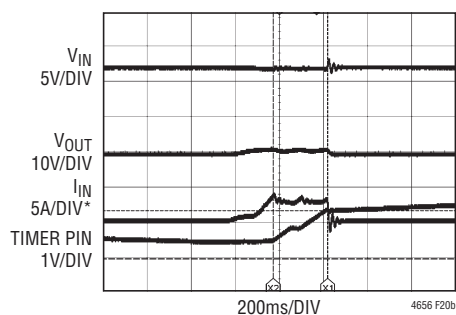


図19. 5V入力／12V_{OUT} (3.25A) の設計



短絡時のトリップ



*25mV SENSE IN FOLDBACK
TIMER (218μs)

再試行サイクル

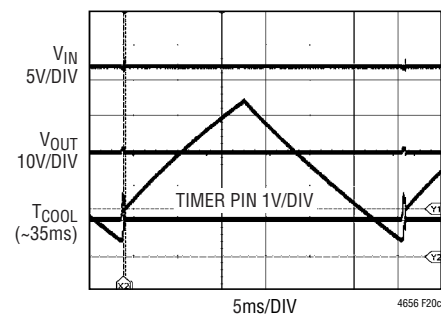


図20. 5V入力／24V_{OUT} (1.35A) の設計

標準的応用例

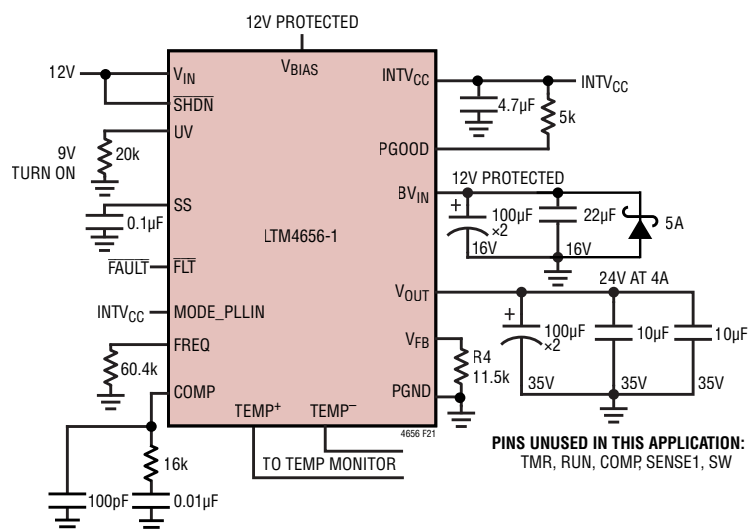
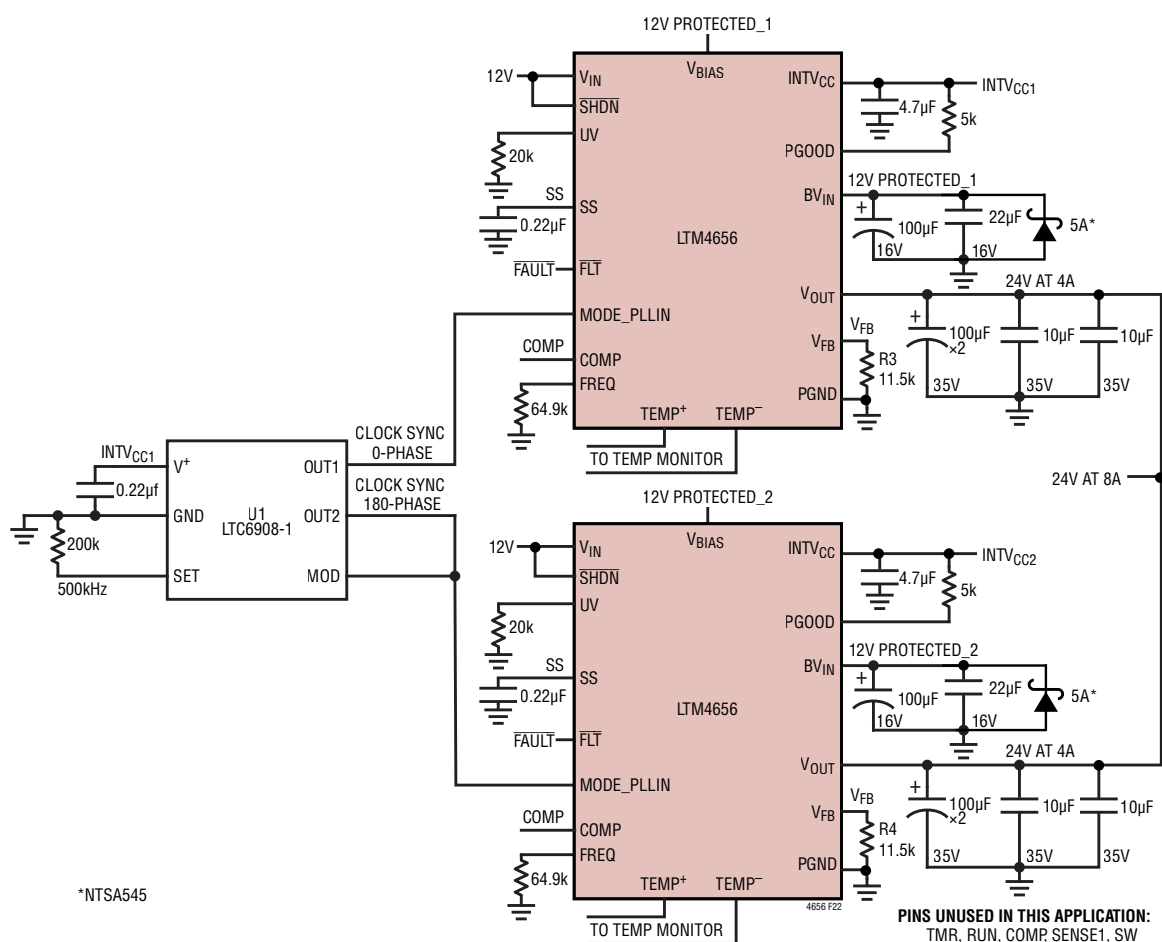


図21. 12V 入力 / 24V_{OUT} (4A) の設計

図 22.2 フェーズ 12V 入力 / 24V_{OUT} (8A) の設計

標準的応用例

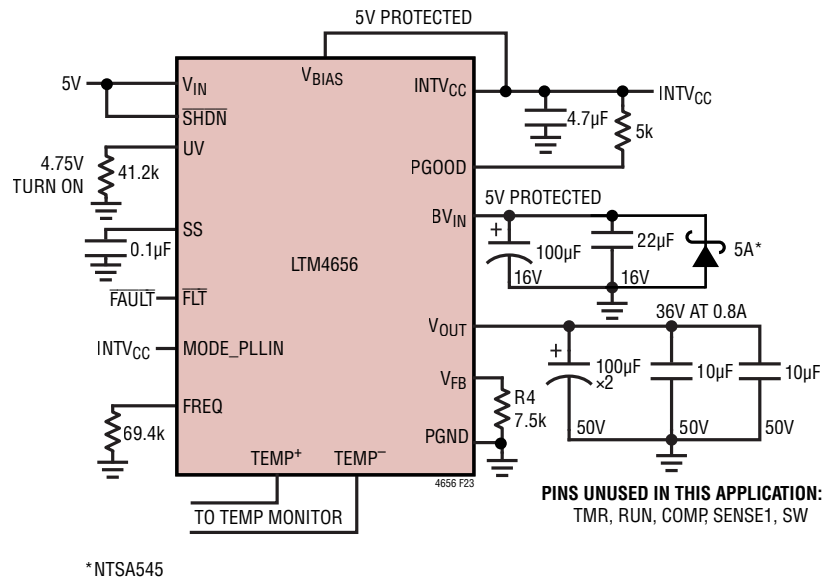


図 23. 5V 入力 / 36V_{OUT} (0.8A) の設計

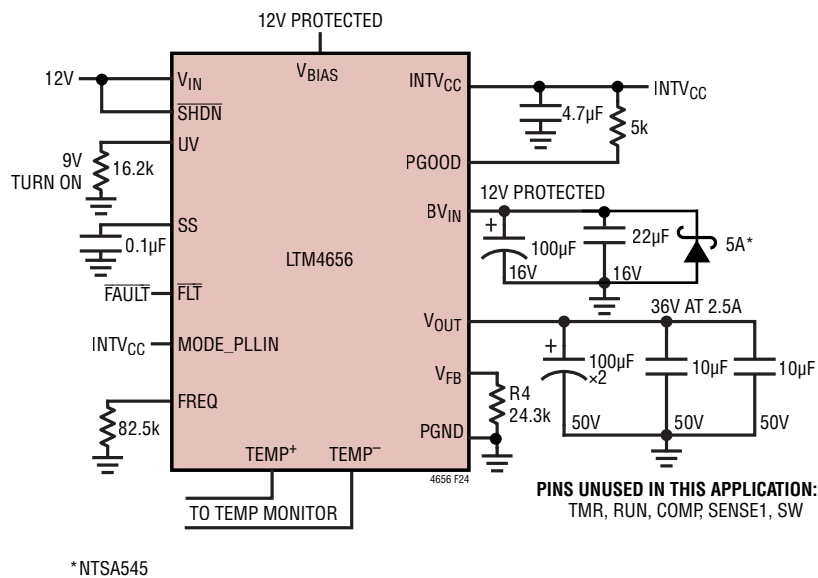


図 24. 12V 入力 / 36V_{OUT} (2.5A) の設計

標準的応用例

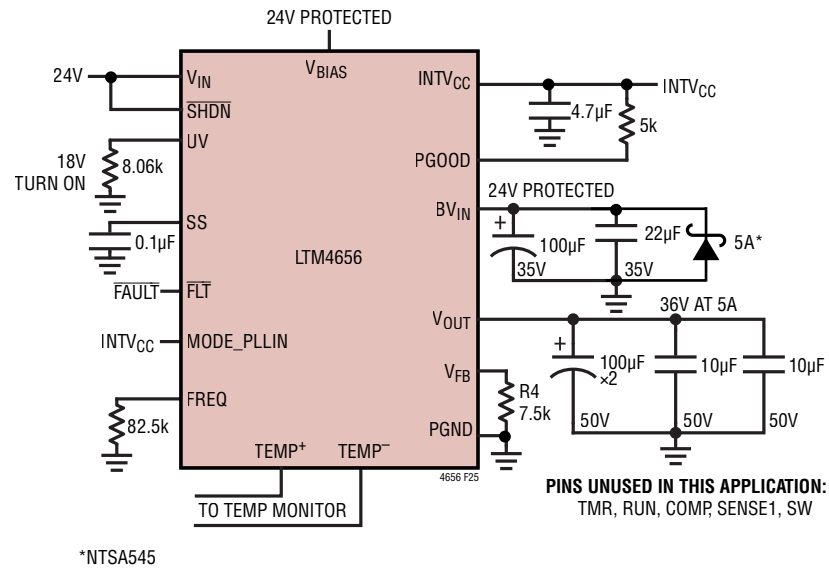


図25. 24V入力／36V_{OUT}(5A)の設計

ピン配置の表



パッケージの行と列のラベルはμModule製品間で異なります。各パッケージのレイアウトをよく確認してください。

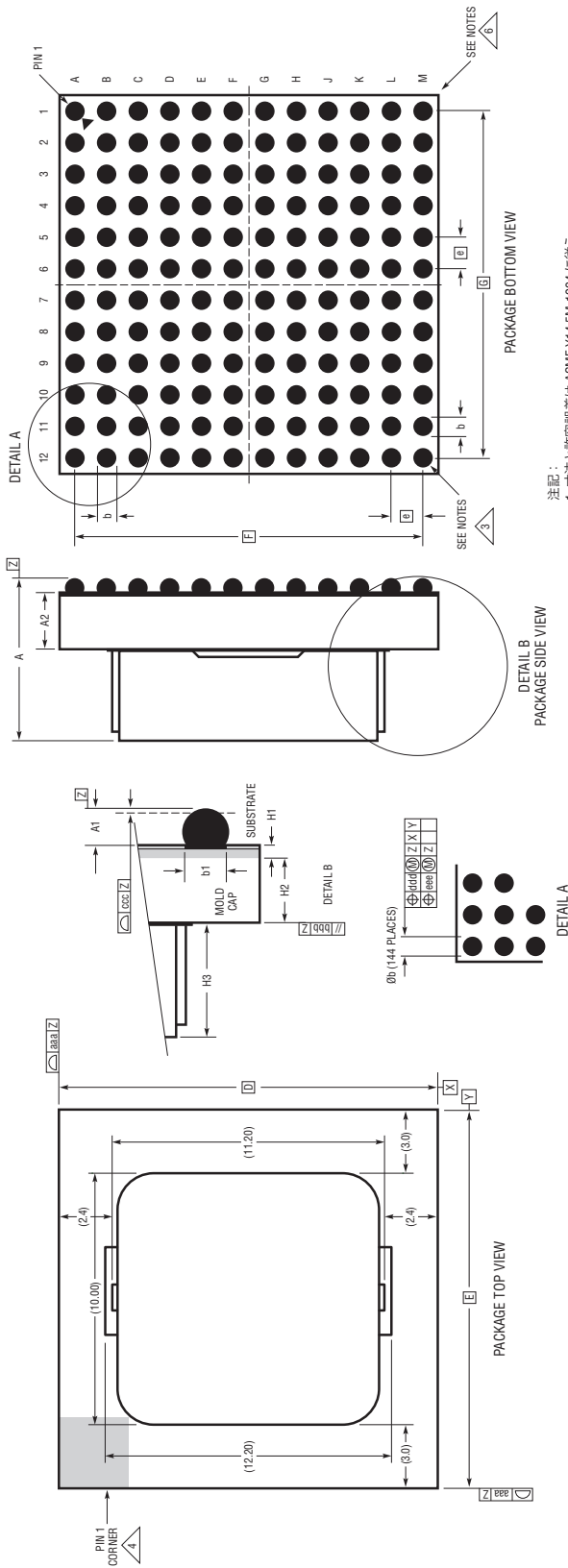
LTM4656Yの構成要素のBGAピン配列

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
A1	BV _{IN}	B1	BV _{IN}	C1	BV _{IN}	D1	BV _{IN}	E1	GND	F1	SHDN
A2	BV _{IN}	B2	BV _{IN}	C2	BV _{IN}	D2	BV _{IN}	E2	GND	F2	GND
A3	BV _{IN}	B3	BV _{IN}	C3	BV _{IN}	D3	BV _{IN}	E3	NC	F3	GND
A4	BV _{IN}	B4	BV _{IN}	C4	BV _{IN}	D4	GND	E4	GND	F4	GND
A5	GND	B5	GND	C5	GND	D5	GND	E5	GND	F5	GND
A6	GND	B6	GND	C6	GND	D6	GND	E6	GND	F6	COMP
A7	SENSE1	B7	SENSE1	C7	SENSE1	D7	GND	E7	GND	F7	SS
A8	SENSE1	B8	SENSE1	C8	SENSE1	D8	GND	E8	V _{FB}	F8	PGOOD
A9	V _{IN}	B9	V _{IN}	C9	V _{IN}	D9	GND	E9	GND	F9	V _{BIAS}
A10	V _{IN}	B10	V _{IN}	C10	V _{IN}	D10	V _{IN}	E10	GND	F10	GND
A11	V _{IN}	B11	V _{IN}	C11	V _{IN}	D11	V _{IN}	E11	GND	F11	GND
A12	V _{IN}	B12	V _{IN}	C12	V _{IN}	D12	V _{IN}	E12	GND	F12	GND

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
G1	GND	H1	GND	J1	V _{OUT}	K1	V _{OUT}	L1	V _{OUT}	M1	V _{OUT}
G2	GND	H2	UV	J2	V _{OUT}	K2	V _{OUT}	L2	V _{OUT}	M2	V _{OUT}
G3	GND	H3	FLT	J3	V _{OUT}	K3	V _{OUT}	L3	V _{OUT}	M3	V _{OUT}
G4	TMR	H4	TEMP ⁺	J4	V _{OUT}	K4	V _{OUT}	L4	V _{OUT}	M4	V _{OUT}
G5	GND	H5	TEMP ⁻	J5	V _{OUT}	K5	V _{OUT}	L5	V _{OUT}	M5	V _{OUT}
G6	MODE_PLLIN	H6	FREQ	J6	V _{OUT}	K6	V _{OUT}	L6	V _{OUT}	M6	V _{OUT}
G7	GND	H7	RUN	J7	GND	K7	GND	L7	GND	M7	GND
G8	GND	H8	GND	J8	GND	K8	GND	L8	GND	M8	GND
G9	INTV _{CC}	H9	GND	J9	GND	K9	GND	L9	GND	M9	GND
G10	GND	H10	GND	J10	GND	K10	GND	L10	GND	M10	GND
G11	GND	H11	GND	J11	GND	K11	GND	L11	GND	M11	GND
G12	GND	H12	GND	J12	SW	K12	SW	L12	GND	M12	GND

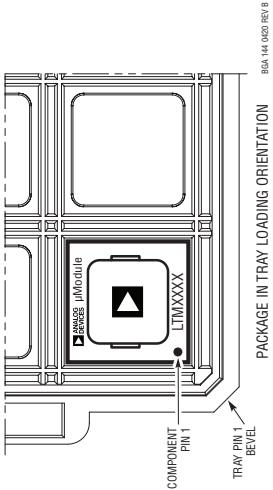
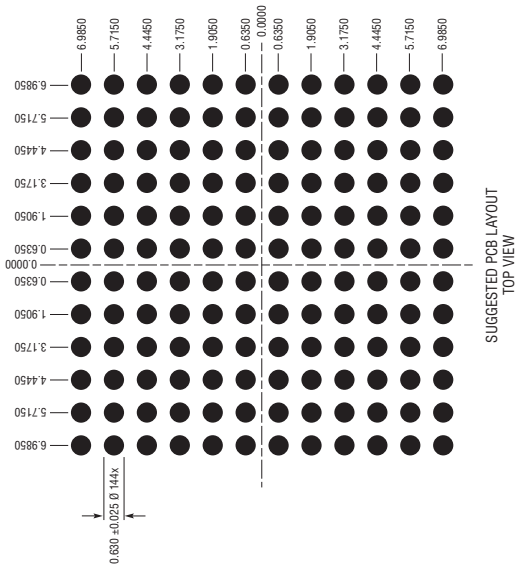
パッケージ

BGA Package
144-Lead (16mm × 16mm × 7.07mm)
(Reference LTC DWG # 05-08-1562 Rev B)

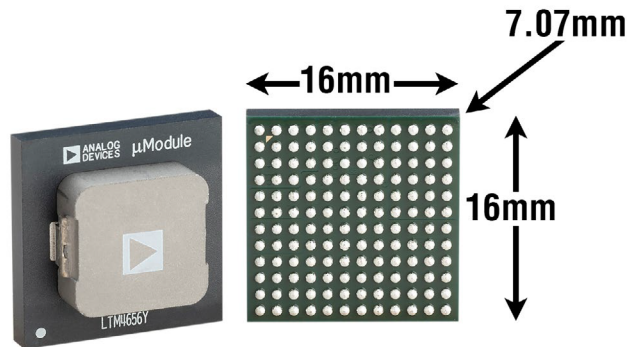


- 注記:
1. 寸法と許容公差は ASME Y14.5M-1994 に従う
 2. 全ての寸法の単位はミリメートル。図は実寸とは異なる
 3. ボールの指定は JEP95 による
 4. 1 番ピンの識別マークはオプションだが、表示の領域内に設けてある。1 番ピンの識別マークはモールドかマーキングのどちらかである
 5. 主データム-Z はシーティング・プレーン
 6. パッケージの列と行のラベルは、μModule 製品間で異なる。各パッケージのレイアウトを十分に確認すること

DIMENSIONS				NOTES	
SYMBOL	MIN	NOM	MAX		
A	6.57	7.07	7.42	BALL HT	
A1	0.50	0.60	0.70		
A2	2.31	2.41	2.51		
b	0.60	0.75	0.90	BALL DIMENSION	
b1	0.60	0.63	0.66	PAD DIMENSION	
D		16.00			
E		16.00			
e		1.27			
F		13.97			
G		13.97			
H1	0.36	0.41	0.46	SUBSTRATE THK	
H2	1.95	2.00	2.05	MOLD CAP HT	
H3	3.76	4.06	4.21	INDUCTOR HT	
aaa			0.15		
bbb			0.10		
ccc			0.20		
ddd			0.30		
eee			0.15		
				TOTAL NUMBER OF BALLS: 144	



パッケージの写真



デザイン・リソース

主題	説明	
μModule の設計 / 製造リソース	設計: - 選択ガイド - デモ・ボードおよびガーバー・ファイル - 無料シミュレーション・ツール	製造: - クイック・スタート・ガイド - PCB の設計、組立、および製造ガイドライン - パッケージおよびボード・レベルの信頼性
μModule レギュレータ製品の検索	- 製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードする - Quick Power Search パラメトリック・テーブルを使って検索を実行する Quick Power Search INPUT $V_{in}(\text{Min})$ V $V_{in}(\text{Max})$ V OUTPUT V_{out} V I_{out} A FEATURES ☐ Low EMI ☐ Ultrathin ☐ Internal Heat Sink Multiple Outputs Search	
デジタル・パワー・システム・マネージメント	アナログ・デバイス製のデジタル電源管理デバイス・ファミリは、電源の監視、管理、マージン制御およびシーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、設定と障害ログを格納するEEPROMを搭載しています。	

関連製品

製品番号	説明	注釈
LTM4661	5.5V _{IN} 、15V _{OUT} 、4A 昇圧 μModule レギュレータ。	1.8V ≤ V _{IN} ≤ 5.5V、2.5V ≤ V _{OUT} ≤ 15V。6.25mm × 6.25mm × 2.42mm BGA。
LTM4605	20V _{IN} 、20V _{OUT} 、12A 昇降圧 μModule レギュレータ。 外付けインダクタ。	4.5V ≤ V _{IN} ≤ 20V、0.8V ≤ V _{OUT} ≤ 16V。15mm × 15mm × 2.82mm LGA。
LTM4607	36V _{IN} 、24V _{OUT} 、10A 昇降圧 μModule レギュレータ。 外付けインダクタ。	4.5V ≤ V _{IN} ≤ 36V、0.8V ≤ V _{OUT} ≤ 24V。15mm × 15mm × 2.82mm LGA。
LTM4609	36V _{IN} 、34V _{OUT} 、10A 昇降圧 μModule レギュレータ。 外付けインダクタ。	4.5V ≤ V _{IN} ≤ 36V、0.8V ≤ V _{OUT} ≤ 34V。15mm × 15mm × 2.82mm LGA。 15mm × 15mm × 3.42mm BGA。
LTM8054	36V _{IN} 、36V _{OUT} 、5.4A 昇降圧 uModule レギュレータ。 内蔵インダクタ。	5V ≤ V _{IN} ≤ 36V、1.2V ≤ V _{OUT} ≤ 36V。11.25mm × 15mm × 3.42mm BGA。
LTM8055	36V _{IN} 、36V _{OUT} 、8.5A 昇降圧 uModule レギュレータ。 内蔵インダクタ。	5V ≤ V _{IN} ≤ 36V、1.2V ≤ V _{OUT} ≤ 36V。15mm × 15mm × 4.92mm BGA。
LTM8056	58V _{IN} 、48V _{OUT} 、5.4A 昇降圧 uModule レギュレータ。 内蔵インダクタ。	5V ≤ V _{IN} ≤ 58V、1.2V ≤ V _{OUT} ≤ 48V。15mm × 15mm × 4.92mm BGA。