

## 40V<sub>IN</sub>、デュアル500mAまたはシングル1Aの 超低ノイズ、超高PSRR μModuleレギュレータ

### 特長

- 内部スイッチング降圧レギュレータによって給電されるデュアルLDO
- EMIノイズ・シールドを備えた低ノイズ Silent Switcher® (サイレント・スイッチャ)アーキテクチャ
- CISPR22 クラスBおよびCISPR25 クラス5準拠
- 極めて低い出力RMSノイズ: <math><1\mu\text{V}\_{\text{RMS}}</math> (10Hz~100kHz)
- 極めて低い出力スポット・ノイズ:  $2\text{nV}/\sqrt{\text{Hz}}$  (10kHz)
- 超高PSRR: 80dB (100kHz)
- 広い入力電圧: 3.5V~40V
- 広い出力電圧: 0V~8V
- デュアル500mAの連続電流 ( $T_A = 85^\circ\text{C}$ )
- 電力損失を最小限に抑える電圧トラッキング機能
- $\pm 1\%$ の初期精度を備えた100μAのSETピン電流
- 選択可能なスイッチング周波数: 200kHz~2.2MHz
- 外部同期機能
- プログラマブルなパワー・グッド
- 並列化によるノイズ低減と大電流化が可能
- 9mm × 6.25mm × 3.32mm BGA

### アプリケーション

- RF電源: PLL、VCO、ミキサー、LNA
- 超低ノイズの計測器
- 高速/高精度データ・コンバータ
- 医療用アプリケーション: 画像撮影、診断

### 概要

LTM8080は、40V<sub>IN</sub>、デュアル500mA/シングル1Aの超低ノイズ、超高PSRR μModule®レギュレータです。LTM8080は、EMIノイズ・シールドを備えた40V<sub>IN</sub>の降圧 Silent Switcherレギュレータの後段に高性能の低ドロップアウト・リニア電圧レギュレータが2個接続されたカスケード構造を採用しています。このデュアルLDOは、ノイズに敏感なアプリケーションに給電できるよう、超低ノイズと超高PSRRを実現するアナログ・デバイセズのアーキテクチャを備えています。LTM8080は、スイッチャとLDOで構成された統合型ソリューションで、両方のメリットを提供すると同時に、小型のサイズのままPCBレイアウト感度の影響を大幅に低減します。

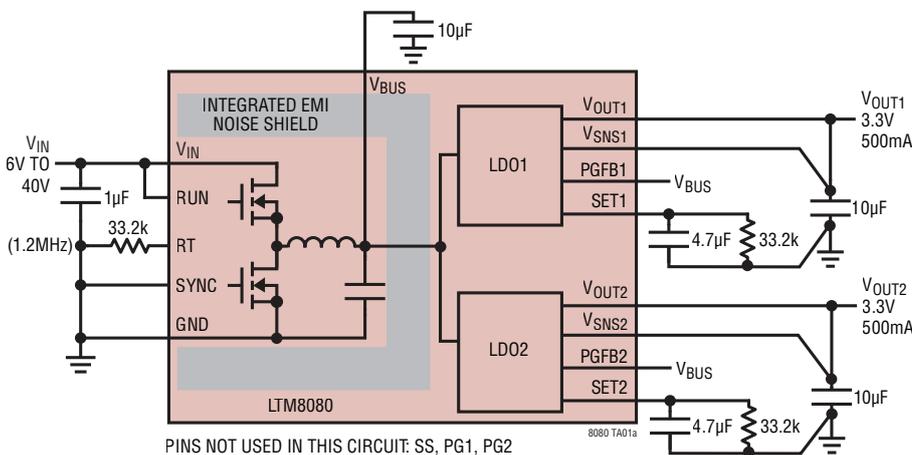
パッケージには、コントローラ、パワー・スイッチ、インダクタ、補助部品が含まれています。LTM8080は、電圧トラッキング機能を内蔵しており、V<sub>BUS</sub>を2.5V(公称値)またはV<sub>OUT1</sub>より1V高い電圧のどちらか高いほうに自動的にセットします。これにより、優れたノイズ性能を実現し、消費電力を最小限に抑えます。

LTM8080は小型(9mm × 6.25mm × 3.32mm)の熱強化型オーバーモールド・ボール・グリッド・アレイ(BGA)パッケージを採用しており、標準的な表面実装装置による自動アセンブリに適しています。また、このデバイスはRoHSに準拠しています。

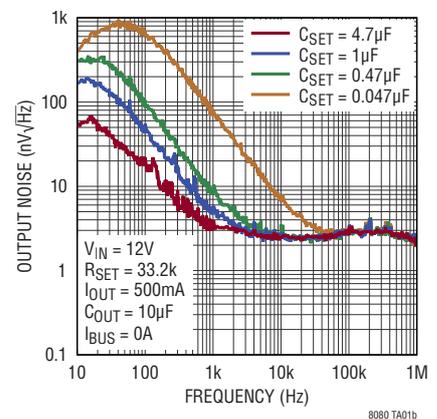
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。第11258356B2号を含む米国特許により保護されています。

### 標準的応用例

6V~40Vの入力によるデュアル3.3V/500mA出力



ノイズ・スペクトル密度



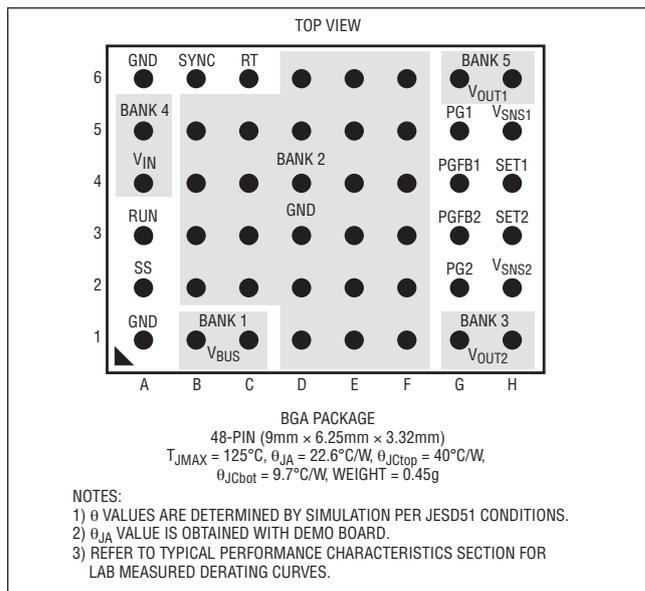
# LTM8080

## 絶対最大定格

(Note 1)

$V_{IN}$ , RUN.....	42V
$V_{BUS}$ , $V_{OUTn}$ , $V_{SNSn}$ , $SETn$ , $PGn$ , $PGFBn$ .....	9V
SYNC.....	6V
SS .....	4V
最高内部温度 (Note 2) .....	125°C
保管温度 .....	-55°C~125°C
ハンダ・リフロー時の最大ボディ温度.....	250°C

## ピン配置



## 発注情報

製品番号	端子仕上げ	部品マーキング		パッケージ・タイプ	MSLレーティング	温度範囲 (Note 2)
		デバイス	仕上げコード			
LTM8080EY#PBF	SAC305 (RoHS)	LTM8080Y	e1	BGA	4	-40°C~125°C
LTM8080IY#PBF	SAC305 (RoHS)	LTM8080Y	e1	BGA	4	-40°C~125°C
LTM8080MPY#PBF	SAC305 (RoHS)	LTM8080Y	e1	BGA	4	-55°C~125°C

- デバイスの温度グレードは、出荷容器のラベルに表示されています。
- パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609によります。
- 推奨されるBGA PCBのアセンブリおよび製造手順。
- BGAのパッケージ図面とトレイ図面

## 電気的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外は、 $T_A = 25^{\circ}C$ での仕様です。また、特に指定のない限り、 $V_{IN} = 12V$ です (Note 2)。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>Switching Regulator</b>					
Minimum Input Voltage		●		3.5	V
Quiescent Current into $V_{IN}$	RUN = 0V			8	$\mu A$
Maximum $V_{BUS}$ Output Current	$V_{BUS} = 2.5V$ , $V_{OUT} = 1.3V$ , $I_{OUT} = 1mA$ (Note 3)			1.5	A
Switching Frequency	$R_T = 221k$		200		kHz
	$R_T = 40.2k$		1		MHz
	$R_T = 16.2k$		2.2		MHz

## 電氣的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外は、 $T_A = 25^\circ\text{C}$ での仕様です。また、特に指定のない限り、 $V_{IN} = 12\text{V}$ です (Note 2)。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
RUN Threshold Voltage	Rising	●	0.9	1.0	1.2	V
RUN Current	RUN = 2V				1	$\mu\text{A}$
SYNC Threshold Voltage	Synchronization		0.4		1.5	V
SYNC Threshold Voltage	To Enable Spread Spectrum		2.9		4.2	V
SYNC Current	SYNC = 2V				1	$\mu\text{A}$
SS Current	SS = 0V			2		$\mu\text{A}$
SS Pull-Down	SS = 0.1V			300		$\Omega$
<b>LDO</b>						
Output Voltage Range		●	0		8	V
SET Pin Current ( $I_{SET}$ )	$I_{OUT} = 1\text{mA}$ , $V_{OUT} = 1.3\text{V}$ , $3.5\text{V} < V_{IN} < 40\text{V}$ , $0\text{V} < V_{OUT} < 8\text{V}$ , $1\text{mA} < I_{OUT} < 500\text{mA}$	●	99	100	101	$\mu\text{A}$
Fast Start-Up SET Pin Current	$V_{PGFB} = 289\text{mV}$ , $V_{OUT} = 1.3\text{V}$			2		$\text{mA}$
Output Current	(Note 3)				500	$\text{mA}$
Output Offset Voltage $V_{OS}$ ( $V_{OUT}$ to $V_{SET}$ )	$V_{IN} = 12\text{V}$ , $I_{OUT} = 1\text{mA}$ , $V_{OUT} = 1.3\text{V}$ $3.5\text{V} < V_{IN} < 40\text{V}$ , $0\text{V} < V_{OUT} < 8\text{V}$ , $1\text{mA} < I_{OUT} < 500\text{mA}$	●	-1		1	$\text{mV}$
Line Regulation: $\Delta I_{SET}$	$V_{IN} = 3.5\text{V}$ to $40\text{V}$ , $I_{OUT} = 1\text{mA}$ , $V_{OUT} = 1.3\text{V}$	●		0.5	$\pm 2$	$\text{nA/V}$
Line Regulation: $\Delta V_{OS}$	$V_{IN} = 3.5\text{V}$ to $40\text{V}$ , $I_{OUT} = 1\text{mA}$ , $V_{OUT} = 1.3\text{V}$	●		0.5	$\pm 3$	$\mu\text{V/V}$
Load Regulation: $\Delta I_{SET}$	$I_{OUT} = 1\text{mA}$ to $500\text{mA}$ , $V_{OUT} = 1.3\text{V}$ , $V_{IN} = 24\text{V}$			0.15		$\mu\text{A}$
Load Regulation: $\Delta V_{OS}$	$I_{OUT} = 1\text{mA}$ to $500\text{mA}$ , $V_{OUT} = 1.3\text{V}$ , $V_{IN} = 24\text{V}$	●		0.1	0.5	$\text{mV}$
Output Noise Spectral Density (Note 4)	$I_{OUT} = 500\text{mA}$ , Frequency = $10\text{kHz}$ , $C_{OUT} = 10\mu\text{F}$ , $C_{SET} = 0.47\mu\text{F}$ , $1.3\text{V} \leq V_{OUT} \leq 15\text{V}$			2		$\text{nV}/\sqrt{\text{Hz}}$
	$I_{OUT} = 500\text{mA}$ , Frequency = $10\text{kHz}$ , $C_{OUT} = 10\mu\text{F}$ , $C_{SET} = 0.47\mu\text{F}$ , $0\text{V} \leq V_{OUT} < 1.3\text{V}$			5		$\text{nV}/\sqrt{\text{Hz}}$
Output RMS Noise (Note 4)	$I_{OUT} = 500\text{mA}$ , BW = $10\text{Hz}$ to $100\text{kHz}$ , $C_{OUT} = 10\mu\text{F}$ , $C_{SET} = 4.7\mu\text{F}$ , $1.3\text{V} \leq V_{OUT} \leq 15\text{V}$			0.8		$\mu\text{V}_{\text{RMS}}$
	$I_{OUT} = 500\text{mA}$ , BW = $10\text{Hz}$ to $100\text{kHz}$ , $C_{OUT} = 10\mu\text{F}$ , $C_{SET} = 4.7\mu\text{F}$ , $0\text{V} \leq V_{OUT} < 1.3\text{V}$			1.8		$\mu\text{V}_{\text{RMS}}$
Internal Current Limit				700		$\text{mA}$
PGFB Threshold Voltage	Rising			300		$\text{mV}$
PG Leakage Current	$V_{PG} = 8\text{V}$				1	$\mu\text{A}$

**Note 1:** 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

**Note 2:** LTM8080Eは、 $0^\circ\text{C}$ ~ $125^\circ\text{C}$ の内部温度で性能仕様を満たすよう設計されています。 $-40^\circ\text{C}$ ~ $125^\circ\text{C}$ の内部動作温度範囲全体における仕様は、設計、特性評価、および統計的プロセス制御との相関付けによって確認されています。LTM8080Iは $-40^\circ\text{C}$ ~ $125^\circ\text{C}$ の全内部動作温度範囲で仕様を満たすよう設計されています。LTM8080MPは $-55^\circ\text{C}$ ~ $125^\circ\text{C}$ の全内部動作

温度範囲で仕様を満たすよう設計されています。最高内部温度は、基板レイアウト、パッケージの定格熱抵抗、およびその他の環境要因に加え、個々の動作条件によって決定されることに注意してください。

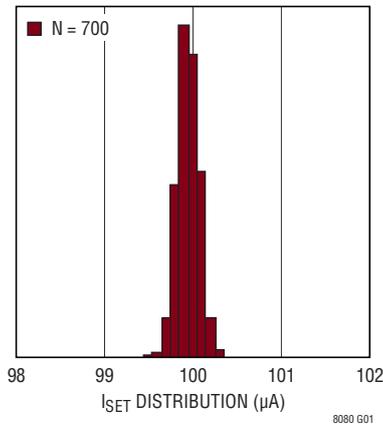
**Note 3:** いずれのチャンネルから出力される最大電流も、LTM8080の内部温度で制限される場合があります。

**Note 4:** 出荷テストは行っておりません。

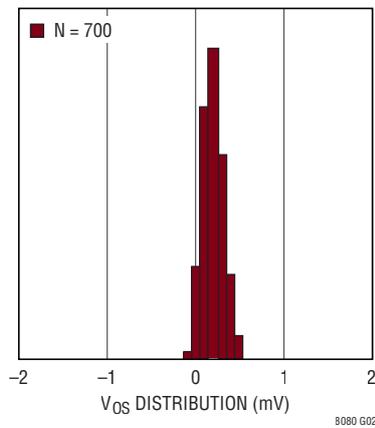
## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{\text{BUS}} = V_{\text{OUT1}} + 1V_0$

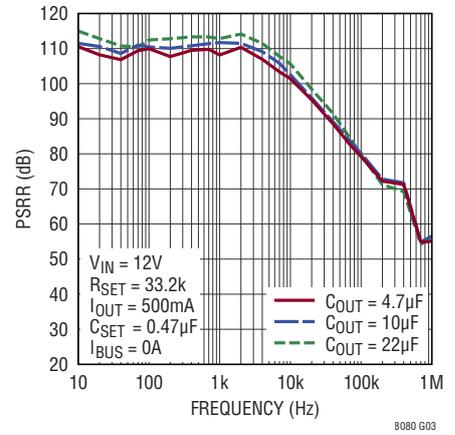
SETピン電流の分布



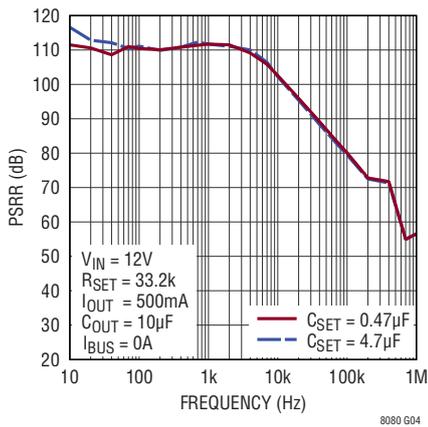
$V_{\text{OS}}$ の分布



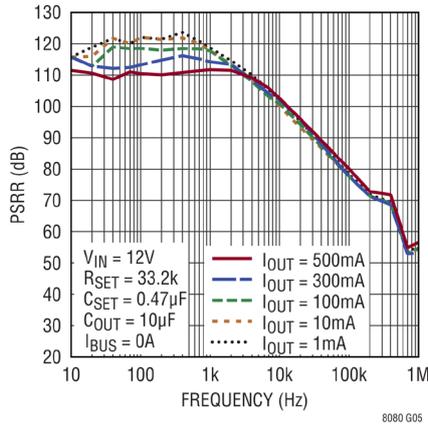
PSRRと $C_{\text{OUT}}$ の関係



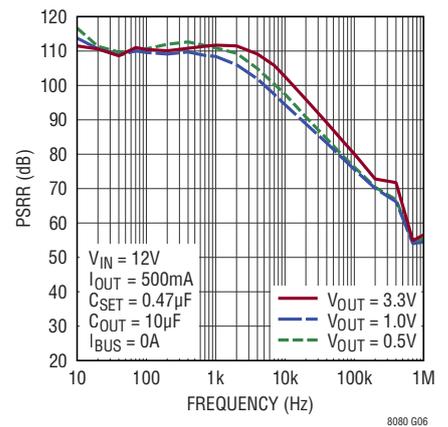
PSRRと $C_{\text{SET}}$ の関係



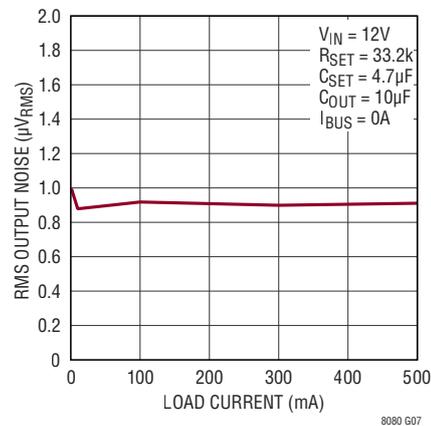
PSRRと $I_{\text{OUT}}$ の関係



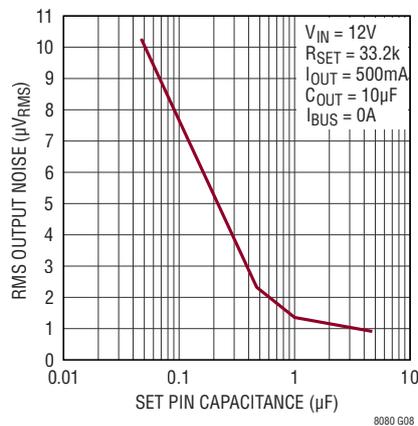
PSRRと $V_{\text{OUT}}$ の関係  
 $V_{\text{BUS}} = 2.5V$ または $(V_{\text{OUT1}} + 1V)$ の  
どちらか高いほうの電圧



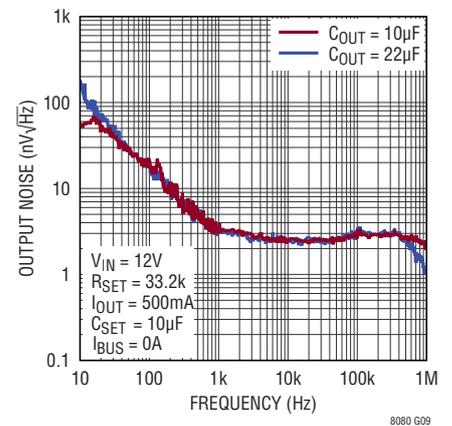
RMSノイズと $I_{\text{OUT}}$ の関係



RMSノイズと $C_{\text{SET}}$ の関係



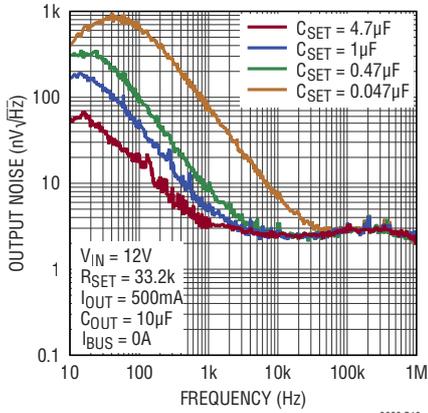
ノイズ・スペクトル密度と $C_{\text{OUT}}$ の  
関係



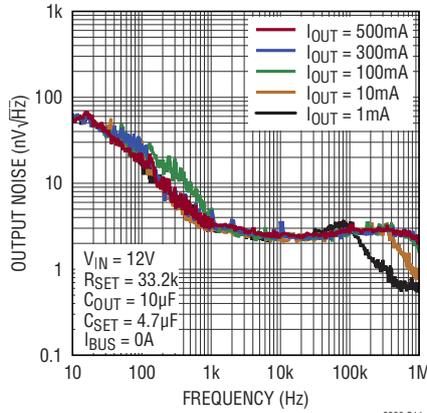
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{\text{BUS}} = V_{\text{OUT1}} + 1\text{V}$ 。

ノイズ・スペクトル密度と  $C_{\text{SET}}$  の関係

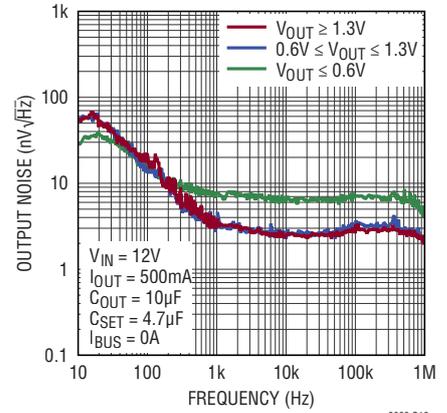


ノイズ・スペクトル密度と  $I_{\text{OUT}}$  の関係

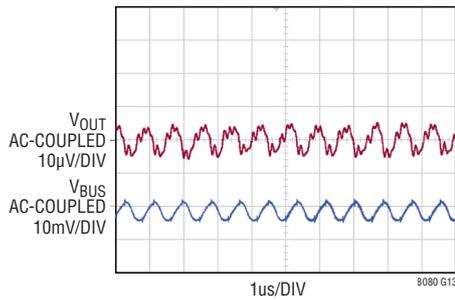


ノイズ・スペクトル密度と  $V_{\text{OUT}}$  の関係

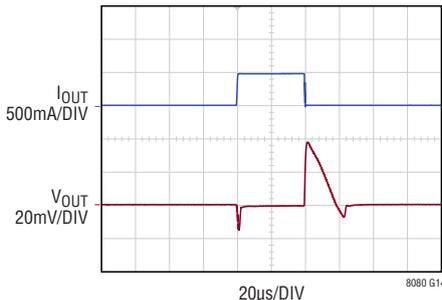
$V_{\text{BUS}} = 2.5\text{V}$  または  $(V_{\text{OUT1}} + 1\text{V})$  のどちらか高いほうの電圧



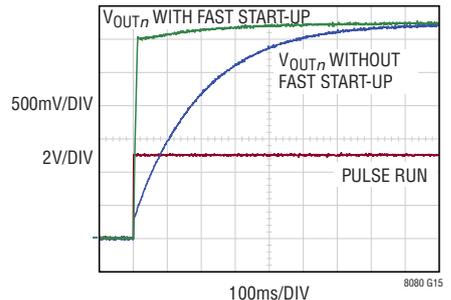
$V_{\text{OUTn}}$  のノイズ波形 (100kHz BW)



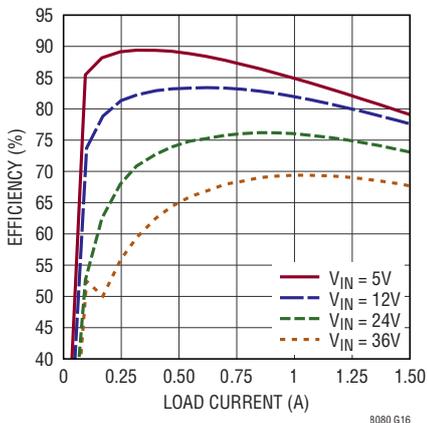
負荷過渡応答



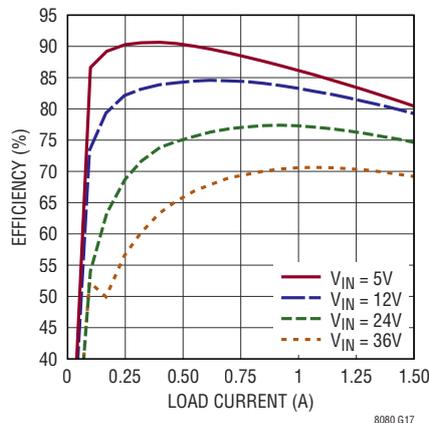
スタートアップ時間、高速スタートアップ有効時/無効時



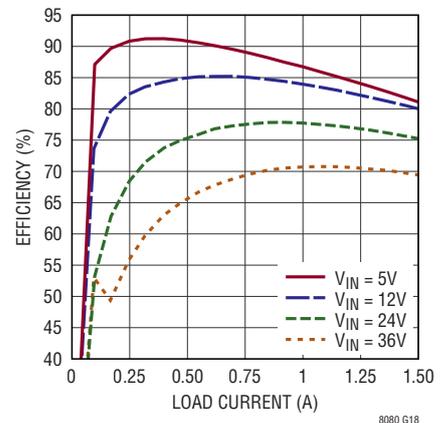
効率と負荷の関係、 $V_{\text{BUS}} = 2.5\text{V}$ 、パルス・スキッピング・モード、 $f_{\text{sw}} = 800\text{kHz}$



効率と負荷の関係、 $V_{\text{BUS}} = 2.8\text{V}$ 、パルス・スキッピング・モード、 $f_{\text{sw}} = 900\text{kHz}$



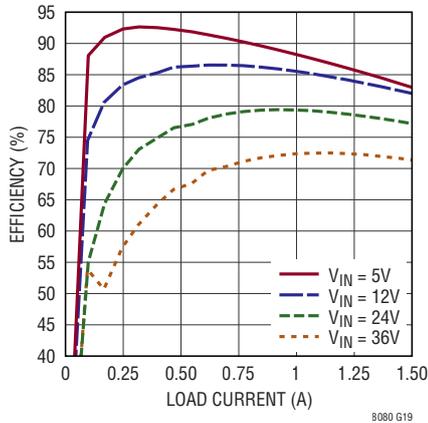
効率と負荷の関係、 $V_{\text{BUS}} = 3\text{V}$ 、パルス・スキッピング・モード、 $f_{\text{sw}} = 1\text{MHz}$



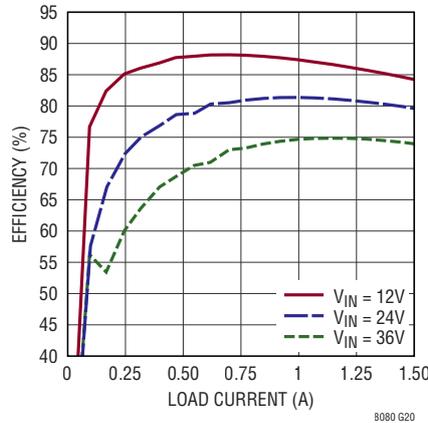
## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{\text{BUS}} = V_{\text{OUT1}} + 1\text{V}$ 。

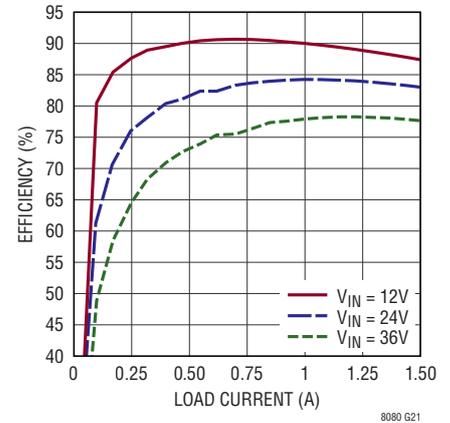
効率と負荷の関係、 $V_{\text{BUS}} = 3.5\text{V}$ 、  
パルス・スキッピング・モード、  
 $f_{\text{sw}} = 1.1\text{MHz}$



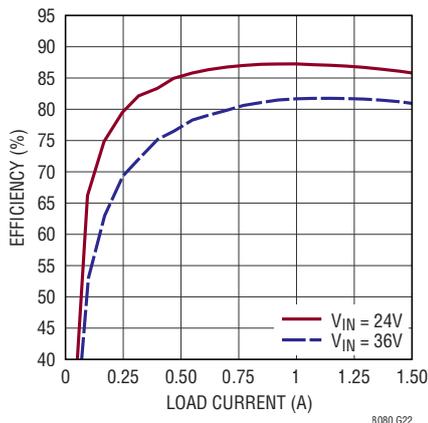
効率と負荷の関係、 $V_{\text{BUS}} = 4.3\text{V}$ 、  
パルス・スキッピング・モード、  
 $f_{\text{sw}} = 1.2\text{MHz}$



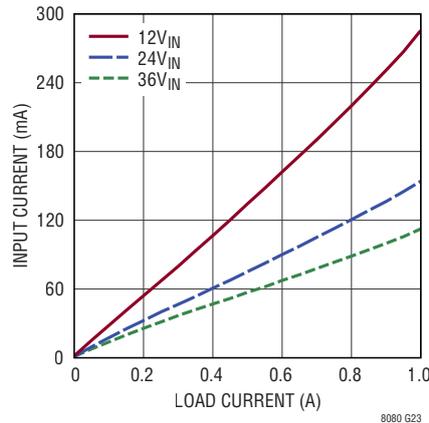
効率と負荷の関係、 $V_{\text{BUS}} = 6\text{V}$ 、  
パルス・スキッピング・モード、  
 $f_{\text{sw}} = 1.3\text{MHz}$



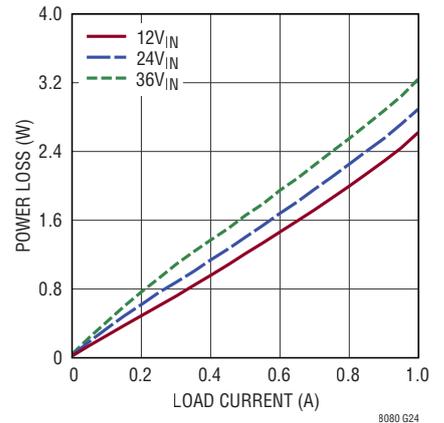
効率と負荷の関係、 $V_{\text{BUS}} = 9\text{V}$ 、  
パルス・スキッピング・モード、  
 $f_{\text{sw}} = 1.4\text{MHz}$



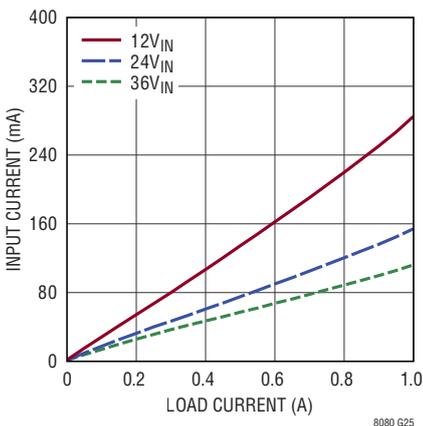
$I_{\text{IN}}$ と $I_{\text{OUT}}$ の関係、 $V_{\text{OUT}} = 0.8\text{V}$ 、  
 $V_{\text{BUS}} = 2.5\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、  
Burst Mode 動作



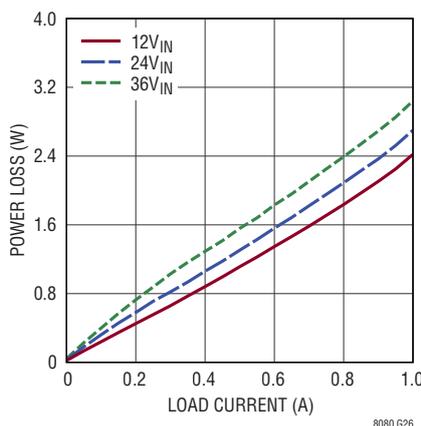
電力損失、 $V_{\text{OUT}} = 0.8\text{V}$ 、  
 $V_{\text{BUS}} = 2.5\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、  
Burst Mode 動作



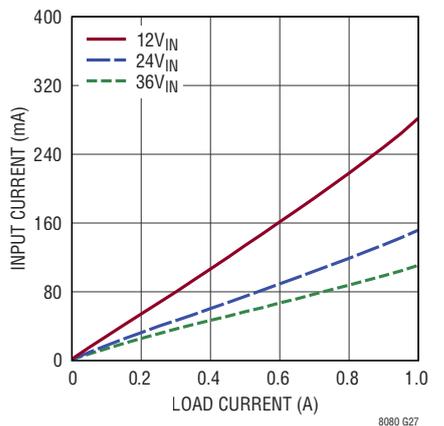
$I_{\text{IN}}$ と $I_{\text{OUT}}$ の関係、 $V_{\text{OUT}} = 1\text{V}$ 、  
 $V_{\text{BUS}} = 2.5\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、  
Burst Mode 動作



電力損失、 $V_{\text{OUT}} = 1\text{V}$ 、  
 $V_{\text{BUS}} = 2.5\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、  
Burst Mode 動作



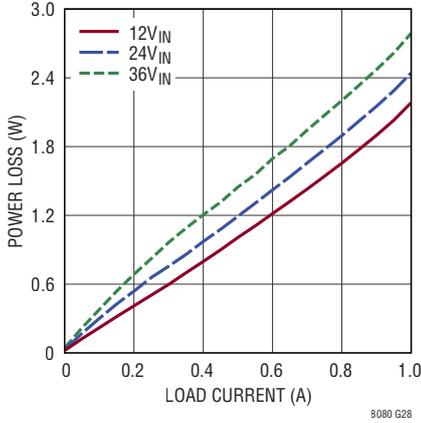
$I_{\text{IN}}$ と $I_{\text{OUT}}$ の関係、 $V_{\text{OUT}} = 1.2\text{V}$ 、  
 $V_{\text{BUS}} = 2.5\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、  
Burst Mode 動作



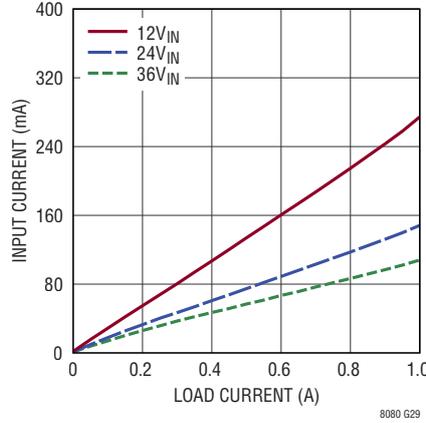
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{\text{BUS}} = V_{\text{OUT1}} + 1\text{V}$ 。

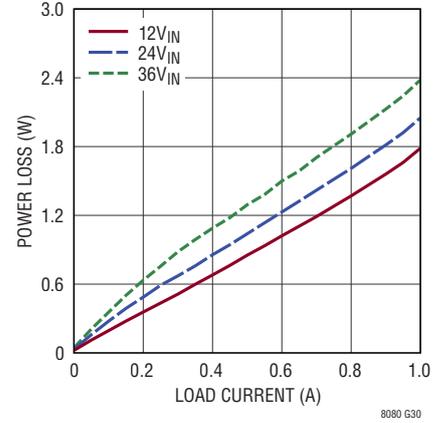
電力損失、 $V_{\text{OUT}} = 1.2\text{V}$ 、 $V_{\text{BUS}} = 2.5\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、Burst Mode動作



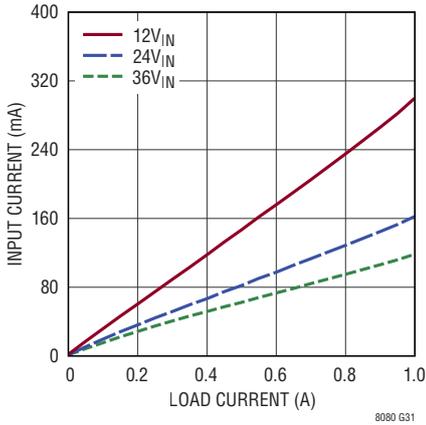
$I_{\text{IN}}$ と $I_{\text{OUT}}$ の関係、 $V_{\text{OUT}} = 1.5\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、Burst Mode動作



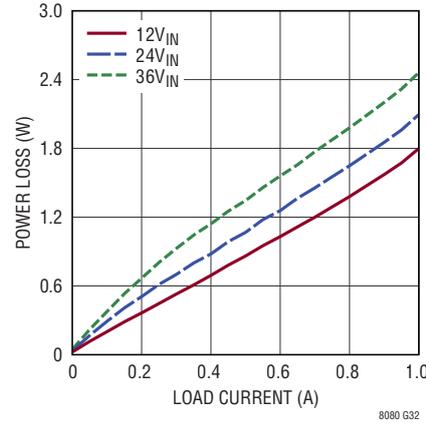
電力損失、 $V_{\text{OUT}} = 1.5\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、Burst Mode動作



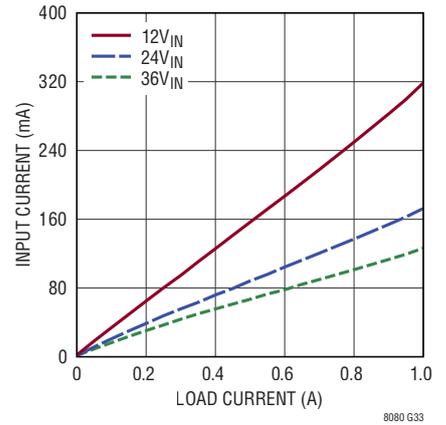
$I_{\text{IN}}$ と $I_{\text{OUT}}$ の関係、 $V_{\text{OUT}} = 1.8\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、Burst Mode動作



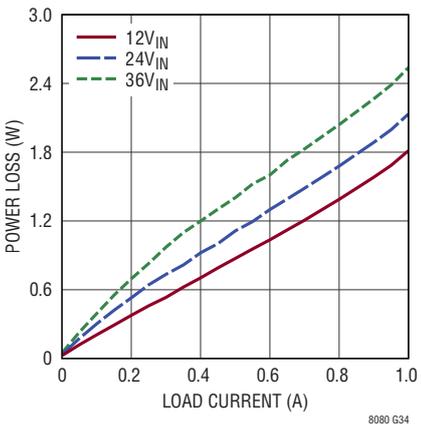
電力損失、 $V_{\text{OUT}} = 1.8\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、Burst Mode動作



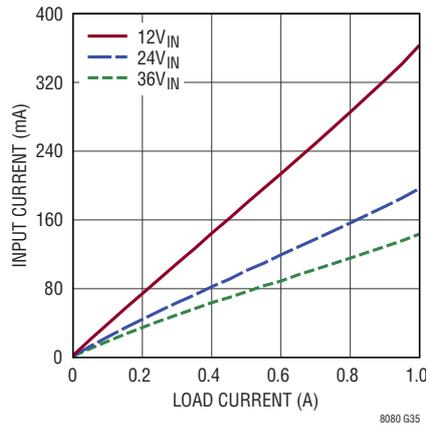
$I_{\text{IN}}$ と $I_{\text{OUT}}$ の関係、 $V_{\text{OUT}} = 2\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、Burst Mode動作



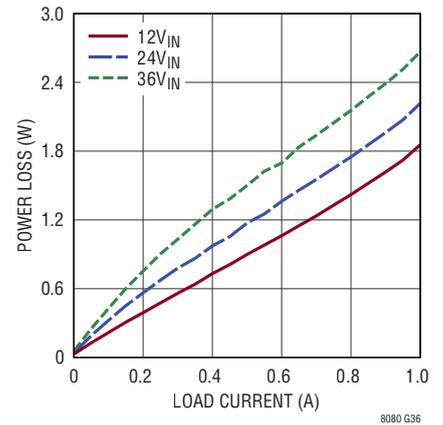
電力損失、 $V_{\text{OUT}} = 2\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、Burst Mode動作



$I_{\text{IN}}$ と $I_{\text{OUT}}$ の関係、 $V_{\text{OUT}} = 2.5\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、Burst Mode動作



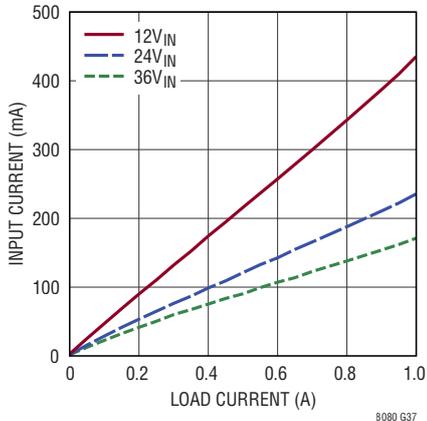
電力損失、 $V_{\text{OUT}} = 2.5\text{V}$ 、 $V_{\text{OUT1,2}}$ を並列接続、Burst Mode動作



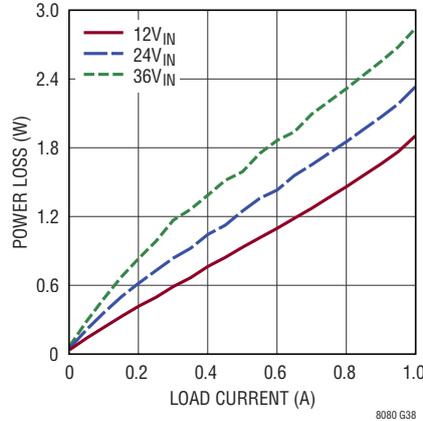
## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{\text{BUS}} = V_{\text{OUT}1} + 1\text{V}$ 。

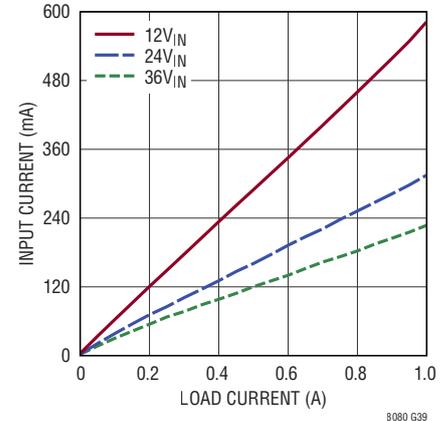
$I_{\text{IN}}$  と  $I_{\text{OUT}}$  の関係、  
 $V_{\text{OUT}} = 3.3\text{V}$ 、 $V_{\text{OUT}1, 2}$  を並列接続、  
Burst Mode 動作



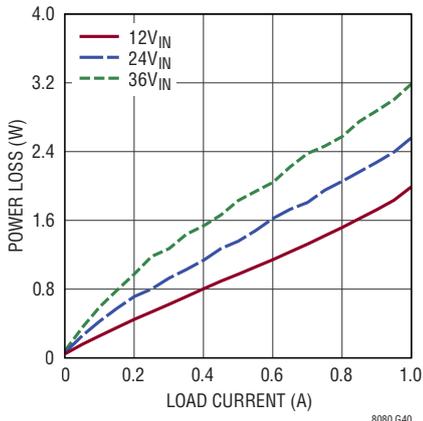
電力損失、  
 $V_{\text{OUT}} = 3.3\text{V}$ 、 $V_{\text{OUT}1, 2}$  を並列接続、  
Burst Mode 動作



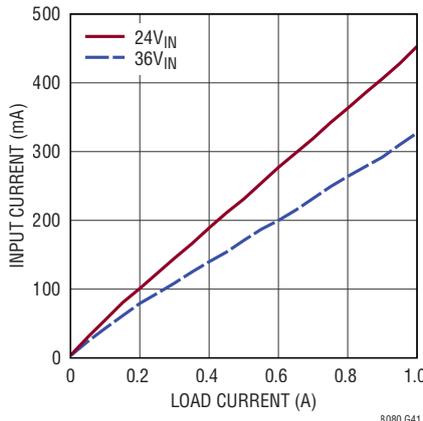
$I_{\text{IN}}$  と  $I_{\text{OUT}}$  の関係、  
 $V_{\text{OUT}} = 5\text{V}$ 、 $V_{\text{OUT}1, 2}$  を並列接続、  
Burst Mode 動作



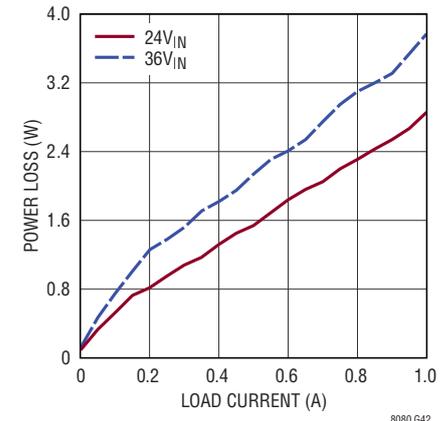
電力損失、  
 $V_{\text{OUT}} = 5\text{V}$ 、 $V_{\text{OUT}1, 2}$  を並列接続、  
Burst Mode 動作



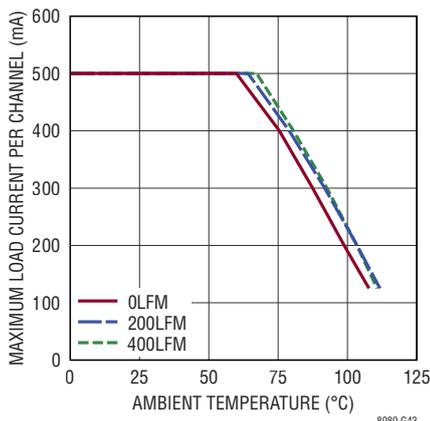
$I_{\text{IN}}$  と  $I_{\text{OUT}}$  の関係、  
 $V_{\text{OUT}} = 8\text{V}$ 、 $V_{\text{OUT}1, 2}$  を並列接続、  
Burst Mode 動作



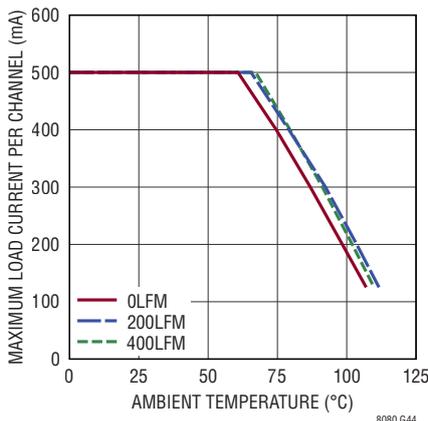
電力損失、  
 $V_{\text{OUT}} = 8\text{V}$ 、 $V_{\text{OUT}1, 2}$  を並列接続、  
Burst Mode 動作



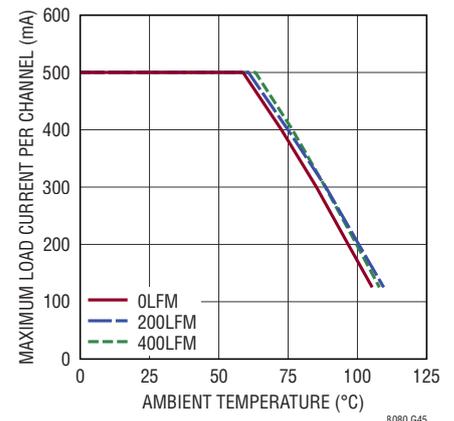
$5V_{\text{IN}} \sim 1.2V_{\text{OUT}}$  での  
熱ディレーティング、 $V_{\text{BUS}} = 2.5\text{V}$ 、  
 $I_{\text{BUS}} = I_{\text{OUT}1, 2} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



$12V_{\text{IN}} \sim 1.2V_{\text{OUT}}$  での  
熱ディレーティング、 $V_{\text{BUS}} = 2.5\text{V}$ 、  
 $I_{\text{BUS}} = I_{\text{OUT}1, 2} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



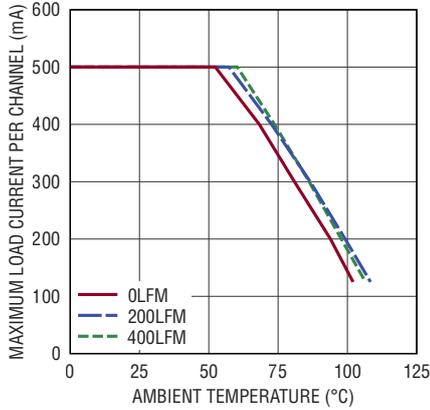
$24V_{\text{IN}} \sim 1.2V_{\text{OUT}}$  での  
熱ディレーティング、 $V_{\text{BUS}} = 2.5\text{V}$ 、  
 $I_{\text{BUS}} = I_{\text{OUT}1, 2} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



代表的な性能特性

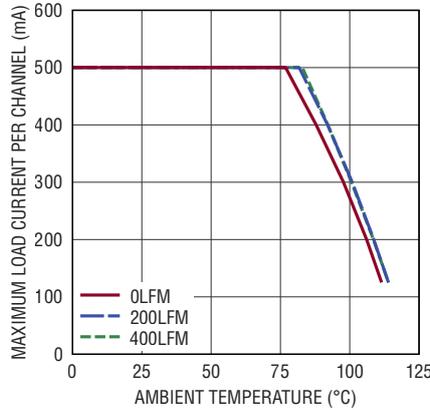
特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{\text{BUS}} = V_{\text{OUT1}} + 1V_0$

36V<sub>IN</sub>~1.2V<sub>OUT</sub>での  
熱ディレーティング、 $V_{\text{BUS}} = 2.5V$ 、  
 $I_{\text{BUS}} = I_{\text{OUT1}, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用



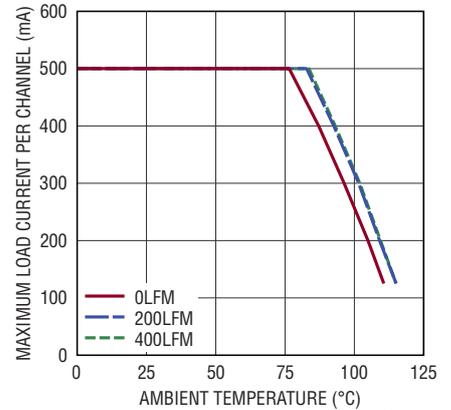
8080 G46

5V<sub>IN</sub>~1.8V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1}, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用



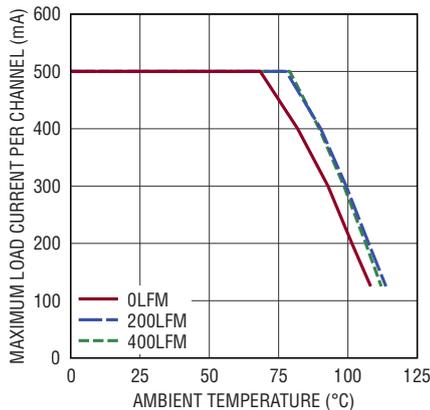
8080 G47

12V<sub>IN</sub>~1.8V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1}, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用



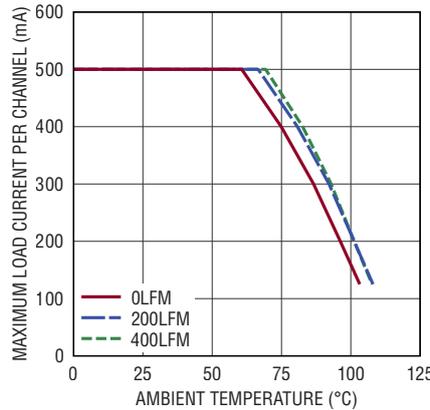
8080 G48

24V<sub>IN</sub>~1.8V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1}, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用



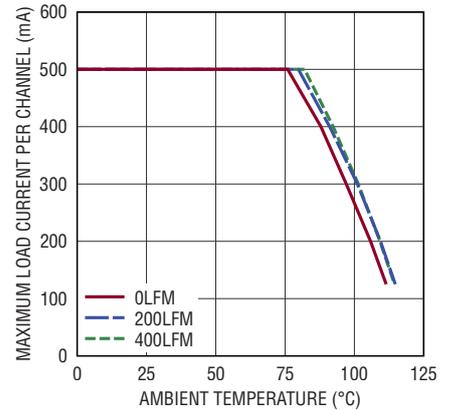
8080 G49

36V<sub>IN</sub>~1.8V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1}, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用



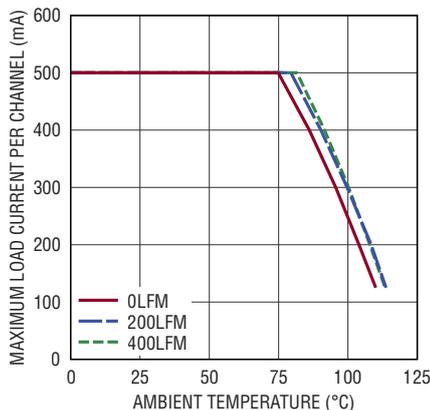
8080 G50

5V<sub>IN</sub>~2.5V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1}, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用



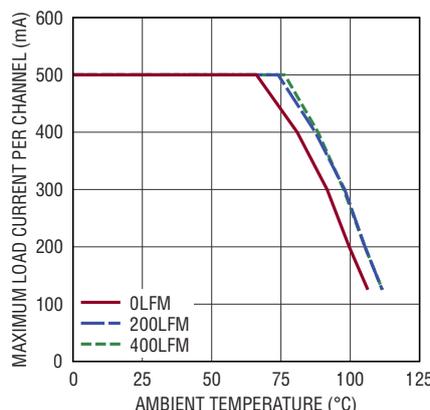
8080 G51

12V<sub>IN</sub>~2.5V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1}, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用



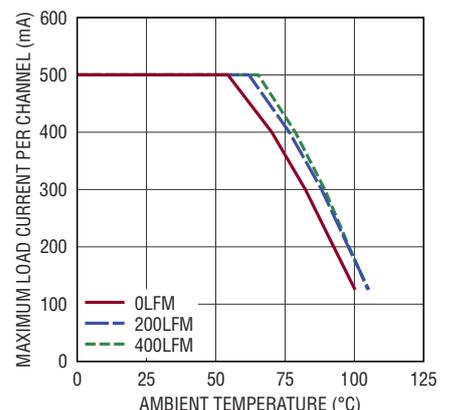
8080 G52

24V<sub>IN</sub>~2.5V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1}, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用



8080 G53

36V<sub>IN</sub>~2.5V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1}, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用

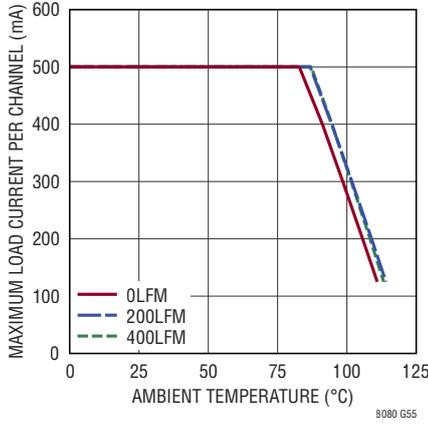


8080 G54

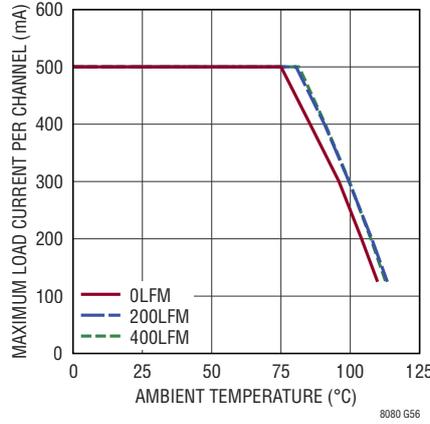
## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{\text{BUS}} = V_{\text{OUT1}} + 1\text{V}$ 。

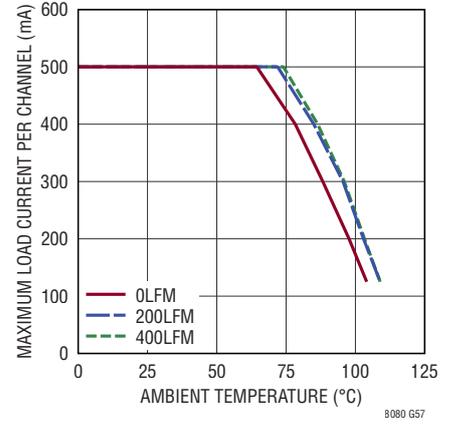
12V<sub>IN</sub>~3.3V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = 0\text{A}$ 、 $I_{\text{OUT1, 2}} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



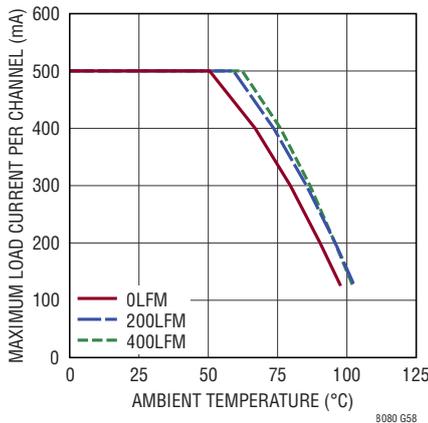
12V<sub>IN</sub>~3.3V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1, 2}} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



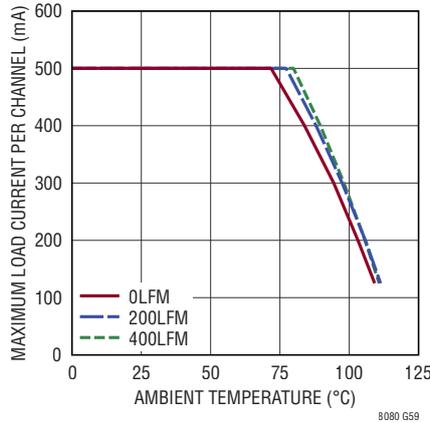
24V<sub>IN</sub>~3.3V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1, 2}} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



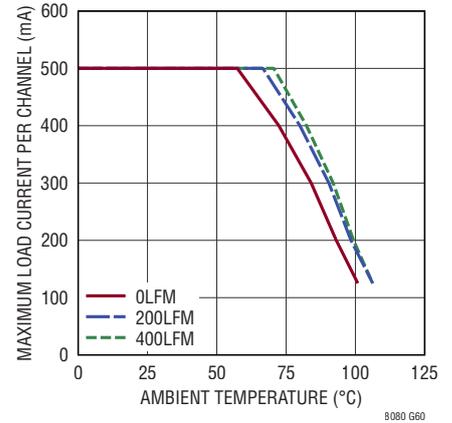
36V<sub>IN</sub>~3.3V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1, 2}} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



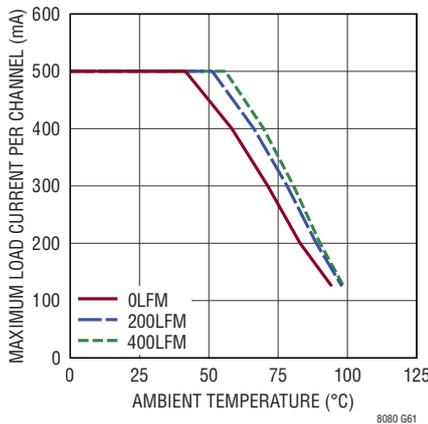
12V<sub>IN</sub>~5V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1, 2}} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



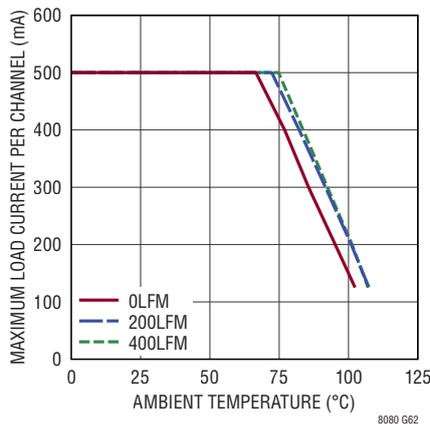
24V<sub>IN</sub>~5V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1, 2}} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



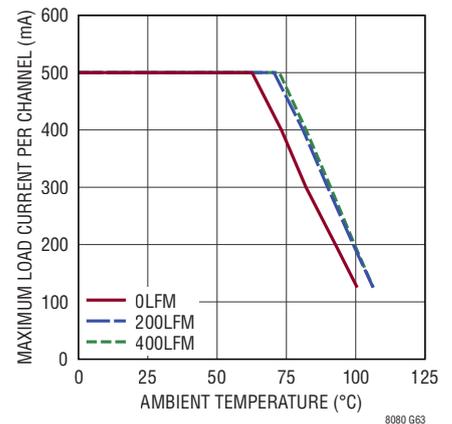
36V<sub>IN</sub>~5V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1, 2}} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



24V<sub>IN</sub>~8V<sub>OUT</sub>での  
熱ディレーティング、 $I_{\text{BUS}} = 0\text{A}$ 、  
 $I_{\text{OUT1, 2}} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



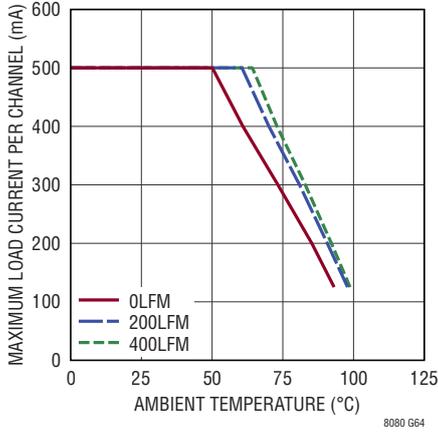
24V<sub>IN</sub>~8V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{\text{BUS}} = I_{\text{OUT1, 2}} = 0.5\text{A}$ 、  
DC3071A デモ・ボード使用



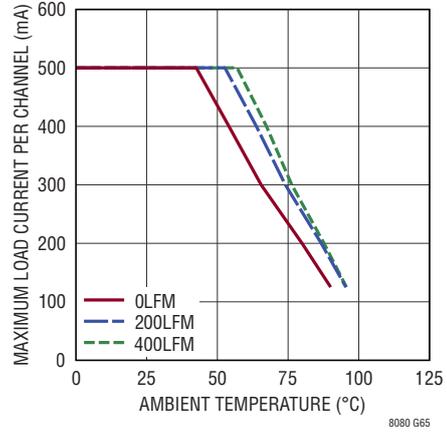
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{BUS} = V_{OUT1} + 1V$ 。

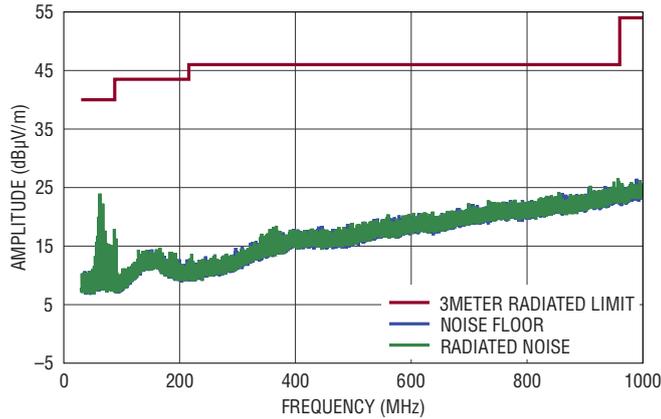
36V<sub>IN</sub>~8V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{BUS} = 0A$ 、 $I_{OUT1, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用



36V<sub>IN</sub>~8V<sub>OUT</sub>での  
熱ディレーティング、  
 $I_{BUS} = I_{OUT1, 2} = 0.5A$ 、  
DC3071A デモ・ボード使用

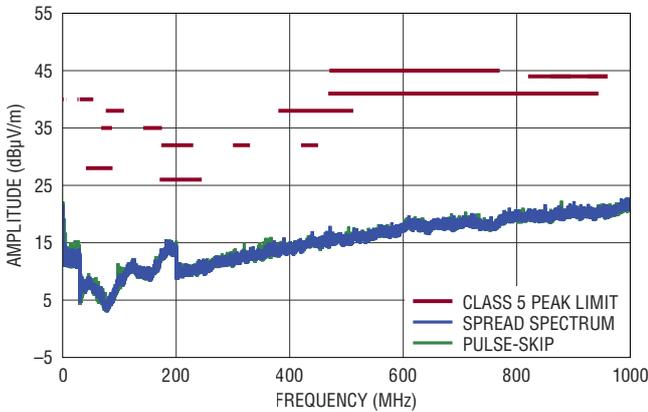


CISPR22 クラス B 放射



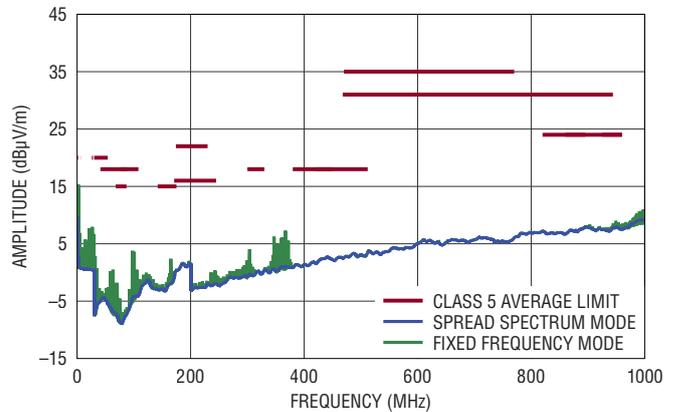
DC3071A DEMO BOARD  
 $V_{IN} = 24V$ ,  $V_{OUT1/2} = 3.3V$ ,  $I_{OUT1/2} = 500mA$

CISPR25 放射、クラス 5 ピーク限界値



DC3071A DEMO BOARD  
 $V_{IN} = 24V$ ,  $V_{OUT1/2} = 3.3V$ ,  $I_{OUT1/2} = 500mA$

CISPR25 放射、クラス 5 平均限界値



DC3071A DEMO BOARD  
 $V_{IN} = 24V$ ,  $V_{OUT1/2} = 3.3V$ ,  $I_{OUT1/2} = 500mA$

## ピン機能



µModule 製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。各パッケージのレイアウトをよく確認してください。

**V<sub>BUS</sub> (バンク1)** : スイッチング・レギュレータの出力、および LDO の入力。V<sub>BUS</sub> = 2.5V または (V<sub>OUT1</sub> + 1V) のどちらか高いほうの電圧。V<sub>BUS</sub> は、次式に基づいて電流を供給します。I<sub>BUS</sub>(MAX) = 1.5 - (I<sub>OUT1</sub> + I<sub>OUT2</sub>) (A)。これらのピンには、必要に応じてコンデンサを追加してください(推奨値については、表 1 を参照)。

**GND (バンク2、ピン A1、A6)** : これらの GND ピンは、LTM8080 と回路部品の下層のローカル・グランド・プレーンに接続します。ほとんどのアプリケーションでは、LTM8080 から出る熱流の大部分はこれらのパッドを通ります。そのため、プリント回路設計は、デバイスの熱性能に大きく影響します。詳細については、PCB レイアウトのセクションを参照してください。

**V<sub>OUTn</sub> (バンク3、バンク5)** : 電力出力ピン。これらのピンは、負荷に電力を供給します。安定性を向上させるには、20mΩ 未満の等価直列抵抗と 2nH 未満の等価直列インダクタンスを持つ最小 10µF の出力コンデンサを使用します。負荷過渡応答を大きくするには、ピーク電圧トランジェントを制限するために出力容量を大きくする必要があります。出力容量の詳細については、アプリケーション情報のセクションを参照してください。V<sub>OUT2</sub> 電圧は V<sub>OUT1</sub> 電圧以下にする必要があります。

**V<sub>IN</sub> (バンク4)** : V<sub>IN</sub> は、LTM8080 の内部レギュレータと内部パワー・スイッチに電流を供給します。これらのピンは、外付けの低 ESR コンデンサを使用して、すぐ近くでバイパスする必要があります(推奨値については表 1 を参照)。

**SS (ピン A2)** : SS ピンは、スイッチング・レギュレータでソフトスタートを実行するために使用します。2µA の内部プルアップ電流と、このピンに接続した外付けコンデンサを組み合わせると電圧ランプを生成します。ソフトスタートの立ち上がり時間は、式  $t = 0.39 \cdot C$  (C の単位は µF) で近似できます。このピンは、シャットダウン時およびフォルト状態時には内蔵の MOSFET によってグランド電位になります。低インピーダンス出力で駆動する場合は、直列抵抗を使用してください。このピンはフロート状態のままにしておくことができます。

**RUN (ピン A3)** : LTM8080 をシャットダウンするには、RUN ピンを 0.9V 未満に低下させます。通常動作時には、1.2V 以上の電圧に接続します。シャットダウン機能を使用しない場合は、このピンを V<sub>IN</sub> ピンに接続してください。

**SYNC (ピン B6)** : 外部クロック同期入力および動作モードの設定。このピンを使用して、次の 4 種類の動作モードを設定します。

1. Burst Mode<sup>®</sup> 動作。低出力負荷での Burst Mode 動作の場合は、このピンをグラウンドに接続します。これにより、超低静止電流が実現できます。
2. パルス・スキッピング・モード。このピンをフロートにすると、パルス・スキッピング・モードに設定されます。このモードでは、パルス・スキッピングが発生する前、低出力負荷になるまで最大周波数での動作が可能です。
3. スペクトラム拡散モード。このピンをハイ (2.9V ~ 4.2V) に接続すると、スペクトラム拡散変調を使用するパルス・スキッピング・モードにできます。
4. 同期モード。外部周波数に同期させるには、このピンをクロック信号源で駆動します。同期中、デバイスはパルス・スキッピング・モードで動作します。

**RT (ピン C6)** : RT ピンとグラウンドの間に抵抗を接続することで、LTM8080 のスイッチング周波数を設定します。抵抗値は、表 2 を使用し、目的のスイッチング周波数に基づいて求めます。このピンの容量は最小限にしてください。このピンは駆動しないでください。

**PGn (ピン G2、G5)** : パワー・グッド。PG は、出力電圧のレギュレーション状態を示すオープンコレクタのフラグです。PGFB が 300mV 未満になると PG はローになります。パワー・グッド機能が不要な場合は PG ピンをフロート状態にします。PG ピンと GND ピンの間には基板の寄生ダイオードが存在するため、通常動作時またはフォルト状態の間は、GND より 0.3V 以上低い電圧で PG を駆動しないでください。

## ピン機能

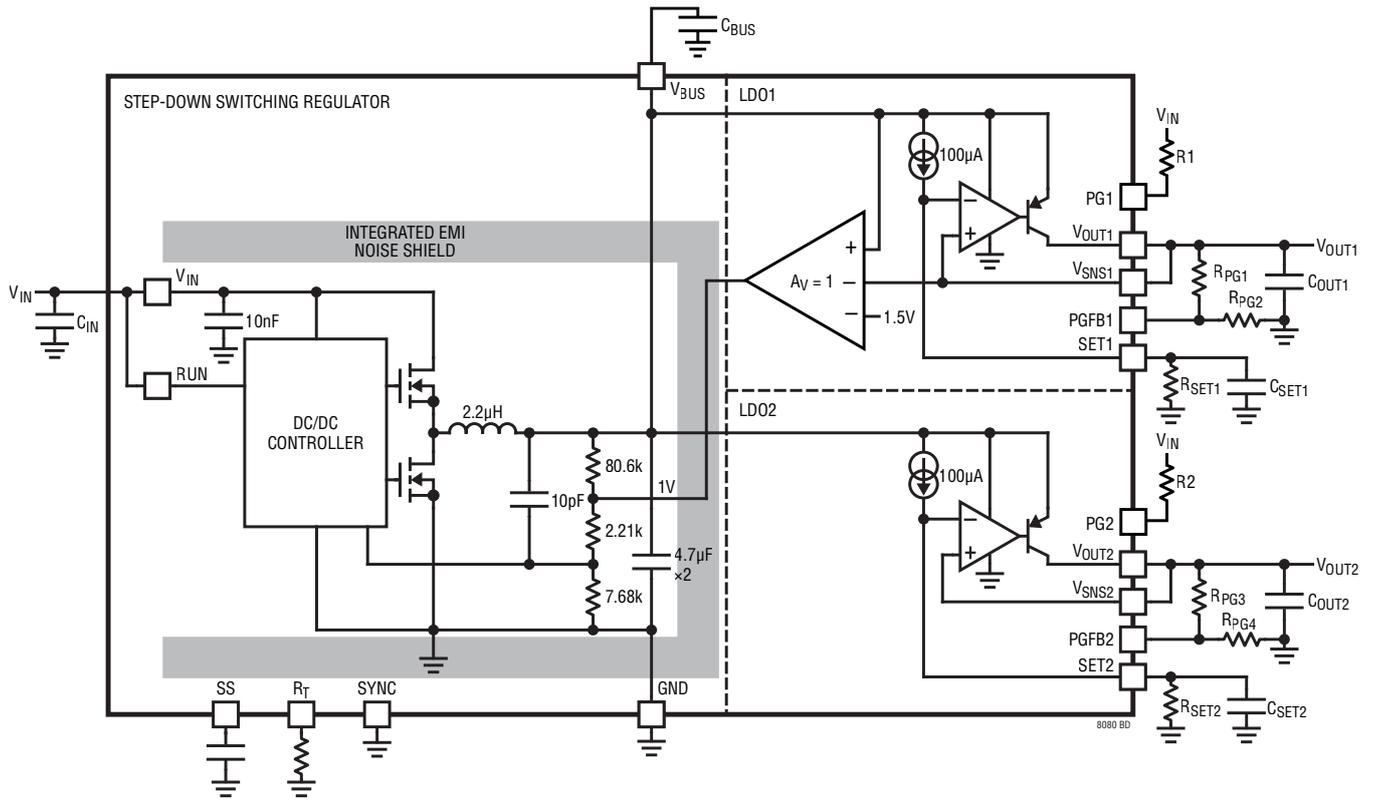
**PGFB<sub>n</sub> (ピン G3、G4) :** パワー・グッド・フィードバック。PGFBの電圧が増加して立上がりエッジで300mVを超えると、PGピンはハイになります。また、立下がりエッジには7mVのヒステリシスがあります。V<sub>OUT<sub>n</sub></sub>、PGFB、およびGNDの間に外付けの抵抗分圧器を接続することで、次の伝達関数を使用してパワー・グッド閾値を設定することができます。 $0.3V \cdot (1 + R_{PG1,3}/R_{PG2,4})$ 。また、[アプリケーション情報](#)のセクションで説明するように、PGFBを使用して高速スタートアップ回路を起動することができます。パワー・グッド機能と高速スタートアップ機能が不要な場合は、PGFBをV<sub>BUS</sub>に接続してください。PGFBピンとGNDピンの間には基板の寄生ダイオードが存在するため、通常動作時またはフォルト状態の間は、GNDより0.3V以上低い電圧でPGFBを駆動しないでください。

**V<sub>SNS<sub>n</sub></sub> (ピン H2、H5) :** 出力検出。これらのピンは、LDOのエラー・アンプへの非反転入力です。最適なトランジェント性能と負荷レギュレーションを実現するため、V<sub>SNS<sub>n</sub></sub>を出力コンデンサと負荷に直接ケルビン接続します。また、出力コン

デンサのGND接続とSETピン・コンデンサのGND接続を互いに直接接続します。V<sub>SNS<sub>n</sub></sub>ピンとGNDピンの間には基板の寄生ダイオードが存在するため、通常動作時またはフォルト状態の間は、GNDより0.3V以上低い電圧でV<sub>SNS<sub>n</sub></sub>を駆動しないでください。

**SET<sub>n</sub> (ピン H3、H4) :** これらのピンは、エラー・アンプの反転入力で、LDOのレギュレーションの設定値となります。SETは、GNDとの間に接続された外付け抵抗を通じて100μAの高精度電流を供給します。LDOの出力電圧は、 $V_{SET} = I_{SET} \cdot R_{SET}$ によって決まります。出力電圧範囲は0V~8Vです。SETとGNDの間にコンデンサを追加すると、ノイズ、PSRR、および過渡応答が向上しますが、スタートアップ時間が長くなります。最適な負荷レギュレーションを実現するため、SETピンの抵抗のグラウンド側を負荷に直接ケルビン接続します。SETピンとGNDピンの間には基板の寄生ダイオードが存在するため、通常動作時またはフォルト状態の間は、GNDより0.3V以上低い電圧でSETを駆動しないでください。

## ブロック図



## 動作

LTM8080は、 $40V_{IN}$ 、デュアル500mA / シングル1Aの超低ノイズ、超高PSRR  $\mu$ Moduleレギュレータです。LTM8080は、 $40V_{IN}$ の降圧 Silent Switcherレギュレータと2個の高性能、低ドロップアウト・リニア電圧レギュレータを内蔵したカスケード構造を採用しています。このデュアルLDOは、電源ノイズに敏感なアプリケーション向けに、超低ノイズと超高PSRRを実現するアナログ・デバイゼスのアーキテクチャを備えています。LTM8080は、スイッチング・レギュレータと2個のLDOで構成された統合型ソリューションで、両方のメリットを提供すると同時に、小型のサイズのままでPCBレイアウト感度の影響を大幅に低減します。

パッケージには、コントローラ、パワー・スイッチ、インダクタ、補助部品が含まれています。LTM8080は、広い入力電圧範囲で動作し、200kHz~2.2MHzのスイッチング周波数範囲と0V~8Vの広い出力電圧を実現します。

LTM8080は、電圧トラッキング機能を内蔵しており、 $V_{BUS}$ を $V_{SNS1}$ より1V高い電圧、または2.5Vのどちらか高いほうの電圧に自動的にセットします。これにより、優れたノイズ性能を実現し、消費電力を最小限に抑えます。

### スイッチング・レギュレータ

フロント・エンドのスイッチング・レギュレータは、非絶縁型の降圧スイッチングDC/DC電源で、最大1.5Aの連続電流を供給できます。連続電流は内部の動作温度に左右されます。 $V_{SNS1}$ が1.5Vより高い場合は、 $V_{BUS}$ は $V_{SNS1}$ より1V高い電圧になるようレギュレーションされます。 $V_{SNS1}$ が1.5Vより低い場合は、 $V_{BUS}$ は2.5Vにセットされます。入力電圧範囲は3.5V~40Vです。スイッチング・レギュレータが降圧コンバータであることを考慮すると、入力電圧は目的の出力電圧と負荷電流に対応できるだけの十分な高さであることが必要です。簡略化したブロック図を参照してください。

フロント・エンドのスイッチング・レギュレータには、電流モード・コントローラ、パワー・スイッチング素子、パワー・インダクタ、および適度な容量の入出力コンデンサが内蔵されています。このスイッチング・レギュレータは固定周波数のPWMレギュレータです。スイッチング周波数はRTピンとGNDの間に適切な値の抵抗を接続するだけで設定できます。

RUNピンは、スイッチング・レギュレータをシャットダウンするために使用し、これにより入力電流を数 $\mu$ Aまで低減することができます。

効率向上のため、軽負荷または無負荷の状況ではSYNCピンをGNDに接続することでスイッチング・レギュレータを自

動的にBurst Mode動作に切り替えることができます。バーストとバーストの間では、出力スイッチの制御に関連するすべての回路がシャットダウンし、入力電源電流がわずかに数 $\mu$ Aに減少します。

内部FBピンの電圧がローの場合は、発振器がスイッチング・レギュレータの動作周波数を低下させます。この周波数フォールドバックは、スタートアップ時および過負荷時の出力電流制御に役立ちます。

SSピンに電圧ランプを生成することでソフトスタートが実行されます。この電圧ランプは、内部の定電流によって充電された外付けコンデンサを使用して生成されます。

このスイッチング・レギュレータは、ジャンクション温度が高い場合にパワー・スイッチングを行わないようにするサーマル・シャットダウン機能を備えています。この機能が有効となる閾値は、通常動作との干渉を避けるため最高温度定格より高い値となっています。そのため、サーマル・シャットダウンが動作する状態で長時間または繰り返し動作するとデバイスの信頼性を損なう可能性があります。

### リニア電圧レギュレータ

バックエンドのリニア電圧レギュレータは、高性能の低ドロップアウト・リニア電圧レギュレータで、ノイズに敏感なアプリケーションに給電できるよう、超低ノイズ(10kHzで $2nV/\sqrt{Hz}$ )と超高PSRR(1MHzで76dB)を実現するアナログ・デバイゼスのアーキテクチャを備えています。LDOの出力は、後段に高性能レールtoレール電圧バッファが接続された高精度の電流源として設計されており、並列接続することでノイズの低減、出力電流の増加、およびPCBへの熱の拡散を容易に実現できます。また、高速スタートアップ機能とプログラマブルなパワー・グッド機能を備えています。

LDOは容易に導入可能で、高性能レギュレータに求められるあらゆる保護機能を内蔵しています。内蔵されている保護機能は、短絡保護、安全動作領域の保護、逆バッテリー保護、逆電流保護、およびヒステリシス付きのサーマル・シャットダウンです。

$V_{OUT1}$ 側のLDOにはVIOCトラッキング機能が内蔵されており、LDOの $V_{OUT1}$ に対する電位差を1Vの一定値に維持するようにフロント・エンドのスイッチング・レギュレータを制御します。これにより、消費電力を最小限に抑えます。

## アプリケーション情報

ほとんどのアプリケーションでは、設計プロセスは以下に概要を示すように簡単です。

1. 表1を参照し、目的の入力範囲と出力電圧を満たす行を見つけます。
2.  $C_{IN}$ 、 $C_{BUS}$ 、 $C_{OUT}$ 、 $C_{SET}$ 、 $R_{SET}$ 、 $R_T$ の推奨値を適用します。

これらの要素の組み合わせは適切な動作が実現できるようテストされていますが、目的のシステムのライン電源、負荷、環境などの条件に対しユーザの責任において動作が適切であることを検証してください。最大出力電流は、ジャンクション温度、入力電圧の大きさと出力電圧の大きさの関係、およびその他の要因によって決まる点に注意してください。値の指標として、**代表的な性能特性**のセクションのグラフを参照してください。

与えられた入力条件に対してLTM8080の効率が最適となる推奨周波数(およびそれに伴う $R_T$ 値)は、表1の $f_{sw}$ の列に示されています。同期機能を使用する場合は、これ以外の諸条件を満たす必要があります。詳細については**同期**のセクションを参照してください。

### コンデンサの選択に関する考慮事項

表1の $C_{IN}$ と $C_{OUT}$ のコンデンサの値は、対応する動作条件において推奨される最小値です。表1に示した値より小さい

コンデンサを採用することは、望ましくない動作の原因となる可能性があるため、推奨しません。必要に応じこれより大きな値を使用することは一般的に可能で、動的応答が向上する可能性があります。その場合でも、目的のシステムのライン電源、負荷、環境などの条件に対しユーザの責任において動作が適切であることを検証してください。

セラミック・コンデンサは小型、堅牢で、ESRが非常に小さいコンデンサです。ただし、すべてのセラミック・コンデンサが適しているわけではありません。X5RタイプおよびX7Rタイプは温度と印加電圧に対し安定で、信頼できる性能を持っています。Y5VやZ5Uなどのその他のタイプでは、コンデンサの温度係数と電圧係数が非常に大きくなっています。アプリケーション回路によっては、これらのコンデンサの公称容量にわずかな誤差があるだけで、予想を超える大きな出力電圧リップルが発生する原因となる可能性があります。

セラミック・コンデンサには圧電効果もあります。Burst Mode動作時のLTM8080のスイッチング周波数は、負荷電流に依存します。また、セラミック・コンデンサを可聴周波数で発振させて、可聴ノイズを発生することがあります。Burst Mode時のLTM8080は低い電流制限値で動作するので、通常は非常に静かでノイズが気になることはありませんが、可聴ノイズが許容できない場合は、 $V_{BUS}$ に高性能の電解コンデンサを使用してください。セラミック・コンデンサと低コストの電解コンデンサを並列に組み合わせることも可能です。

表1. 部品の推奨値と設定 ( $T_A = 25^\circ\text{C}$ )

$V_{IN}^*$ (V)	$V_{OUT}$ (V)	$V_{BUS}$ (V)	$R_{SET}$ (k $\Omega$ )	$C_{SET}$	$C_{IN}^{**}$	$C_{BUS}$	$C_{OUT}$	$f_{sw}$	$R_T$ (k $\Omega$ )
3.5 to 40	0.8	2.5	8.06	4.7 $\mu\text{F}$ 4V	1 $\mu\text{F}$ 50V	22 $\mu\text{F}$ 6.3V	10 $\mu\text{F}$ 4V	800kHz	52.3
3.5 to 40	1	2.5	10	4.7 $\mu\text{F}$ 4V	1 $\mu\text{F}$ 50V	22 $\mu\text{F}$ 6.3V	10 $\mu\text{F}$ 4V	800kHz	52.3
3.5 to 40	1.2	2.5	12.1	4.7 $\mu\text{F}$ 4V	1 $\mu\text{F}$ 50V	22 $\mu\text{F}$ 6.3V	10 $\mu\text{F}$ 4V	800kHz	52.3
3.5 to 40	1.5	2.5	15	4.7 $\mu\text{F}$ 4V	1 $\mu\text{F}$ 50V	22 $\mu\text{F}$ 6.3V	10 $\mu\text{F}$ 4V	800kHz	52.3
3.5 to 40	1.8	2.8	18.2	4.7 $\mu\text{F}$ 4V	1 $\mu\text{F}$ 50V	22 $\mu\text{F}$ 6.3V	10 $\mu\text{F}$ 4V	900kHz	46.4
4.5 to 40	2	3	20	4.7 $\mu\text{F}$ 4V	1 $\mu\text{F}$ 50V	22 $\mu\text{F}$ 6.3V	10 $\mu\text{F}$ 4V	1MHz	40.2
5 to 40	2.5	3.5	24.9	4.7 $\mu\text{F}$ 6.3V	1 $\mu\text{F}$ 50V	10 $\mu\text{F}$ 10V	10 $\mu\text{F}$ 6.3V	1.1MHz	36.5
6 to 40	3.3	4.3	33.2	4.7 $\mu\text{F}$ 6.3V	1 $\mu\text{F}$ 50V	10 $\mu\text{F}$ 10V	10 $\mu\text{F}$ 6.3V	1.2MHz	33.2
9 to 40	5	6	49.9	4.7 $\mu\text{F}$ 10V	1 $\mu\text{F}$ 50V	10 $\mu\text{F}$ 16V	10 $\mu\text{F}$ 10V	1.3MHz	30.1
15 to 40	8	9	80.6	4.7 $\mu\text{F}$ 16V	1 $\mu\text{F}$ 50V	10 $\mu\text{F}$ 16V	10 $\mu\text{F}$ 16V	1.5MHz	24.3

\*LTM8080は、もっと低い入力電圧で動作できる場合もありますが、スイッチング・サイクルがスキップされたり、動作周波数が低下したりする可能性があります。

\*\* バルクの入力コンデンサが必要です。

## アプリケーション情報

セラミック・コンデンサに関する最後の注意点は、LTM8080の最大入力電圧定格に関することです。セラミック入力コンデンサにパターンまたはケーブルのインダクタンスが組み合わさることにより、高いQ(不足減衰)のタンク回路が構成されます。LTM8080回路がライブ電源に接続された場合、入力電圧は公称値の2倍に達し、デバイスの定格を超える可能性があります。この状況は容易に回避可能です。[ホットプラグにおける安全性](#)のセクションを参照してください。

### 周波数の選択

LTM8080は固定周波数のPWMアーキテクチャを採用しており、RTピンとグラウンドの間に抵抗を接続することによって、200kHz~2.2MHzの範囲でスイッチング周波数を設定できます。[表2](#)に、RT抵抗値とそれによる周波数を示します。

表2. SW周波数とRT値の関係

f <sub>sw</sub> (MHz)	R <sub>T</sub> (kΩ)
0.2	221
0.3	143
0.4	110
0.5	86.6
0.6	71.5
0.7	60.4
0.8	52.3
0.9	46.4
1.0	40.2
1.2	33.2
1.4	27.4
1.6	23.7
1.8	20.5
2	18.2
2.2	16.2

### 動作周波数のトレードオフ

入出力動作条件に対し、[表1](#)に示す最適なRT値を使用することを推奨します。ただし、システム・レベルやその他の考慮事項によっては別の動作条件が必要となる場合があります。LTM8080は広い範囲の周波数に対応できる柔軟性を備えていますが、周波数を無計画に選択すると、特定の

動作条件やフォールト条件において好ましくない動作を示す原因となる可能性があります。周波数が高すぎると、効率が低下したり過剰な熱が発生したりすることがあります。また、出力が過負荷または短絡回路となっている場合にはLTM8080が損傷する可能性もあります。周波数が低すぎると、最終的に、V<sub>BUS</sub>のリプルが非常に大きくなったり、V<sub>BUS</sub>コンデンサが過大となったりするような設計となる可能性があります。

### 最大負荷

LTM8080が駆動できるチャンネルあたりの実用最大連続負荷は、定格では500mAとなっていますが、実際には内部電流制限値と内部温度の両方に依存します。内部電流制限値は、過負荷時や短絡回路時にLTM8080の損傷を防ぐよう設計されています。LTM8080の内部温度は、周囲温度、供給電力、システムのヒート・シンク能力によって異なります。例えば、出力電圧が8V、周囲温度が85°Cの場合、LTM8080が36V<sub>IN</sub>から供給できるのはせいぜい200mA程度で、これは500mAの連続電流定格より小さい値です。[代表的な性能特性](#)のセクションに示したディレーティング曲線を常に参照してください。

### 負荷分担

LTM8080の2つのチャンネルは、並列化することでより大きな電流を生成することができます。これを行うには、並列化する2つのチャンネルのV<sub>OUTn</sub>、V<sub>SNSn</sub>、V<sub>SETn</sub>ピンを互いに接続します。LTM8080出力の電流を均等化するため、V<sub>OUTn</sub>ピンは小さいPCBパターン(バラスト抵抗として使用)を使って互いに接続します。PCBパターンの抵抗を[表3](#)に示します(単位はmΩ/インチ)。

表3. PCBのパターン抵抗\*

WEIGHT (OZ)	10MIL WIDTH	20MIL WIDTH
1	54.3	27.1
2	27.1	13.6

\*パターン抵抗はmΩ/インチで測定されたものです。

それぞれの出力の最大オフセット電圧は2mVと小さいので、必要なバラスト抵抗は最小限の値に抑えられます。[図1](#)では、LTM8080の2つの出力にそれぞれ20mΩのPCBパターンによるバラスト抵抗が使用されており、最大負荷時に20%以上の精度で出力電流分担を実現しています。2つの20mΩ

## アプリケーション情報

の外付け抵抗による出力レギュレーションの低下は、1Aの最大電流でわずか10mVです。出力が3.3Vの場合、これによるレギュレーション精度への増加分はわずか0.3%です。V<sub>SNSn</sub>ピンは、それぞれのチャンネルの出力コンデンサに直接接続してください。LTM8080の2つのチャンネルを負荷分担用に構成した例は、[代表的な性能特性](#)のセクションに示しています。n個のチャンネルで負荷を分担し、1個のR<sub>SET</sub>抵抗を使用する場合、抵抗の値は**式1**で与えられます。

$$R_{SET} = \frac{V_{OUT}}{n \cdot 100\mu A} \quad (1)$$

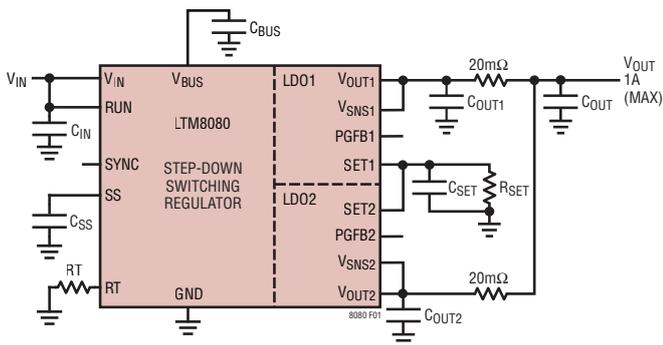


図1. LTM8080の2つのチャンネルを並列化

### Burst Mode 動作

軽負荷時の効率を上げるため、LTM8080はBurst Mode動作の設定が可能です。このモードは、入力静止電流を抑えながら、VBUSコンデンサを適切な電圧に充電された状態に保ちます。Burst Mode動作では、LTM8080は単一サイクルの電流バーストをVBUSコンデンサに送り、その後はスリープ期間に入ります。スリープ期間では、内部回路の大半がオフになり電力はVBUSコンデンサからLDOに供給されます。スリープ時にはVINの静止電流が大幅に減少するため、負荷電流が減少して無負荷状態に近づくにつれ、LTM8080がスリープ・モードで動作する時間の割合は増加し、平均入力電流は大きく減少します。その結果、軽負荷時の効率が向上します。Burst Mode動作はSYNCをGNDに接続すると有効になります。

### 最小入力電圧

LTM8080のフロント・エンドは降圧コンバータであるため、出力をレギュレーション状態に維持するには最低限のヘッドルームが必要です。適切な動作を維持するには入力が3.5Vを上回るようにしてください。電圧トランジェントやリップルの谷が原因で入力が3.5V未満になると、LTM8080がオフになる可能性があります。

### V<sub>BUS</sub>のソフトスタート

LTM8080では、SSピンによってV<sub>BUS</sub>電圧の上昇率を設定できます。2μAの内部電流により、SSピンが約3.1Vにプルアップされています。SSピンにコンデンサを外付けすると、V<sub>BUS</sub>をソフトスタートさせることができ、入力電源の電流サージを防ぐことができます。ソフトスタートによる電圧上昇時、V<sub>BUS</sub>電圧はSSピンの電圧に従って増加していきます。SS電圧が0.778Vを超えると、内部帰還電圧に引き継がれ、内部リファレンス電圧にレギュレーションされます。この機能が不要な場合は、SSピンをフロート状態のままにしておくことができます。

SSピンにはアクティブ・プルダウン回路が接続されています。この回路は、フォルト状態になると外付けのソフトスタート・コンデンサを放電し、フォルトが解消されると電圧上昇を再開します。ソフトスタート・コンデンサを放電させるようなフォルト状態になるのは、RUNピンがローに遷移した場合、VIN電圧が低くなりすぎた場合、またはサーマル・シャットダウンが発生した場合です。

出力のソフトスタート機能の詳細については、[SETピン\(バイパス\)容量: ノイズ、PSRR、過渡応答、V<sub>OUT</sub>のソフトスタート](#)のセクションを参照してください。

### プリバイアス出力

LTM8080はV<sub>OUT</sub>をV<sub>SET</sub>にレギュレーションするので、LTM8080の出力が目標の出力電圧より高くなると、出力を目標電圧にレギュレーションできなくなります。

V<sub>BUS</sub>を補助電源として使用することができるため、V<sub>BUS</sub>電圧がV<sub>BUS</sub>電圧の目標値より高くないように注意してください。フロント・エンドのスイッチング・レギュレータは、少量の電力を入力電源に戻すことにより、V<sub>BUS</sub>電圧を目標のV<sub>BUS</sub>電圧にレギュレーションしようとしています。入力電源に負荷がない場合、その電圧は上昇できます。入力電圧がLTM8080の絶対最大定格を超えるほど増加することのないように注意してください。

### 周波数フォールドバック

LTM8080には、短絡回路や出力過負荷状態時に内部の電力エレメントに加わる熱ストレスや電力ストレスを緩和するよう機能する、周波数フォールドバックが備わっています。スタートアップ時にも、負荷の出力容量が大きくなる可能性がある場合に供給電力を制限するため、周波数フォールドバックが作動します。SYNCピンにクロックを入力すると周波数フォールドバックは無効になります。

## アプリケーション情報

### 同期

低リップルのBurst Mode動作を選択するには、SYNCピンを0.4V未満の電圧に接続します(グラウンドまたはロジック・ロー出力のいずれかにかまいません)。LTM8080の発振器を外部周波数に同期させるには、矩形波(デューティ・サイクルが約20%~80%)をSYNCピンに接続します。矩形波の振幅の谷は0.4V未満、ピークは1.5Vを超えている必要があります。

LTM8080は200kHz~2.2MHzの範囲で同期できます。LTM8080は、外部クロックに同期しているときは軽出力負荷でBurst Mode動作に入りませんが、代わりにパルスをスキップしてレギュレーションを維持します。R<sub>T</sub>抵抗は、スイッチング周波数が最小同期入力以下となるように選ぶ必要があります。例えば、同期信号が500kHz以上の場合、500kHz以下の周波数となるR<sub>T</sub>を選択する必要があります。

LTM8080は、EMI/EMC放射を更に減らすためにスペクトラム拡散動作機能を備えています。スペクトラム拡散動作を有効にするには、SYNCピンに2.9V~4.2Vの電圧を加えます。このモードでは三角波周波数変調を使用し、R<sub>T</sub>によってプログラムされた値からその値より約20%高い値までの範囲でスイッチ周波数を変化させます。変調周波数は約3kHzです。スペクトラム拡散動作を選択するとBurst Mode動作は無効になり、デバイスはパルス・スキッピング・モードで動作します。

### PSRR

超高PSRRを達成するために必要となる面倒な作業のほとんどは、高度に統合化されたLTM8080によって解決できますが、最高のPSRR性能を得るには、LTM8080デモ・ボードのレイアウトと、表1に示した入出力コンデンサを使用することを推奨します。

### 出力ノイズ

LTM8080のバックエンドのリニア電圧レギュレータは、100μAの電流リファレンスを使用して出力電圧を決定します。この電流リファレンスは、20pA/√Hz(10Hz~100kHzの帯域幅で6nA<sub>RMS</sub>)のノイズ電流レベル(代表値)で動作します。電圧ノイズは、電流ノイズに抵抗値を掛け合わせた値に等し

いので、結果として、エラー・アンプのノイズと抵抗自体のノイズ√4kTR(ここでk=ボルツマン定数1.38・10<sup>-23</sup>J/K、Tは絶対温度)を合算したものの実効値となります。

従来のリニア電圧レギュレータは抵抗分圧器を使用して出力電圧をセットしますが、この方法では、リファレンスのノイズが追加され、このノイズが出力に混入します。LTM8080は、アナログ・デバイセズが特許を保有するユニティ・ゲイン・フォロワ・アーキテクチャを使用して出力電圧をセットします。この独自のアーキテクチャは、SETピンに存在するノイズが混入しないため、出力に印加されるノイズを最小限に抑えることができます。このため、コンデンサでSETピンの抵抗をバイパスした場合、出力ノイズは出力電圧の設定値に依存しません。結果として得られる出力ノイズは、エラー・アンプのノイズ(10kHz~1MHzで代表値2nV/√Hz)と0.8μV<sub>RMS</sub>(4.7μFのSETピン・コンデンサを10Hz~100kHzの帯域幅で使用した場合)によって決まります。複数のLTM8080の出力を並列接続すると、N個の出力で√Nだけノイズを低減できます。

様々な負荷電流とSETピン・コンデンサでのノイズ・スペクトル密度とRMS積分ノイズについては、[代表的な性能特性](#)のセクションを参照してください。

### SETピン(バイパス)容量: ノイズ、PSRR、過渡応答、V<sub>OUT</sub>のソフトスタート

SETピンのバイパス・コンデンサを使用すると、出力ノイズを低減できるだけでなく、PSRRとトランジェント性能も向上します。なお、バイパス・コンデンサのリークにより、LTM8080の出力のDCレギュレーション性能は低下します。コンデンサのリークが100nAあるだけでも0.1%のDC誤差が生じます。そのため、高品質で低リークのセラミック・コンデンサを使用することを推奨します。

また、SETピンのバイパス・コンデンサは、出力のソフトスタートと突入電流の制限にも使用できます。SETピンの抵抗とコンデンサで形成されるRC時定数によってソフトスタート時間を制御します。公称V<sub>OUT</sub>の0から90%に達するまでの上昇率は式2で与えられます。

$$t_{SS} \approx 2.3 \cdot R_{SET} \cdot C_{SET} \text{ (高速スタートアップ無効時) } \quad (2)$$

## アプリケーション情報

### V<sub>OUT</sub>の高速スタートアップ

低1/fノイズ(100Hz未満の周波数において)が要求される超低ノイズのアプリケーションでは、最大22μFの大容量のSETピン・コンデンサが必要となります。これにより、一般的にはレギュレータのスタートアップ時間が大幅に増加しますが、LTM8080にはスタートアップ時にSETピン電流を約2mAまで増加させる高速スタートアップ回路が内蔵されています。

レギュレータが電流制限、ドロップアウト、またはサーマル・シャットダウンの状態にあるか、入力電圧が最小V<sub>IN</sub>を下回っている状態であるのでない限り、2mAの電流源は、それぞれのPGFBが300mV未満である間、SETピンに充電し続けます。

高速スタートアップ機能を使用しない場合は、PGFB<sub>n</sub>をV<sub>BUS</sub>またはV<sub>OUT</sub>に接続し、300mVを上回る出力電圧にします。これにより、パワー・グッド機能も無効化されるので注意してください。

### プログラマブルなパワー・グッド

パワー・グッド閾値は、2つの外付け抵抗、R<sub>PG1,3</sub>およびR<sub>PG2,4</sub>([ブロック図](#)と[式3](#)を参照)の比によって設定できます。

$$V_{OUT}(PG\_THRESHOLD) = 0.3V \cdot \left(1 + \frac{R_{PG1,3}}{R_{PG2,4}}\right) - I_{PGFB} \cdot R_{PG1,3} \quad (3)$$

PGFBピンの電圧が300mVより大きくなると、これに対応するオープンコレクタのPGピンがアサート解除され、高インピーダンスになります。パワー・グッド・コンパレータは7mVのヒステリシスと5μsのデグリッチを持っています。抵抗分圧ネットワークの値を決める際には、PGFBピンの電流(I<sub>PGFB</sub> = 25nA、代表値)を考慮する必要があります。R<sub>PG2,4</sub>が30k未満の場合は、PGFBピンの電流(I<sub>PGFB</sub>)を無視できます。パワー・グッド機能が不要な場合は、PGピンをフロート状態にします。プログラマブルなパワー・グッド機能と高速スタートアップ機能は、300mV未満の出力電圧では無効化されることに注意してください。

### PCBレイアウト

PCBレイアウトに関する問題のほとんどは、LTM8080の高レベルの集積によって緩和もしくは除去されています。しかしながら、LTM8080はスイッチング電源であり、EMIを最小化し適切な動作を確保するための注意が必要です。集積レベルが高いとはいえ、レイアウトが無計画であったり粗雑であったりすると、仕様規定された動作を実現できない可能性があります。推奨レイアウトについては[図2](#)を参照してください。グラウンディングやヒート・シンクが許容可能なものであることを確認してください。

留意すべきいくつかのルールは次のとおりです。

1. C<sub>SET</sub>、R<sub>SET</sub>、C<sub>OUT</sub>、C<sub>BUS</sub>、R<sub>T</sub>は、それぞれ対応するピンのできるだけ近くに配置します。
2. C<sub>IN</sub>コンデンサはLTM8080のV<sub>IN</sub>とGNDの接続部のできるだけ近くに配置します。
3. C<sub>OUT</sub>コンデンサはLTM8080のV<sub>OUT</sub>とGNDの接続部のできるだけ近くに配置します。
4. C<sub>IN</sub>コンデンサとC<sub>BUS</sub>コンデンサはそれらのグラウンド電流がLTM8080の直近または下を流れるように配置します。
5. すべてのGND接続部を最上層のできるだけ大きなベタ銅箔またはプレーン面に接続してください。外部部品とLTM8080の間のグラウンド接続が断線しないようにしてください。
6. ビアを使用してGND銅領域を基板の内部グラウンド・プレーンに接続します。このようなGNDビアを多数配置することにより、プリント回路基板の内層プレーンとの良好なグラウンド接続および熱経路を実現できます。[図2](#)のサーマル・ビアの位置と密度に注意を払ってください。LTM8080は、電力処理を行う内蔵部品の近くにビアがあるため、その場所の内部GNDプレーンに接続されたビアによるヒート・シンクのメリットを生かすことができます。サーマル・ビアの最適な数はプリント回路基板の設計に依存します。例えば、非常に小さいビア・ホールを使用する基板もあります。その場合、大きなホールを使用する基板よりも多くのサーマル・ビアを使用する必要があります。

## アプリケーション情報

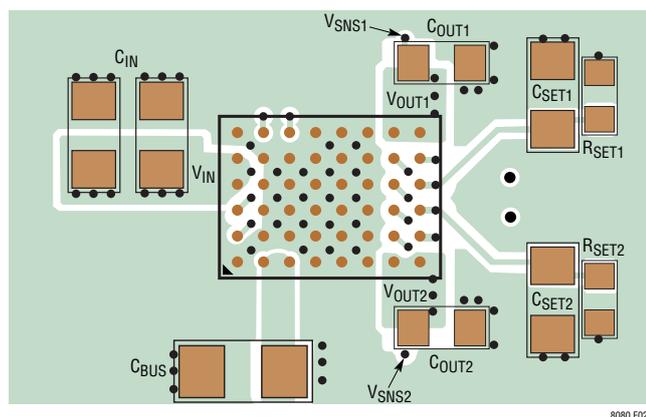


図2. 推奨外部部品、GNDプレーン、サーマル・ビアを示したレイアウト

### ホットプラグにおける安全性

セラミック・コンデンサは小型、堅牢、低インピーダンスという特長があるため、LTM8080の入力バイパス・コンデンサの有力な選択肢となります。ただしこのようなコンデンサは、LTM8080がライブ電源に接続されている場合には問題を引き起こす可能性があります（詳細については、アナログ・デバイゼスのアプリケーション・ノート88を参照してください）。低損失のセラミック・コンデンサと、電源と直列の浮遊インダクタンスとを組み合わせただけでは不足減衰のタンク回路が生じ、LTM8080の $V_{IN}$ ピンが通常の入力電圧の2倍以上にまで上昇することで、LTM8080の定格を超えて損傷を与える可能性があります。入力電源の制御が良好でない場合やLTM8080がライブ電源にホットプラグされる場合は、このオーバーシュートを防止するよう入力ネットワークを設計する必要があります。これは、小型の抵抗を $V_{IN}$ に直列に挿入することで実現できますが、入力電圧オーバーシュートを制御する最も一般的な方法は、電解バルク・コンデンサを $V_{IN}$ 回路に追加することです。このコンデンサは等価直列抵抗が比較的高いため、回路を減衰し電圧オーバーシュートを低減できます。コンデンサを追加すると低周波数のリップル・フィルタリング機能が向上し、回路の効率も若干向上できます。ただし、回路の中で最も大型の部品となる可能性があります。

### 熱に関する考慮事項

高い周囲温度で動作させる必要がある場合は、LTM8080の出力電流をデレーティングする必要があります。電流デレーティングの量は入力電圧、出力電力、周囲温度に

よって異なります。代表的な性能特性のセクションに示したデレーティング曲線をガイドとして使用できます。これらのグラフは、LTM8080を65.8cm<sup>2</sup>の4層FR4プリント回路基板に実装して測定したものです。その他のサイズや層数の基板を使用すると熱特性が異なる可能性があります。そのため、目的のシステムのライン電源、負荷、環境などの動作条件に対し、ユーザの責任において動作が適切であることを検証してください。

実際のアプリケーションに対する精度と忠実度を向上するため、多くの設計者がFEA(有限要素解析)を使用して熱性能を予測しています。データシートには、一般的に以下の3つの熱係数が示されています。

1.  $\theta_{JA}$  – ジャンクションから周辺への熱抵抗
2.  $\theta_{Jcbot}$  – ジャンクションから製品ケース底部までの熱抵抗
3.  $\theta_{Jctop}$  – ジャンクションから製品ケース上部までの熱抵抗

これらの係数の意味はわかりやすいように思われますが、JEDECでは混乱や矛盾を避けるためそれぞれを定義しています。これらの定義はJESD 51-12に示されており、以下のように引用もしくは言い換えることができます。

1.  $\theta_{JA}$  は、1立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲温度の間の空気熱抵抗です。この環境は「静止空気」と呼ばれることもありますが、実際には自然対流により空気の動きが生じます。この値はパーツをJESD 51-9定義のテスト基板にマウントして得られたものであり、実際のアプリケーションや現実的な動作条件を反映したものではありません。
2.  $\theta_{Jcbot}$  は、デバイスの消費電力のすべてがパッケージ底部まで流れる場合のジャンクションと基板の間の熱抵抗です。標準的な $\mu$ Moduleレギュレータでは熱の大半がパッケージの底面から放出されますが、周囲環境への熱の放出も必ず発生します。結果として、この熱抵抗の値はパッケージの比較には有用な場合がありますが、テストの条件は一般にはユーザのアプリケーションに即したものではありません。

## アプリケーション情報

3.  $\theta_{Jc\text{top}}$  は、デバイスの消費電力のほぼすべてがパッケージ上部まで流れるものとして定められます。標準的な  $\mu\text{Module}$  レギュレータの電気的接続はパッケージの底面で行われるので、熱の大半がジャンクションからデバイス上面へ流れるような形でアプリケーションが動作することは稀です。 $\theta_{Jc\text{bot}}$  の場合のように、この値はパッケージの比較には有用な場合がありますが、テストの条件は一般にはユーザのアプリケーションに即したものではありません。

こうした定義を見ると、これらの熱係数のいずれも  $\mu\text{Module}$  レギュレータの実際の物理動作条件を反映していないことは明らかです。したがって、これらのいずれかを個別に使用して製品の熱性能を正確に予測することはできません。同様に、いずれか1つの係数を使用して製品データシートに記載されたジャンクション温度と負荷の関係を示すグラフに関係付けることは不適切です。これらの係数を用いる唯一の適切な方法は、熱抵抗のすべてを同時に考慮する FEA などの詳細な熱解析を実行することです。

これらの主要な熱抵抗の概要を図3に図示します。パッケージ側面から流れる熱など、一部の熱抵抗要素は JEDEC 規格では定義されておらず、図示されていません。青色で示した抵抗は  $\mu\text{Module}$  内部にあるもので、緑色は外側にあるものです。

LTM8080 のダイ温度は、最大定格より低くなければなりません。そのため、回路のレイアウト時においては、LTM8080 の良好なヒート・シンクが確保できるよう注意を払う必要があります。LTM8080 からの熱流の大部分はパッケージ底部とパッドを通じてプリント回路基板に流れます。したがって、プリント回路基板の設計に問題があると過剰な熱が生じ、性能や信頼性の低下につながります。プリント回路基板設計の推奨事項については、[PCB レイアウト](#) のセクションを参照してください。

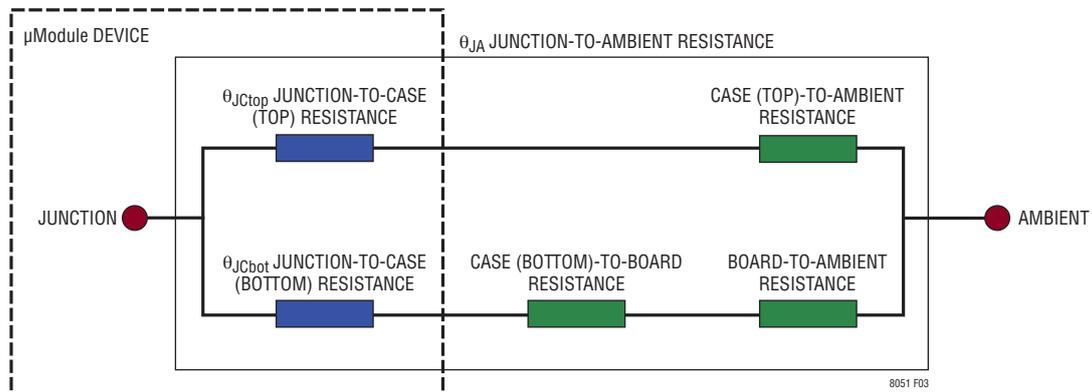
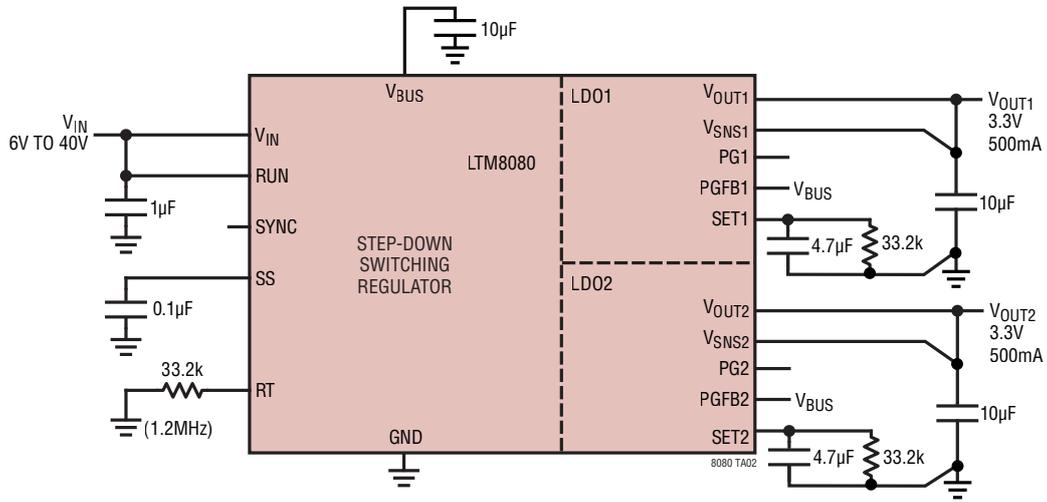


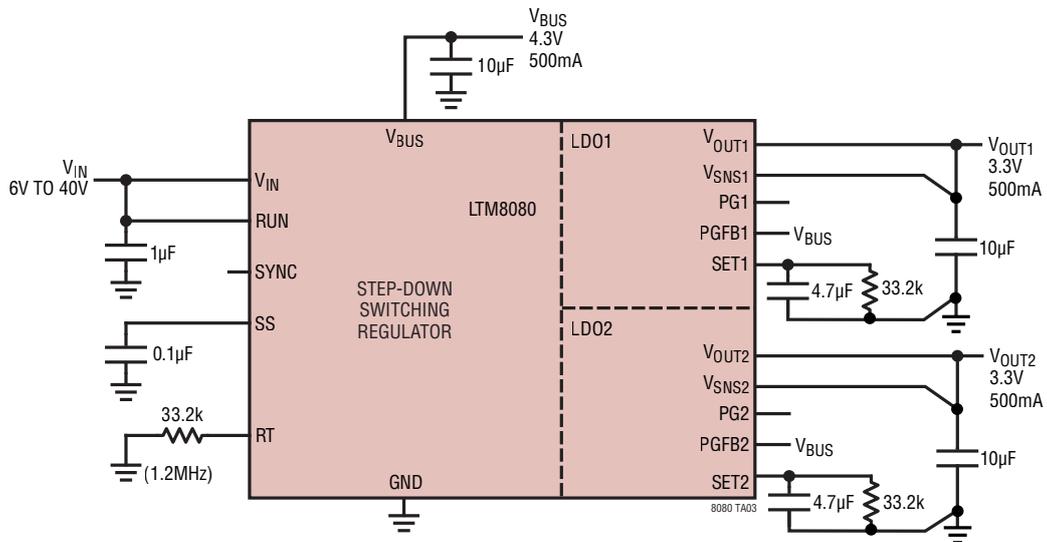
図3. 熱係数の概要を示す図、JESD51-12の用語を含む

## 標準的応用例

6V~40Vの入力によるデュアル3.3V LDO出力

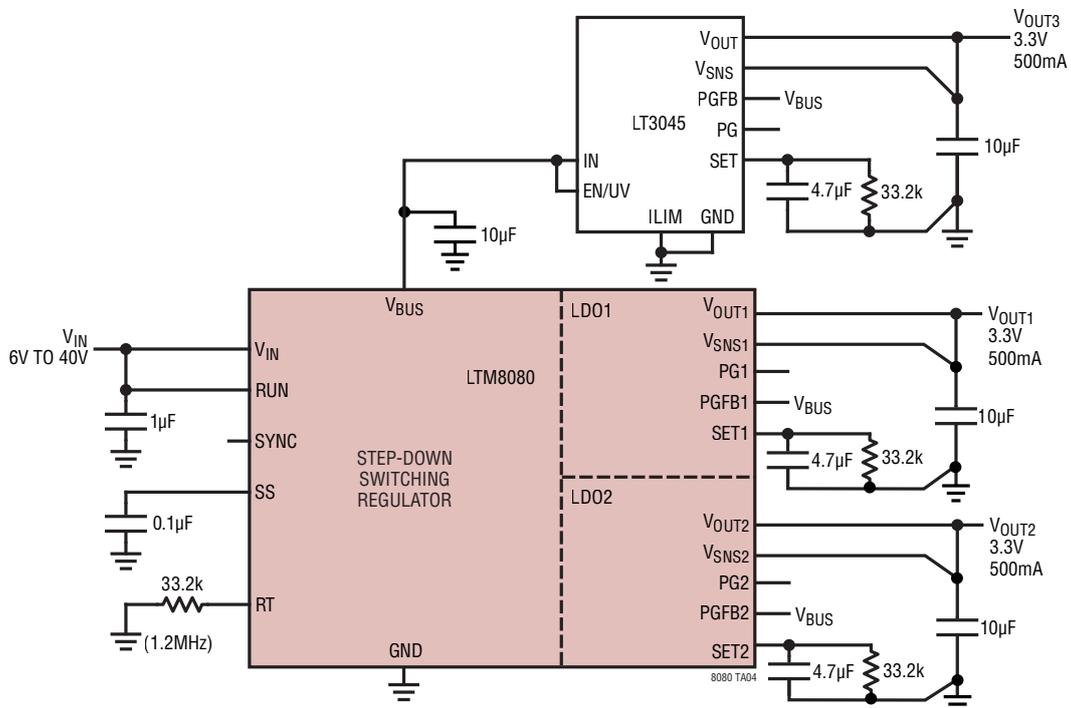


6V~40Vの入力による4.3Vのスイッチャ出力とデュアル3.3V LDO出力

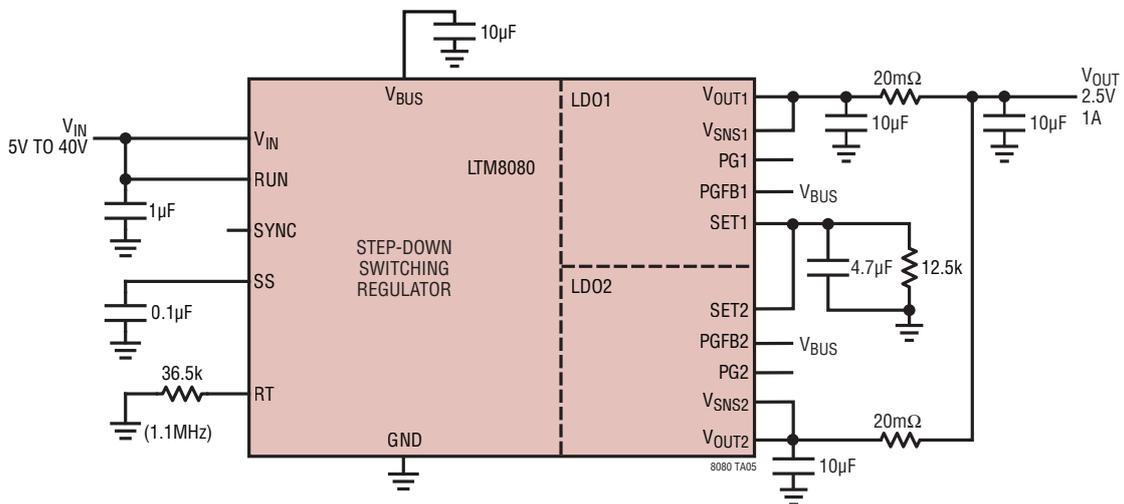


## 標準的応用例

6V~40Vの入力によるトリプル3.3V LDO出力



LDOを並列接続したシングル2.5V、1A出力



## パッケージの説明



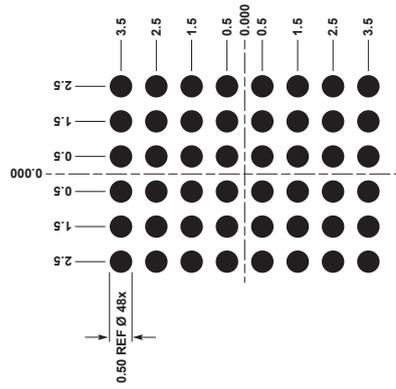
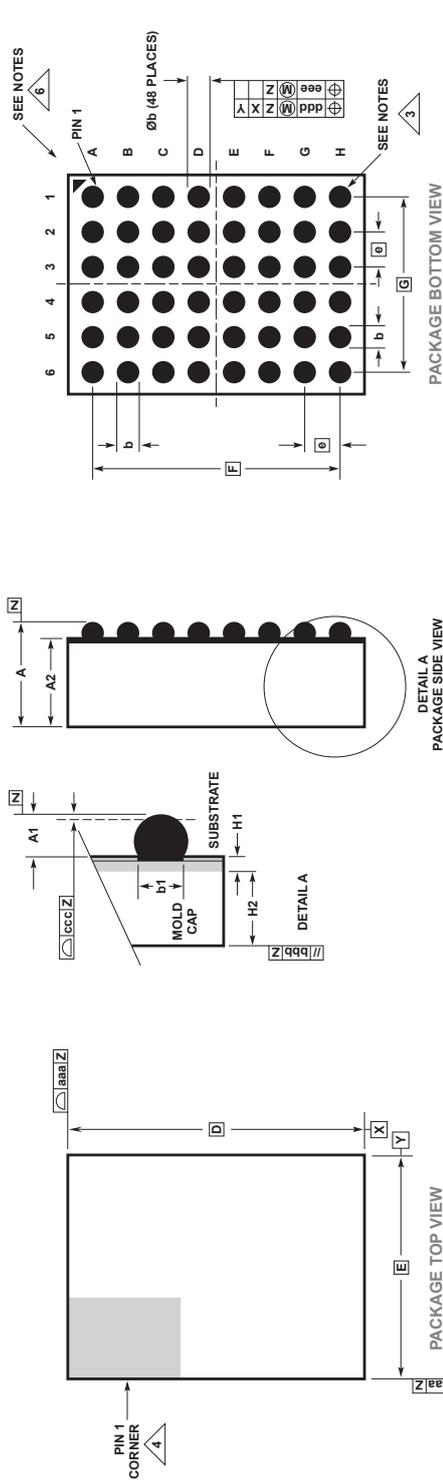
μModule 製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。各パッケージのレイアウトをよく確認してください。

表 4. LTM8080 のピンアウト (ピン番号順)

PIN	PIN NAME	PIN	PIN NAME	PIN	PIN NAME	PIN	PIN NAME	PIN	PIN NAME	PIN	PIN NAME	PIN	PIN NAME	PIN	PIN NAME
A6	GND	B6	SYNC	C6	RT	D6	GND	E6	GND	F6	GND	G6	V <sub>OUT1</sub>	H6	V <sub>OUT1</sub>
A5	V <sub>IN</sub>	B5	GND	C5	GND	D5	GND	E5	GND	F5	GND	G5	PG1	H5	V <sub>SNS1</sub>
A4	V <sub>IN</sub>	B4	GND	C4	GND	D4	GND	E4	GND	F4	GND	G4	PGFB1	H4	SET1
A3	RUN	B3	GND	C3	GND	D3	GND	E3	GND	F3	GND	G3	PGFB2	H3	SET2
A2	SS	B2	GND	C2	GND	D2	GND	E2	GND	F2	GND	G2	PG2	H2	V <sub>SNS2</sub>
A1	GND	B1	V <sub>BUS</sub>	C1	V <sub>BUS</sub>	D1	GND	E1	GND	F1	GND	G1	V <sub>OUT2</sub>	H1	V <sub>OUT2</sub>

パッケージの説明

48-Ball Chip Scale Package Ball Grid Array [CSP\_BGA]  
 9mm x 6.25mm x 3.32mm  
 (Reference DWG # 05-08-1999)



SYMBOL	DIMENSIONS			NOTES
	MIN	NOM	MAX	
A	3.12	3.32	3.52	
A1	0.40	0.50	0.60	BALL HT
A2	2.72	2.82	2.92	
b	0.50	0.60	0.70	BALL DIMENSION
b1	0.47	0.50	0.53	PAD DIMENSION
D		9.00		
E		6.25		
e		1.00		
F		7.00		
G		5.00		
H1		0.32 REF		SUBSTRATE THK
H2		2.50 REF		MOLD CAP HT
aaa			0.15	
bbb			0.10	
ccc			0.20	
ddd			0.25	
eee			0.10	
				TOTAL NUMBER OF BALLS: 48

- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994
  2. ALL DIMENSIONS ARE IN MILLIMETERS
  3. BALL DESIGNATION PER JEP95
  4. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE PIN 1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE
  5. PRIMARY DATUM -Z- IS SEATING PLANE
  6. PACKAGE ROW AND COLUMN LABELING MAY VARY AMONG µModule PRODUCTS. REVIEW EACH PACKAGE LAYOUT CAREFULLY

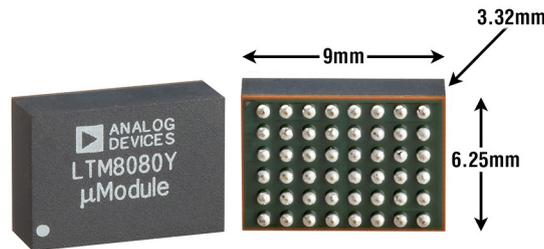
05-10-2022-C

## 改訂履歴

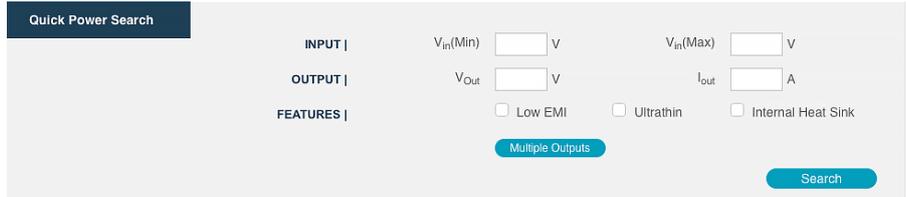
REV	DATE	DESCRIPTION	PAGE NUMBER
0	11/22	Initial Release	—

## パッケージ写真

製品マーキングはインク・マーキングまたはレーザ・マーキングです。



## 設計リソース

SUBJECT	DESCRIPTION
<a href="#">μModule Design and Manufacturing Resources</a>	<p><b>Design:</b></p> <ul style="list-style-type: none"> <li>• Selector Guides</li> <li>• Demo Boards and Gerber Files</li> <li>• Free Simulation Tools</li> </ul> <p><b>Manufacturing:</b></p> <ul style="list-style-type: none"> <li>• Quick Start Guide</li> <li>• PCB Design, Assembly and Manufacturing Guidelines</li> <li>• Package and Board Level Reliability</li> </ul>
<a href="#">μModule Regulator Products Search</a>	<ol style="list-style-type: none"> <li>1. Sort table of products by parameters and download the result as a spread sheet.</li> <li>2. Search using the Quick Power Search parametric table.</li> </ol>  <p>The screenshot shows a search interface with the following fields and options:</p> <ul style="list-style-type: none"> <li><b>INPUT  </b> <math>V_{in}(Min)</math> [ ] V, <math>V_{in}(Max)</math> [ ] V</li> <li><b>OUTPUT  </b> <math>V_{out}</math> [ ] V, <math>I_{out}</math> [ ] A</li> <li><b>FEATURES  </b> <ul style="list-style-type: none"> <li><input type="checkbox"/> Low EMI</li> <li><input type="checkbox"/> Ultrathin</li> <li><input type="checkbox"/> Internal Heat Sink</li> </ul> </li> </ul> <p>Buttons: Multiple Outputs, Search</p>
<a href="#">Digital Power System Management</a>	Analog Devices' family of digital power supply management ICs are highly integrated solutions that offer essential functions, including power supply monitoring, supervision, margining and sequencing, and feature EEPROM for storing user configurations and fault logging.

## 関連製品

製品番号	概要	注釈
<a href="#">LTM8063</a>	40V、2A 降圧 Silent Switcher μModuleレギュレータ	$3.2V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 15V$ 、 $4mm \times 6.25mm \times 2.22mm$ BGAパッケージ
<a href="#">LTM8065</a>	40V、2.5A 降圧 Silent Switcher μModuleレギュレータ	$3.4V \leq V_{IN} \leq 40V$ 、 $0.97V \leq V_{OUT} \leq 18V$ 、 $6.25mm \times 6.25mm \times 2.32mm$ BGAパッケージ
<a href="#">LTM8053</a>	40V、3.5A 降圧 Silent Switcher μModuleレギュレータ	$3.4V \leq V_{IN} \leq 40V$ 、 $0.97V \leq V_{OUT} \leq 15V$ 、 $6.25mm \times 9mm \times 3.32mm$ BGA
<a href="#">LTM8078</a>	40V、デュアル 1.4A 降圧 Silent Switcher μModuleレギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 10V$ 、 $6.25mm \times 6.25mm \times 2.32mm$ BGAパッケージ
<a href="#">LTM8024</a>	40V、デュアル 3.5A 降圧 Silent Switcher μModuleレギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 $9mm \times 11.25mm \times 3.32mm$ BGAパッケージ
<a href="#">LTM8051</a>	40V、クワッド 1.2A 降圧 Silent Switcher μModuleレギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 $6.25mm \times 11.25mm \times 2.32mm$ BGAパッケージ
<a href="#">LTM8060</a>	40V、クワッド 3A 降圧 Silent Switcher μModuleレギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 $11.9mm \times 16mm \times 3.32mm$ BGAパッケージ