



高集積の 4 チャンネル・シーケンサおよび 監視回路 IC

MAX16165/MAX16166

概要

MAX16165/MAX16166 は、最大 5 つの電圧を監視し、最大 4 つの電圧をシーケンスします。これらのデバイスは各電源のオン時に調整可能な遅延を可能にすると共に、入力電圧 V_{DD} を含む各電源電圧を監視します。

MAX16165/MAX16166 は 2.7V~16V の電源範囲で動作します。また、内部レギュレータ出力 (ABP) を備えており、内部回路に給電を行い、1mA 以上の追加の電流を任意の外部回路に供給します。

シーケンス処理は 2 つの入力 (ON および $\overline{\text{OFF}}$) によって実現されます。ON 入力の立上がりエッジで各チャンネルのパワーオン・シーケンス処理が開始し、 $\overline{\text{OFF}}$ 入力の立下がりエッジでパワーオフ・シーケンス処理が開始します。パワーオン・シーケンス中、すべての電圧が最終値に到達すると、シーケンス処理完了出力 DONE がハイにアサートし、更にリセット遅延タイマーの経過後にパワーOK (POK) 出力がアサートしてマイクロコントローラ (μC) の動作が可能になります。いずれかの電圧がスレッショルドを下回った場合、リセット出力がアサートし、すべての電圧供給がオフになります。シーケンサによるパワーオフ・シーケンス処理の開始時、MAX16165/MAX16166 は出力を逆順にシーケンスできます。

利用可能な出力オプションには、オープン・ドレイン (MAX16165) とプッシュプル (MAX16166) があります。MAX16165/MAX16166 は回数無制限のデジタイゼーションが可能で、システム内の任意の数の電圧を制御できます。

MAX16165/MAX16166 は双方向アクティブ・ロー $\overline{\text{FAULT}}$ 入出力を備え、何らかのフォルト状態時にローにアサートします。 $\overline{\text{FAULT}}$ は、UVSET 入力での低電圧発生の際はローのままになり、その他すべての $\overline{\text{FAULT}}$ 状態時にはワンショット出力になります。外部信号によって $\overline{\text{FAULT}}$ をローに引き下げると、すべての出力が即座にディスエーブルされます。MAX16165/MAX16166 は、20 バンプ・ウェハ・レベル・パッケージ (WLP) (1.63mm × 2.03mm) および 20 ピン TQFN パッケージ (4mm × 4mm) で提供されます。このデバイスは、-40°C~+125°C の動作温度範囲で完全に仕様規定されています。

アプリケーション

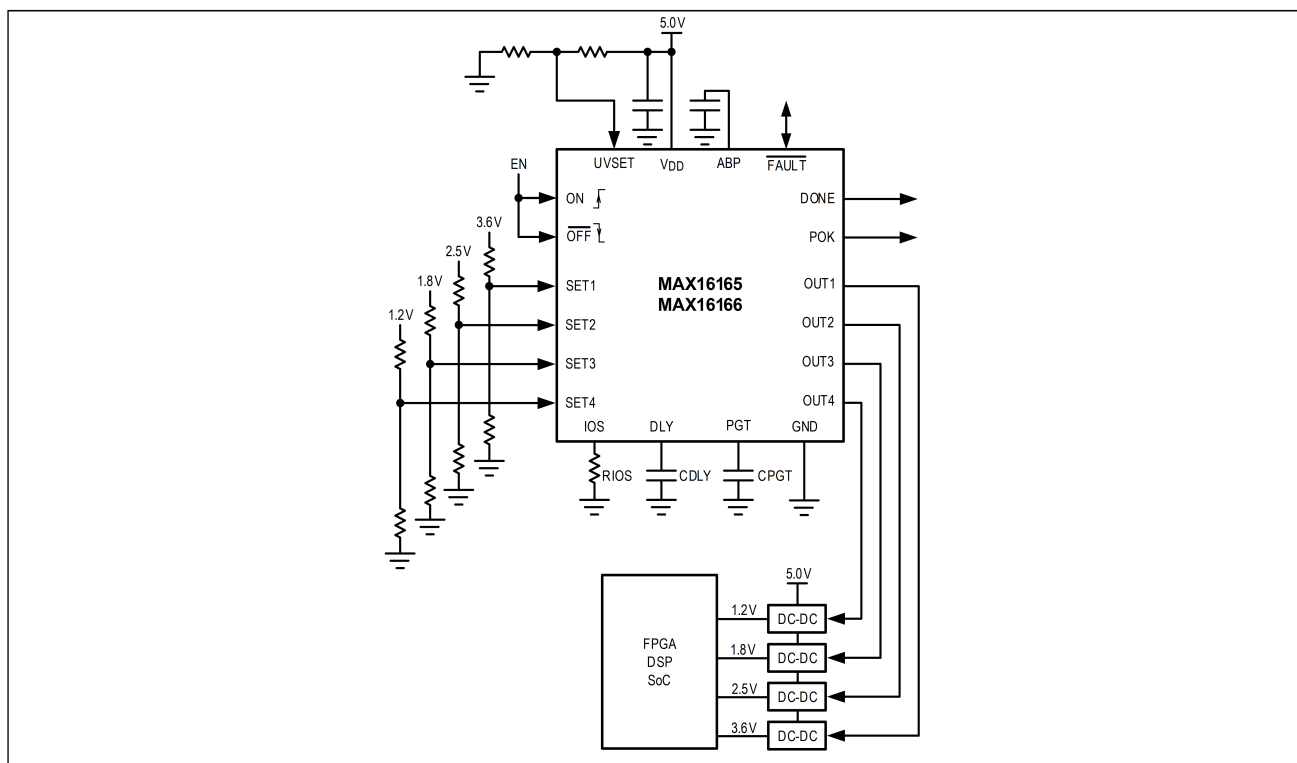
- マルチ電源システムのラッチアップ防止および突入電流保護
- FPGA/ASIC 電源のシーケンス処理
- サーバーおよびセキュリティ・カメラ
- 試験装置
- ネットワーク機器
- 産業用センサーおよびモーター制御

特長と利点

- 広い動作電圧範囲: 2.7V~16.0V
- 最大 5 つの電圧を監視
- 最大 4 つの電圧をシーケンス
- 逆順または同時のパワーオフ
- 無制限のデジタイゼーション
- コンデンサで調整可能なシーケンス処理遅延
- コンデンサで調整可能なパワーグッド・タイムアウト
- 抵抗で設定可能な電源オンおよびオフスレッショルド
- オープン・ドレイン (MAX16165) / プッシュプル (MAX16166) 出力
- POK 出力によるシステム・マイクロコントローラのリセット
- 双方向 $\overline{\text{FAULT}}$ 入出力
- 4 × 5 バンプ WLP および 20 ピン TQFN パッケージ
- 動作温度範囲: -40°C~+125°C

オーダー情報はデータシート末尾に記載されています。

標準アプリケーション回路



絶対最大定格

V _{DD} ~ GND	-0.3V ~ +30V
OUT ₋ (Open-drain) ~ GND	-0.3V ~ +30V
OUT ₋ (Push-pull) ~ GND	-0.3 ~ Min.(V _{ABP} + 0.3V, +6V)
DONE、POK (Open-drain) ~ GND	-0.3V ~ +6V
DONE (Push-pull) ~ GND	-0.3 ~ Min.(V _{ABP} + 0.3V, +6V)
POK (Push-pull) ~ GND	-0.3 ~ Min.(V _{ABP} + 0.3V, +6V)
SET ₋ 、 <u>FAULT</u> 、ON、 <u>OFF</u> ~ GND	-0.3V ~ 6V
UVSET、ABP、IOS、DLV、PGT ~ GND	-0.3V ~ +6V

入出力電流	20mA
連続消費電力 (WLP、多層基板) (T _A = +70°C (+70°C 以上では 18.02mW/°C でディレーティング))	1441.7mW
連続消費電力 (TQFN、多層基板) (T _A = +70°C (+70°C 以上では 25.60mW/°C でディレーティング))	2051.3mW
動作温度範囲	-40°C ~ +125°C
ジャンクション温度	+150°C
保存温度範囲	-40°C ~ +150°C
はんだ処理温度 (リフロー)	+260°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

WLP

Package Code	W201C2+2
Outline Number	21-0779
Land Pattern Number	Refer to Application Note 1891
THERMAL RESISTANCE, FOUR-LAYER BOARD	
Junction-to-Ambient (θ _{JA})	55.49°C/W
Junction-to-Case Thermal Resistance (θ _{JC})	N/A

TQFN

Package Code	T2044+3C
Outline Number	21-0139
Land Pattern Number	90-0037
THERMAL RESISTANCE, FOUR-LAYER BOARD	
Junction-to-Ambient (θ _{JA})	39°C/W
Junction-to-Case Thermal Resistance (θ _{JC})	6°C/W

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、www.maximintegrated.com/packages で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、www.maxim-int.com/thermal-tutorial を参照してください。

電気的特性

(特に指定のない限り、 $V_{DD} = 2.7V \sim 16.0V$ 、 $V_{EN} = V_{ABP}$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。代表値は $T_A = +25^\circ C$ での値。)

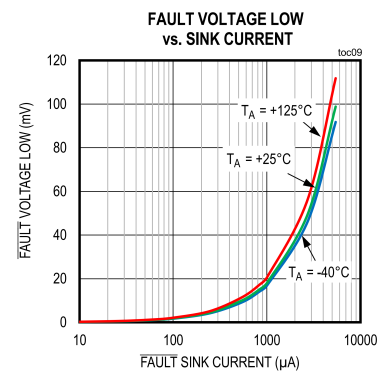
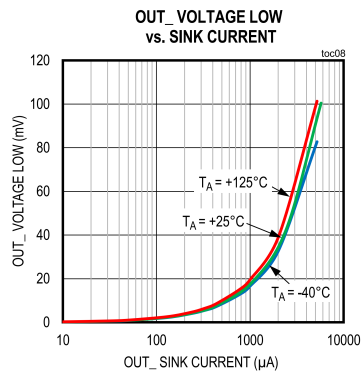
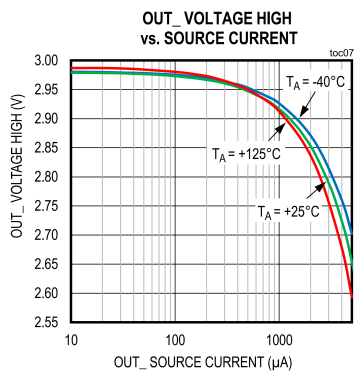
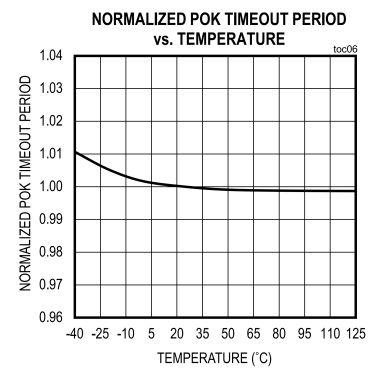
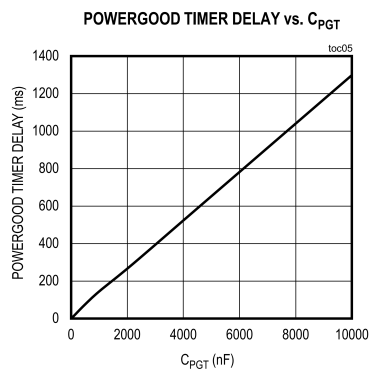
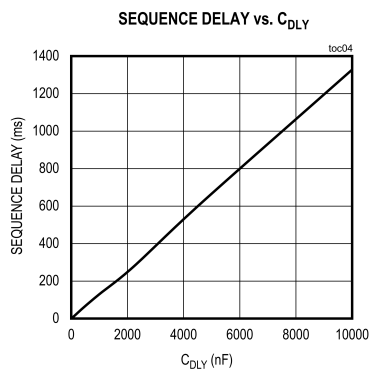
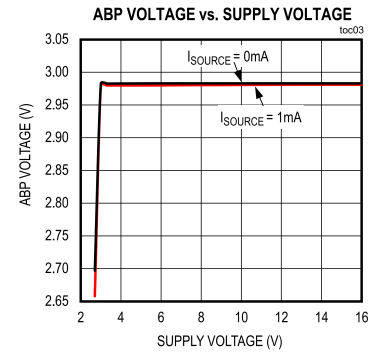
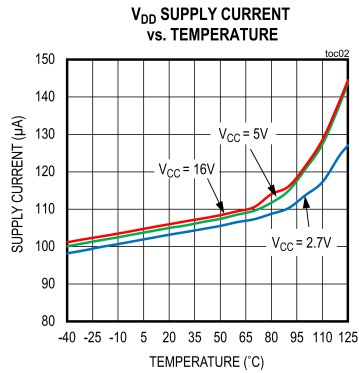
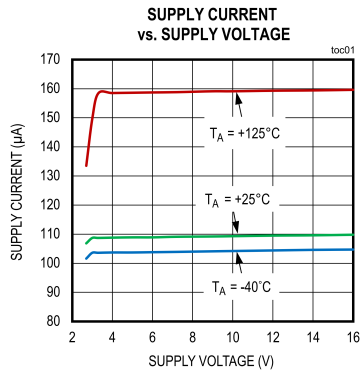
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY VOLTAGE						
Operating Voltage Range	V _{DD}		2.7		16	V
Regulated Supply Voltage	V _{ABP}	I _{ABP} = +1mA (external sourcing current from ABP)	2.45		3.20	V
Undervoltage Lockout	V _{UVLO}	Minimum voltage on ABP, ABP rising		1.7	2.35	V
Undervoltage Lockout Hysteresis	V _{UVLO_HYS}	ABP falling		100		mV
Supply Current	I _{DD}	V _{DD} = 5V, all OUT_ = HIGH, No load		105	170	μA
ON, OFF INPUTS						
ON Input Threshold	V _{ON_TH}	ON rising	0.496	0.5	0.504	V
OFF Input Threshold	V _{OFF_TH}	OFF falling	0.496	0.5	0.504	V
ON, OFF Threshold Tempco				20		ppm/°C
ON, OFF Input Current	I _{ON_OFF}		-100		100	nA
MONITORED ANALOG INPUTS (UVSET, SET_)						
UVSET, SET_ Threshold	V _{TH}	UVSET, SET_ falling	0.496	0.5	0.504	V
UVSET, SET_ Threshold Hysteresis	V _{HYST}	UVSET, SET_ rising		1		%V _{TH}
UVSET, SET_ Threshold Tempco				20		ppm/°C
UVSET, SET_ Input Current		V _{UVSET} = V _{SET_} = 0.5V	-100		+100	nA
OFFSET CURRENT SETTING INPUT (IOS)						
Offset Current Voltage Source			0.4925	0.5	0.5075	V
Offset Current Voltage Source Tempco				30		ppm/°C
Offset Current Range		R _{IOS} = 10kΩ to 1MΩ	0.5		50	μA
Offset Current Error		0.5μA to 5μA	-25		+25	%
		5μA to 50μA	-5		+5	
DELAY TIMER INPUT (DLY) AND POWER-GOOD TIMER INPUT (PGT)						
Source Current		-40°C to +85°C	3.8	4	4.2	μA
		-40°C to +125°C	3.8	4	4.4	
Voltage Threshold				0.5		V
SEQUENCER OUTPUTS (OUT_)						
OUT_ Output Voltage Low	V _{OUTL}	MAX16165, Open-drain Output, I _{SINK} = 3.2mA			0.3	V
		MAX16166, Push-pull Output, I _{SINK} = 3.2mA			0.3	
OUT_ Output Voltage High	V _{OUTH}	MAX16166, Push-pull Output, I _{SOURCE} = 1mA	0.85 x V _{ABP}			V
OUT_ Leakage Current	I _{OUT_LKG}	MAX16165, Open-drain Output, OUT_ = HIGH, V _{OUT} = 5V			1	μA
FAULT INPUT/OUTPUT						

(特に指定のない限り、 $V_{DD} = 2.7V \sim 16.0V$ 、 $V_{EN} = V_{ABP}$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 。代表値は $T_A = +25^{\circ}C$ の値。)

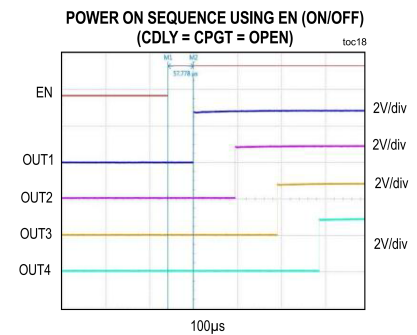
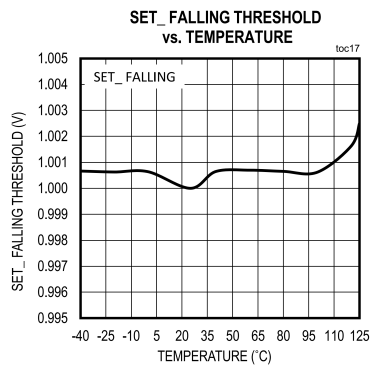
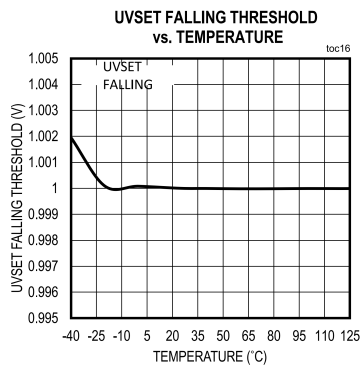
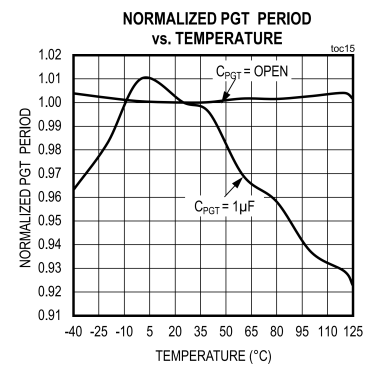
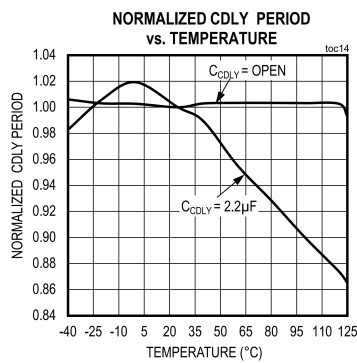
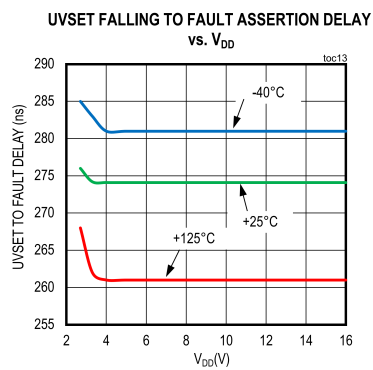
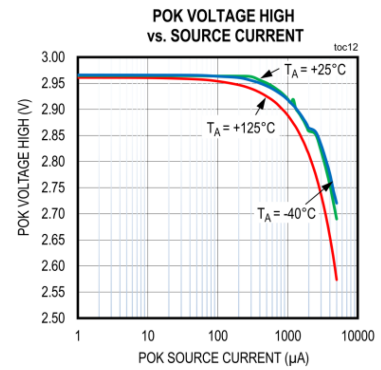
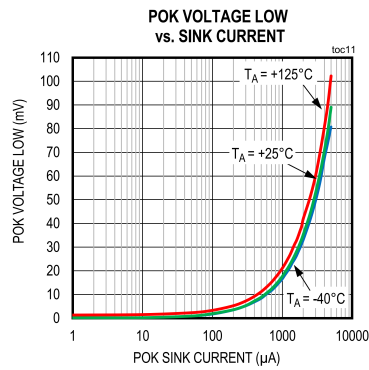
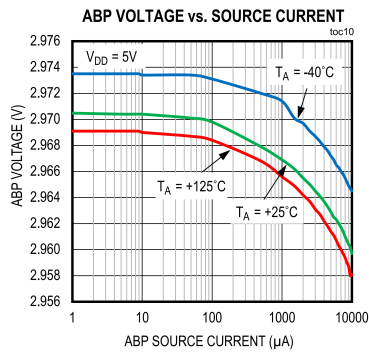
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FAULT Output Voltage Low	V_{FAULTL}	$I_{SINK} = 3.2mA$			0.3	V
FAULT Leakage Current	I_{FAULT_LKG}	FAULT = HIGH, $V_{FAULT} = 5V$			1	μA
FAULT Input Threshold	V_{FAULT_TH}	FAULT falling		0.5		V
POWER-OK OUTPUT (POK)						
POK Output Voltage Low	V_{POKL}	MAX16165, Open-drain Output, $I_{SINK} = 3.2mA$			0.3	V
		MAX16166, Push-pull Output, $I_{SINK} = 3.2mA$			0.3	
POK Output Voltage High	V_{POKH}	MAX16166, Push-pull Output, $I_{SOURCE} = 1mA$	0.85 x V_{ABP}			V
POK Leakage Current	I_{POK_LKG}	MAX16165, Open-drain Output, POK = HIGH, $V_{POK} = 5V$			1	μA
DONE OUTPUT (DONE)						
DONE Output Voltage Low	V_{DONEL}	MAX16165, Open-drain Output, $I_{SINK} = 3.2mA$			0.3	V
		MAX16166, Push-pull Output, $I_{SINK} = 3.2mA$			0.3	
DONE Output Voltage High	V_{DONEH}	MAX16166, Push-pull Output, $I_{SOURCE} = 1mA$	0.85 x V_{ABP}			V
DONE Leakage Current	I_{DONE_LKG}	MAX16165, Open-drain Output, DONE = HIGH, $V_{DONE} = 5V$			1	μA
TIMING						
POK Reset Timeout Accuracy	t_{POK_ACC}		-15		+15	%
ON Input Pulse Width	t_{ON_PW}	ON rising	6			μs
OFF Input Pulse Width	t_{OFF_PW}	OFF falling	6			μs
External FAULT Input Pulse Width	t_{FAULT_PW}	FAULT falling	6			μs
ON Input, OFF Input, External FAULT Input Transient Immunity					1	μs
FAULT Output Hold Timeout			68	80	92	μs
SET_ to FAULT, OUT_ Low Delay Time	t_{SET_FAULT}	SET_ falling below V_{TH}		1		μs
External FAULT to OUT_ Low Delay Time	t_{FAULT_OUT}	FAULT falling below V_{TH}		3		μs
ON to FAULT, OUT_ low Delay Time		ON rising above V_{TH}		3		μs
OFF to FAULT, OUT_ Low Delay Time		OFF falling below V_{TH}		3		μs

標準動作特性

特に指定のない限り、 $V_{DD} = 5.0V$ 、 $V_{EN} = V_{ABP}$ 、 $T_A = 25^\circ C$ 。

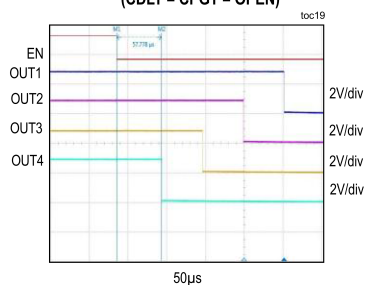


特に指定のない限り、 $V_{DD} = 5.0V$ 、 $V_{EN} = V_{ABP}$ 、 $T_A = 25^\circ C$ 。

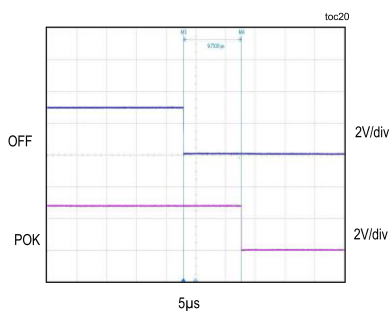


特に指定のない限り、 $V_{DD} = 5.0V$ 、 $V_{EN} = V_{ABP}$ 、 $T_A = 25^{\circ}C$ 。

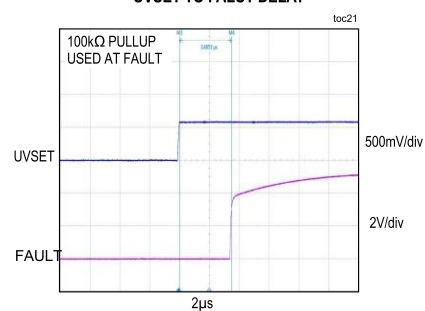
POWER DOWN SEQUENCE USING EN (ON/OFF)
(CDLY = CPGT = OPEN)



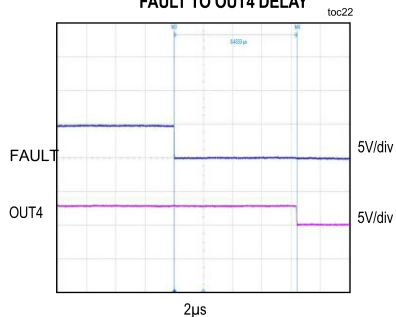
OFF TO POK DELAY



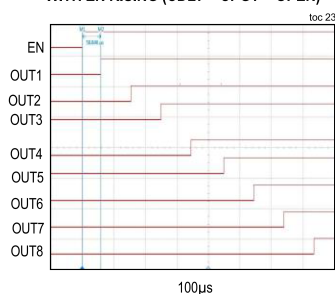
UVSET TO FALUT DELAY



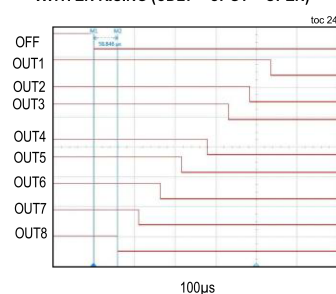
FAULT TO OUT4 DELAY



DAISY-CHAINING TWO DEVICES
WITH EN RISING (CDLY = CPGT = OPEN)

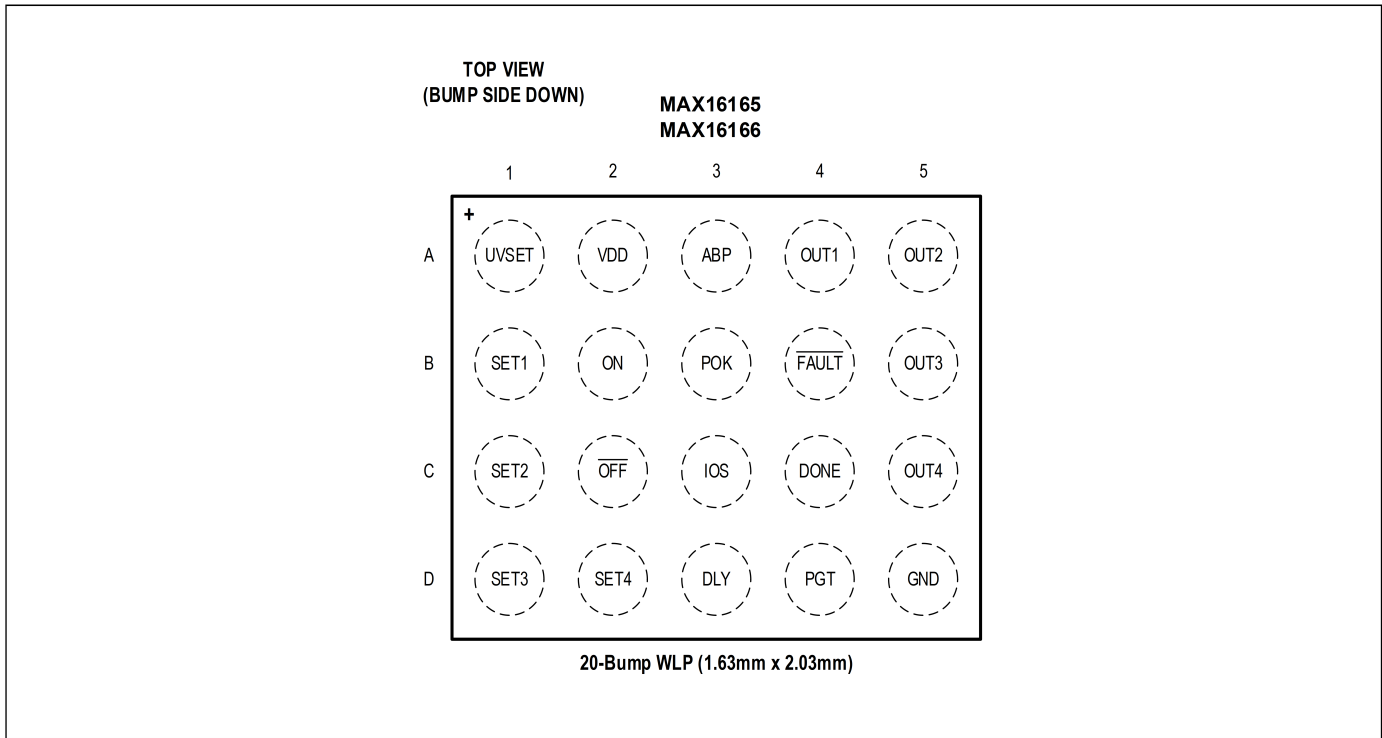


DAISY-CHAINING TWO DEVICES
WITH EN RISING (CDLY = CPGT = OPEN)

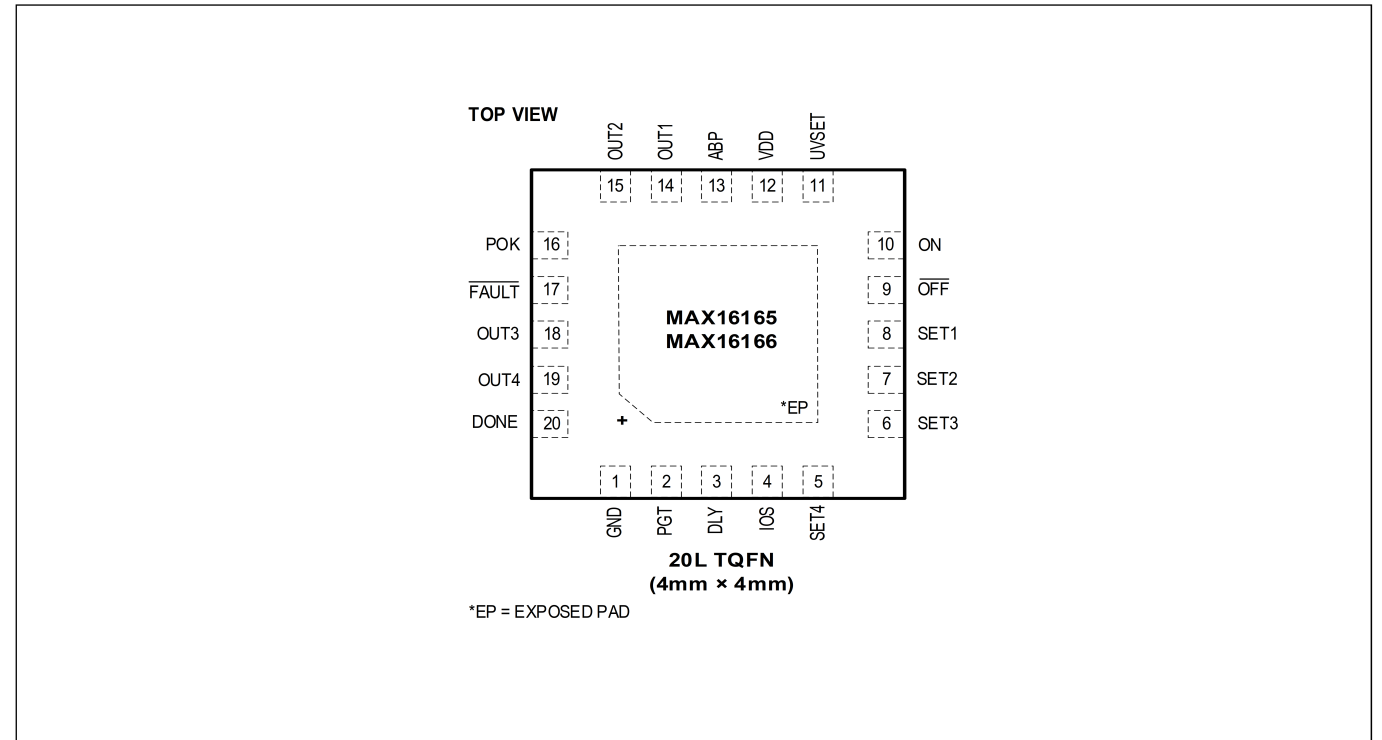


ピン配置

WLP



TQFN

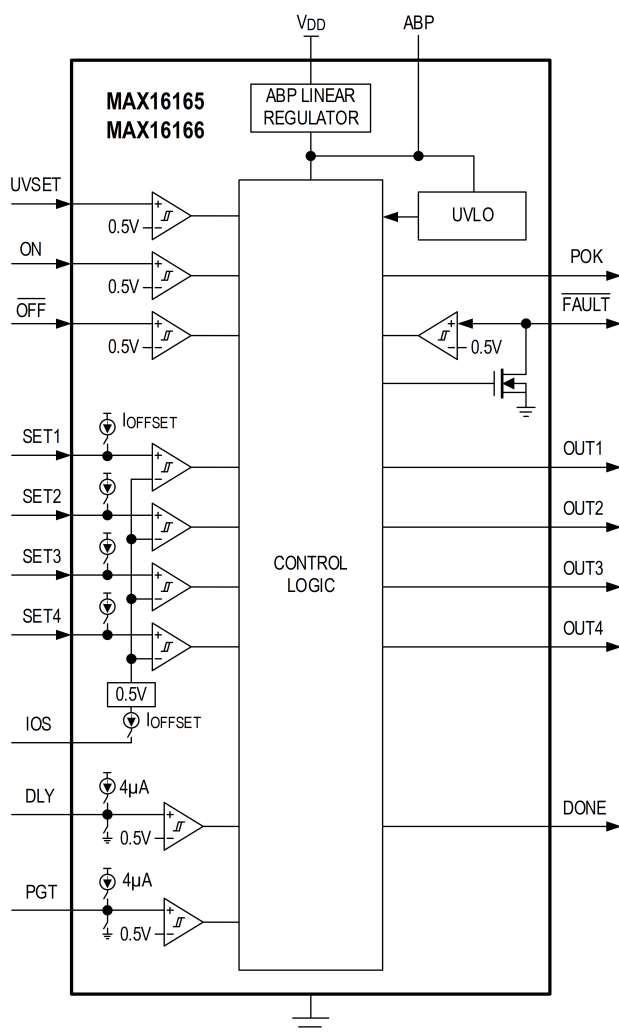


端子説明

ピン		名称	説明
20 WLP	TQFN		
A1	11	UVSET	監視スレッシュホールド設定入力。外付けの抵抗分圧器でスレッシュホールドを設定して電圧を監視します。このピンのスレッシュホールドは 0.5V です。
A2	12	VDD	デバイス電源入力。2.7V~16V の電源に接続します。V _{DD} は 0.1μF のコンデンサで GND にバイパスします。
A3	13	ABP	内部電源バイパス入力。1μFコンデンサを、ABPとGNDの間に接続します。ABPは内部回路に給電する内部生成の電圧で、それに加えて1mA以上の電流を任意の外部回路に供給できます。ABPを未接続のままにすることやGNDに短絡することは避けてください。
A4	14	OUT1	MAX16165: オープン・ドレイン出力1。パワーオン・シーケンス処理開始 (ON入力がローから0.5Vより高く上昇) 後、シーケンス遅延 t_{DLY} 後にOUT1がローから高インピーダンスに変化します。パワーオフ・シーケンス処理中は、SET2ピンの電圧が0.5Vより低く下がると、シーケンス遅延 t_{DLY} 後にOUT1が高インピーダンスからローに変化します。OUT1には外付けのプルアップ抵抗が必要です。 MAX16166: プッシュプル出力1。パワーオン・シーケンス処理開始 (ON入力がローから0.5Vより高く上昇) 後、シーケンス遅延 t_{DLY} 後にOUT1がローからハイに変化します。パワーオフ・シーケンス処理中は、SET2ピンの電圧が0.5Vより低く下がると、シーケンス遅延 t_{DLY} 後にOUT1がハイからローに変化します。
A5	15	OUT2	MAX16165: オープン・ドレイン出力2。パワーオン・シーケンス処理中は、SET1ピンの電圧が (立上がり) スレッシュホールド電圧より高く上昇すると、シーケンス遅延 t_{DLY} 後にOUT2がローから高インピーダンスに変化します。パワーオフ・シーケンス処理中は、SET3ピンの電圧が0.5Vより低く下がると、シーケンス遅延 t_{DLY} 後にOUT2が高インピーダンスからローに変化します。OUT2には外付けのプルアップ抵抗が必要です。 MAX16166: プッシュプル出力2。パワーオン・シーケンス処理中は、SET1ピンの電圧が (立上がり) スレッシュホールド電圧より高く上昇すると、シーケンス遅延 t_{DLY} 後にOUT2がローからハイに変化します。パワーオフ・シーケンス処理中は、SET3ピンの電圧が0.5Vより低く下がると、シーケンス遅延 t_{DLY} 後にOUT2がハイからローに変化します。
B1	8	SET1	監視スレッシュホールド1設定入力。外付けの抵抗分圧器でスレッシュホールドを設定して電圧を監視します。SET1のスレッシュホールドは0.5Vです。チャンネル1をディスエーブルするためには、SET1をABPに接続します。SET1を未接続のままにすることやGNDに短絡することは避けてください。OUT1をSET1に直接接続すると、チャンネル1を監視せずにシーケンス処理します。
B2	10	ON	非反転コンパレータ入力。このピンの電圧が0.5Vを超えて上昇すると、パワーオン・シーケンス処理が開始します。
B3	16	POK	MAX16165: オープン・ドレインのパワーOK出力。パワーオン・シーケンス処理中は、SET4の電圧が0.5Vより高く上昇すると、リセット・タイムアウト時間経過後にこの出力がローから高インピーダンスに変化します。この出力は、SET _n のいずれかの電圧もしくはUVSET入力が0.5Vより低くなるか、外部信号によってFAULTがプルダウンされると、ローにドライブされます。POKには外付けのプルアップ抵抗が必要です。 MAX16166: プッシュプルのパワーOK出力。パワーオン・シーケンス処理中は、SET4の電圧が0.5Vより高く上昇すると、リセット・タイムアウト時間経過後にこの出力がローからハイに変化します。この出力は、SET _n のいずれかの電圧もしくはUVSET入力が0.5Vより低くなるか、外部信号によってFAULTがプルダウンされると、ローにプルダウンされます。
B4	17	$\overline{\text{FAULT}}$	双方向入力およびアクティブ・ローのオープン・ドレイン出力。入力フォルトが検出されると、このピンはローにアサートされます。外部信号がこのピンをローにプルダウンすると、すべての出力が停止し、MAX16165/66が初期化状態に設定されます。
B5	18	OUT3	MAX16165: オープン・ドレイン出力3。パワーオン・シーケンス処理中は、SET2ピンの電圧が (立上がり) スレッシュホールド電圧より高く上昇すると、シーケンス遅延 t_{DLY} 後にOUT3がローから高インピーダンスに変化します。パワーオフ・シーケンス処理中は、SET4ピンの電圧が0.5Vより低く下がると、シーケンス遅延 t_{DLY} 後にOUT3が高インピーダンスからローに変化します。OUT3には外付けのプルアップ抵抗が必要です。 MAX16166: プッシュプル出力3。パワーオン・シーケンス処理中は、SET2の電圧が (立上がり) スレッシュホールド電圧より高く上昇すると、シーケンス遅延 t_{DLY} 後にOUT3がローからハイに変化します。パワーオフ・シーケンス処理中は、SET4ピンの電圧が0.5Vより低く下がると、シーケンス遅延 t_{DLY} 後にOUT3がハイからローに変化します。

C1	7	SET2	監視スレッシュホールド2設定入力。外付けの抵抗分圧器でスレッシュホールドを設定して電圧を監視します。SET2のスレッシュホールドは0.5Vです。チャンネル2をディスエーブルするためには、SET2をABPに接続します。SET2を未接続のままにすることやGNDに短絡することは避けてください。OUT2をSET2に直接接続すると、チャンネル2を監視せずにシーケンス処理します。
C2	9	$\overline{\text{OFF}}$	非反転コンパレータ入力。このピンの電圧が0.5Vより低くなると、パワーオフ・シーケンス処理が開始します。
C3	4	IOS	オフセット電流設定入力。GNDとの間に抵抗（10kΩ～1MΩ）を接続してパワーオフ・シーケンス処理中のオフセット電流を設定します。未接続のままにすることやGNDに短絡することは避けてください。
C4	20	DONE	MAX16165：オープン・ドレインのシーケンス処理完了出力。パワーオン・シーケンス処理が完了すると、DONEがローから高インピーダンスに変化します。パワーオフ・シーケンス処理中は、このピンはSET1の電圧がスレッシュホールドより低く下がるまで高インピーダンスの状態を保ちます。フォルトが発生すると、このピンはローにアサートされます。 MAX16166：プッシュプルのシーケンス処理完了出力。パワーオン・シーケンス処理が完了すると、DONEがローからハイに変化します。パワーオフ・シーケンス処理中は、このピンはSET1の電圧がスレッシュホールドより低く下がるまでハイの状態を保ちます。フォルトが発生すると、このピンはローにアサートされます。
C5	19	OUT4	MAX16165：オープン・ドレイン出力4。パワーオン・シーケンス処理中は、SET3の電圧が（立上がり）スレッシュホールド電圧より高く上昇すると、シーケンス遅延 t_{DLY} 後にOUT4がローから高インピーダンスに変化します。パワーオフ・シーケンス処理中は、OFFピンの電圧が0.5Vより低く下がる、シーケンス遅延 t_{DLY} 後にOUT4が高インピーダンスからローに変化します。OUT4には外付けのプルアップ抵抗が必要です。 MAX16166：プッシュプル出力4。パワーオン・シーケンス処理中は、SET3ピンの電圧が0.5Vより高く上昇すると、シーケンス遅延 t_{DLY} 後にOUT4がローからハイに変化します。パワーオフ・シーケンス処理中は、OFFピンの電圧が0.5Vより低く下がる、シーケンス遅延 t_{DLY} 後にOUT4が高からローに変化します。
D1	6	SET3	監視スレッシュホールド3設定入力。外付けの抵抗分圧器でスレッシュホールドを設定して電圧を監視します。SET3のスレッシュホールドは0.5Vです。チャンネル3をディスエーブルするためには、SET3をABPに接続します。SET3を未接続のままにすることやGNDに短絡することは避けてください。OUT3をSET3に直接接続すると、チャンネル3を監視せずにシーケンス処理します。
D2	5	SET4	監視スレッシュホールド4設定入力。外付けの抵抗分圧器でスレッシュホールドを設定して電圧を監視します。SET4のスレッシュホールドは0.5Vです。チャンネル4をディスエーブルするためには、SET4をABPに接続します。SET4を未接続のままにすることやGNDに短絡することは避けてください。OUT4をSET4に直接接続すると、チャンネル4を監視せずにシーケンス処理します。
D3	3	DLY	調整可能なシーケンス遅延時間入力。DLYとGNDの間にコンデンサを接続して、各OUT_のシーケンス遅延を設定します。DLYを未接続の状態にすると遅延は40μs（代表値）になります。
D4	2	PGT	電源監視パワーグッド・タイマー設定入力。この入力とGNDの間にコンデンサを接続することによって、OUT_ がイネーブルされてからSET_電圧が（立上がり）スレッシュホールド電圧を超えるまでに許容される時間を設定します。このタイマーが終了するまでにSET_がスレッシュホールド電圧（立上がり）より高くならなければ、MAX16165/MAX16166はフォルト状態を生成し、初期化状態に入ります。PGTを未接続の状態にすると遅延は5μs（代表値）になります。
D5	1	GND	グラウンド。
—	—	EP	露出パッド。EPは内部でGNDに接続されています。EPは放熱を改善するためGNDプレーンに接続します。EPのみをグラウンド接続として使用することは避けてください。

機能図



詳細

MAX16165/MAX16166は、シーケンサのオン動作では4つの電源を順にイネーブルし、オフ動作では4つの電源を逆順でディスエーブルします。電源がオンになると、MAX16165/MAX16166は各電源を監視します。このデバイスは、VDDもしくはその他の電源を監視する低電圧 (UV) 検出入力 (UVSET) も備えています。

シーケンサがパワーオン・シーケンス処理を開始すると、MAX16165/MAX16166はコンデンサで調整可能な遅延時間 (t_{DLY}) 経過後に最初の出力をイネーブルします。最初の出力をイネーブルした後、MAX16165/MAX16166は、電圧検出入力SET1へのフィードバックによってイネーブルした電源電圧を監視します。SET1の電圧が、コンデンサで調整可能なパワーグッド・タイムアウト時間 (t_{PGT}) のうちにスレッショルド ($V_{TH} + V_{HYS}$) に達すると、シーケンサは遅延時間 t_{DLY} だけ待って2つ目の出力をイネーブルします。4番目の出力をイネーブルし、SET4の電圧がスレッショルドに達するまで、このようなパワーオン・シーケンスを繰り返します。この時点で、シーケンス処理完了出力DONEがハイにアサートされ、リセット・タイムアウト時間 (t_{RP}) 経過後にPOK出力がハイにアサートされて、システム・マイクロコントローラ (μC) がリセット・スタートして動作できるようになります。MAX16165/MAX16166は、シーケンス処理で各チャンネルをイネーブルした後、それぞれ対応するSET_nにフィードバックされた各電圧を監視します。更にUVSET入力でパワーアップ後の低電圧条件をモニタします。いずれかの電圧がスレッショルドより下ると、POK出力とDONE出力のアサートが解除され、すべての出力が同時にディスエーブルされて全シーケンス電源が停止します。UVSETの低電圧検出を除く何らかのフォルト条件が発生している間は、 $\overline{FAULT}$ ピンにパルス幅80 μs (代表値) のワンショット・パルスがアサートされます。デバイスはフォルト状態に入り、ステート・マシンを初期化して再びパワーオン・シーケンス処理コマンドが入るのを待ちます。UVSETに低電圧状態が発生していれば、 $\overline{FAULT}$ はその低電圧状態が継続している間はローを保持します。

シーケンサがパワーオフ・シーケンス処理を開始すると、MAX16165/MAX16166は調整可能な遅延時間 (t_{DLY}) 経過後に4番目の出力をディスエーブルします。4番目の出力がディスエーブルされたとき、デバイスは抵抗で設定可能なオフセット電流 (I_{OFFSET}) をSET4入力に流し、SET4の電圧を監視します。SET4の電圧が下がってスレッショルドより低くなると、MAX16165/MAX16166は再び遅延時間 t_{DLY} を待ってから3番目の出力をディスエーブルします。このようなパワーオフ・シーケンス処理を、最初の出力がディスエーブルされるまで繰り返します。パワーオフ・シーケンス処理が完了すると、DONE出力がローにアサートされます。MAX16165/MAX16166をカスケード接続すると、システム中でより多数の電源を制御することが可能です。

FAULT入出力

$\overline{FAULT}$ は双方向です。アクティブ・ローの入力であり、アクティブ・ローのオープン・ドレイン出力でもあります。入力フォルトが検出されると、このピンはローにアサートされます。外部信号がこのピンをローにプルダウンすると、すべての出力が停止し、MAX16165/MAX16166がフォルト状態に設定されます。 $\overline{FAULT}$ をアサートする条件の全リストについては、[ステート図](#)を参照してください。UVSETの低電圧検出を除く何らかのフォルト条件が発生している間に、パルス幅80 μs (代表値) のワンショット・パルスがアサートされます。[アプリケーション情報](#)のセクションを参照すると、起動が遅いDC/DCコンバータを使用したアプリケーションで、アサート期間を延長するための $\overline{FAULT}$ 出力の修正法について、理解できます。

マルチチップ・ソリューションでは、全 $\overline{FAULT}$ 入力／出力を相互に接続できます。フォルト状態では、全デバイスの全出力が同時にオフになります。

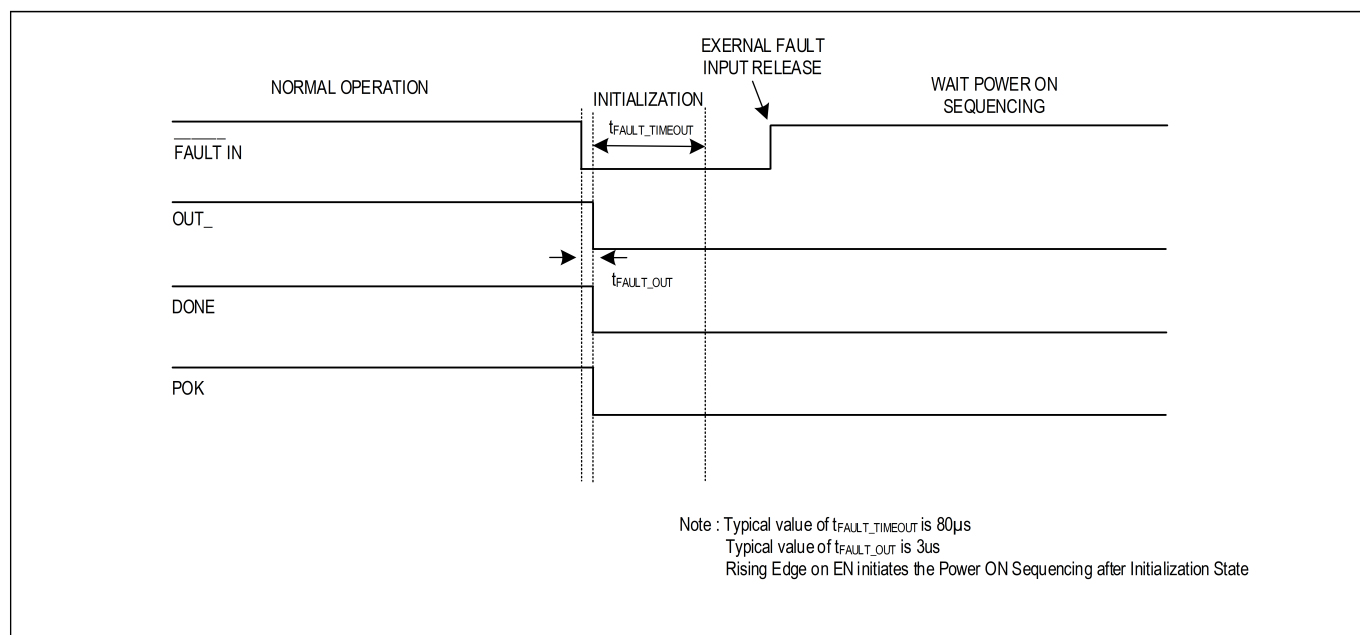


図 1. 外部フォルト応答

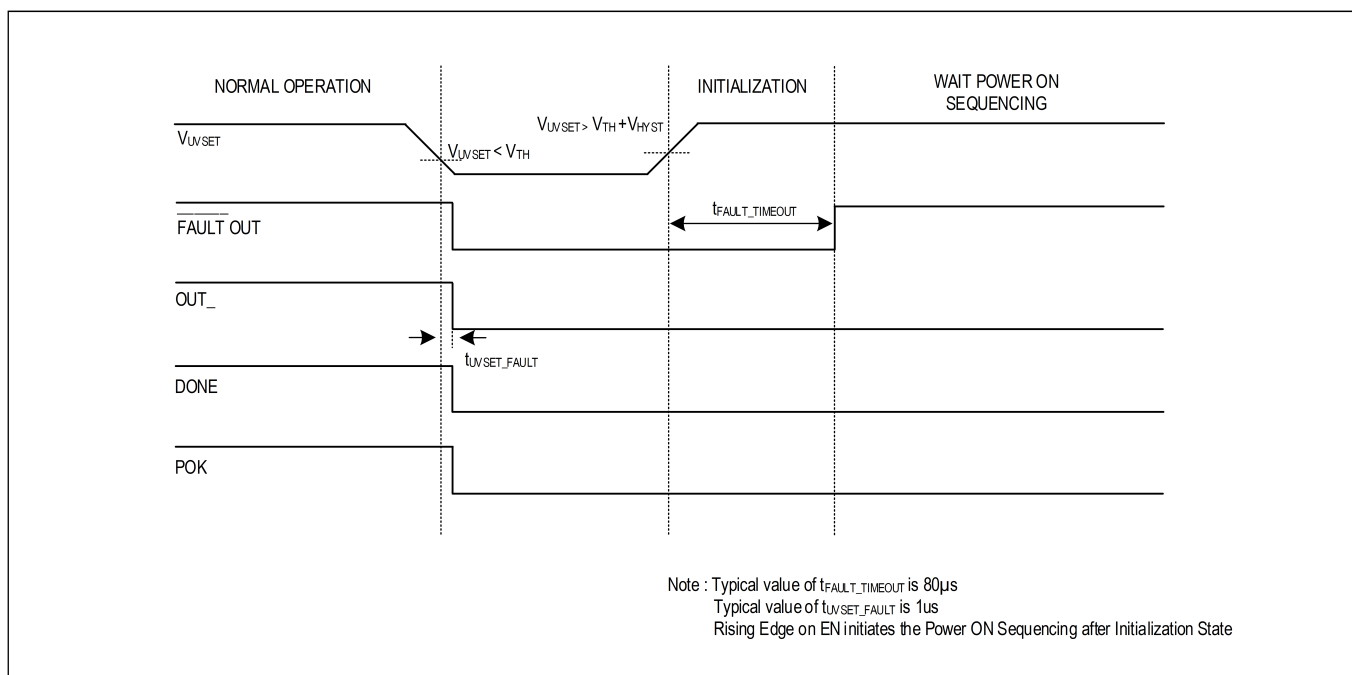


図 2. UVSET フォルト応答

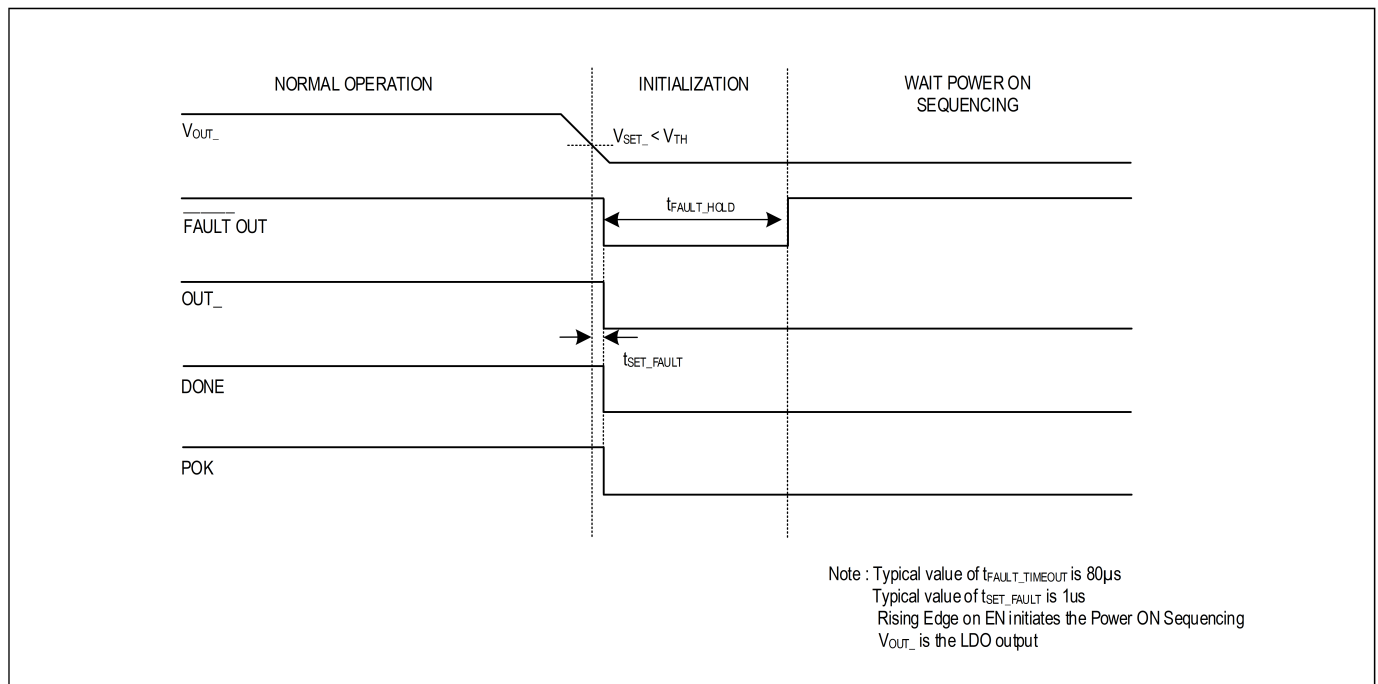


図 3. SET フォルト応答

チャンネルのスキップとディスエーブル

必要とするチャンネル数が4より少ない場合には、SET_ピンをABPピンに接続することによってチャンネルをスキップします。この場合のシーケンス処理は4チャンネルのシーケンス処理と同様ですが、MAX16165/MAX16166のチャンネル数が少ないものとして扱います。例えば、SET2がABPに接続されていれば、チャンネル2の全ロジックがステート・マシンから削除され、このチャンネルについての遅延、タイマー、UV検出、フォルトがトリガされることがなくなります。全チャンネルがスキップされた場合は、初期化直後にDONEとPOKをアサートします。

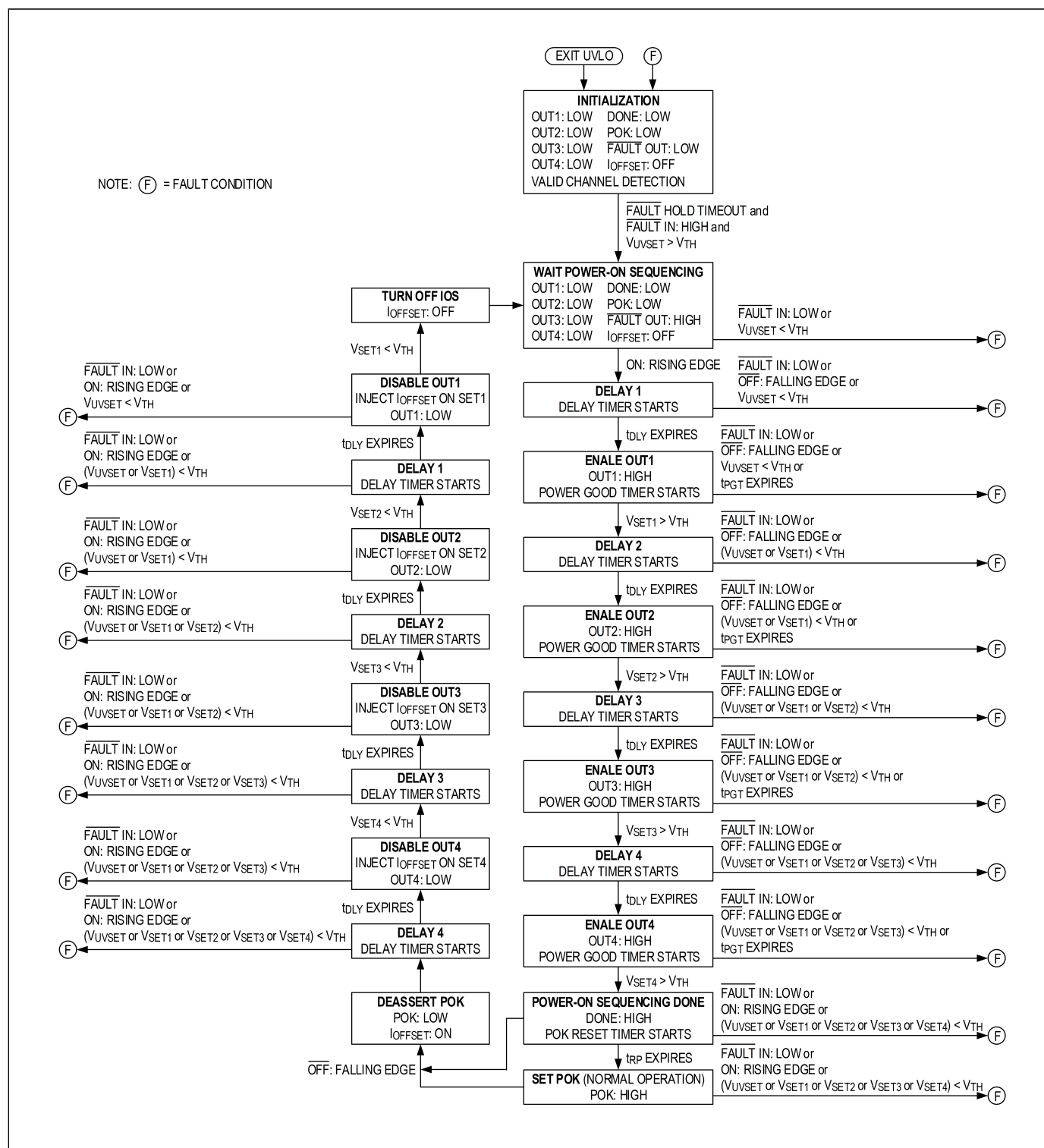
チャンネルのスキップは、フォルト状態後の初期化フェーズ中に判定されます。MAX16165/MAX16166は初期化フェーズ中に各々のSET_電圧を確認します。SET_の電圧が0.5Vを超えていれば、対応するチャンネルがスキップされます。そのため、フォルト状態後にはSET_の電圧が0.5Vを下回るようにすることが重要です。電源への負荷が適切でない場合、そのチャンネルのSET_電圧の放電に時間を要する可能性があります。こうした状況は、 V_{OFF} 電圧レベルが低い場合や、電源の負荷電流が小さい場合に、特に問題になります。このような状況において誤ってチャンネルのスキップを発生させないための詳しい情報については、[アプリケーション情報の](#)セクションを参照してください。

ON 入力とOFF入力

ON入力とOFF入力は500mVをスレッショルドとしてエッジでトリガする入力で、電源シーケンス処理の起動に使用します。FAULT状態が存在していなければ、ON入力の立上がりエッジでパワーオン・シーケンス処理が開始し、OFFの立下がりエッジでは逆順のパワーダウン・シーケンスが開始します。ON入力の立下がりエッジとOFF入力の立上がりエッジは無視されます。ON入力とOFF入力は通常は相互に接続して使用し、デジタイゼーションなどの特殊な場合には別々に使用します。

シーケンス処理が完了するまでは、ON入力の電圧を0.5Vより高く保持することが重要です。ON入力の電圧が0.5Vを下回るか、ON入力に別の立上がりエッジが発生すると、FAULTがアサートされ、シーケンス処理を停止し、全出力が同時にオフになります。詳細な情報については、[MAX16165/MAX16166のデジタイゼーション接続の](#)セクションと[代表的なアプリケーション回路の](#)セクションを参照してください。

ステート図



アプリケーション情報

SET_帰還抵抗とオフセット電流の選択

シーケンスする各電源に対して、パワーオン・シーケンス処理中に電源がオンになったとみなす電圧 (V_{ON}) と、パワーオフ・シーケンス処理中に電源がオフになったとみなす電圧 (V_{OFF}) を選択します。パワーオフ・シーケンス処理中は、SET_ピンにオフセット電流 I_{OFFSET} が流れ込むため、 V_{OFF} は V_{ON} より低くなります (図4を参照)。抵抗値は以下の式に従って計算します。

$$R1 = \left(\frac{V_{ON} - V_{OFF}}{I_{OFFSET}} \right)$$

$$R2 = R1 \times \left(\frac{0.5V}{V_{ON}} \right)$$

次の式を使用してオフセット電流 I_{OFFSET} に対する R_{IOS} を計算します。

$$R_{IOS} = \left(\frac{0.5V}{I_{OFFSET}} \right)$$

例えば、電源V1の公称電圧が1.8Vであれば、 $V_{ON} = 1.71V$ および $V_{OFF} = 0.8V$ 、オフセット電流 $I_{OFFSET} = 5\mu A$ を選択すると、 $R1 = 182k\Omega$ 、 $R2 = 75.21k\Omega$ となります。

$$R1 = \left(\frac{1.71V - 0.8V}{5\mu A} \right) = 182k\Omega$$

$$R2 = 182k\Omega \times \left(\frac{0.5V}{1.71V - 0.5V} \right) = 75.21k\Omega$$

$$R_{IOS} = \left(\frac{0.5V}{5\mu A} \right) = 10k\Omega$$

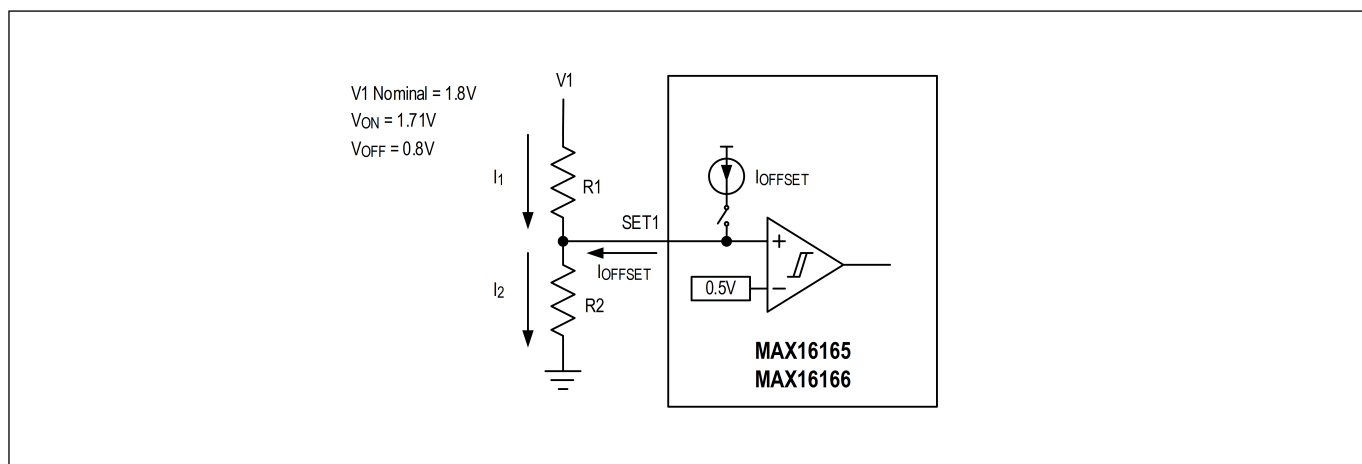


図 4. SET_帰還抵抗とオフセット電流の設計

10k Ω ~1M Ω の許容誤差1%の抵抗をIOSピンに接続して、0.5 μA ~50 μA のオフセット電流を設定します。正しくパワーダウン・シーケンス処理されるよう、このセクションに示した計算に従い、選択した I_{OFFSET} に対応してSET_分圧器の抵抗値を計算してください。IOSに接続した抵抗で、全チャンネルの I_{OFFSET} が決定します。

シーケンス遅延時間入力

パワーオン・シーケンスが開始するとき、シーケンス遅延時間入力（DLY）には内部スイッチと直列に4μAの内蔵電流源があり、DLYピンのC_{DLY}に接続されています。この電流が直線的にC_{DLY}を充電し、電圧が0.5Vのスレッシュホールドに達すると、続けて次のチャンネルのイネーブルをトリガします。DLYとGNDの間にコンデンサ（C_{DLY}）を接続して、シーケンスする各チャンネル間のシーケンス遅延時間（t_{DLY}）を調整します。次式を用いて遅れ時間を見積もります。

$$t_{DLY} = 125K\Omega \times C_{DLY}$$

ここでt_{DLY}は秒単位、C_{DLY}の単位はファラッド（F）です。DLYを未接続の状態にすると遅延は最短の40μs（代表値）になります。各t_{DLY}の後、図5に示すように、DLYコンデンサは代表値40μs（t_{DISCHARGE}）の間に（内蔵4Ωで）放電します。t_{DLY}の精度はC_{DLY}コンデンサのリーク電流と許容誤差の影響を受けます。低リークのセラミック・コンデンサの使用を推奨します。

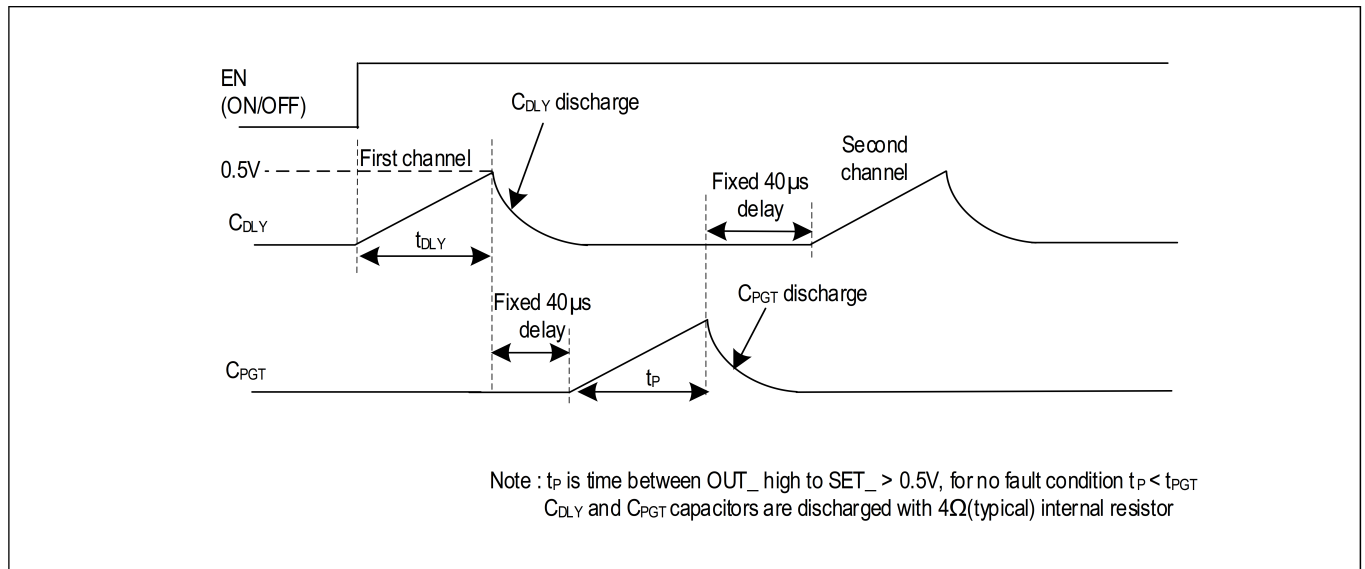


図 5. DLY コンデンサと PGT コンデンサの充放電

パワーグッド・タイマー（PGT）とパワーグッド・タイマー入力

パワーグッド・タイマーは、コンデンサで調整可能な遅延時間（t_{PGT}）の間に電源が規定の電圧まで上昇し得るかをチェックするのに使用します。イネーブルした電圧のいずれかがt_{PGT}の間にSET_₋ピンのスレッシュホールドに達しなければ、**FAULT**出力がアサートされます。PGTの終了以前にSET_₋の電圧が0.5Vに達すると、内部のステート・マシンは停止します。MAX16165/MAX16166はt_{PGT}の終了を待たずに、次のステップに移行できます。PGTはパワーオン・シーケンス処理のみに有効で、パワーオフ・シーケンス処理では使用されません。DLYタイマーと同様、PGT回路も4μAの電流源でイネーブルされてC_{PGT}コンデンサを充電します。

PGTとGNDの間にコンデンサ（C_{PGT}）を接続して、シーケンス遅延時間（t_{PGT}）を調整します。次式を用いて遅れ時間を見積もります。

$$t_{DLY} = 5\mu s + 125K\Omega \times C_{DLY}$$

ここでt_{PGT}は秒単位、C_{PGT}の単位はファラッド（F）です。PGTを未接続の状態にすると遅延は最短の5μs（代表値）になります。遅延時間の精度はC_{PGT}コンデンサのリーク電流と許容誤差の影響を受けます。低リークのセラミック・コンデンサの使用を推奨します。

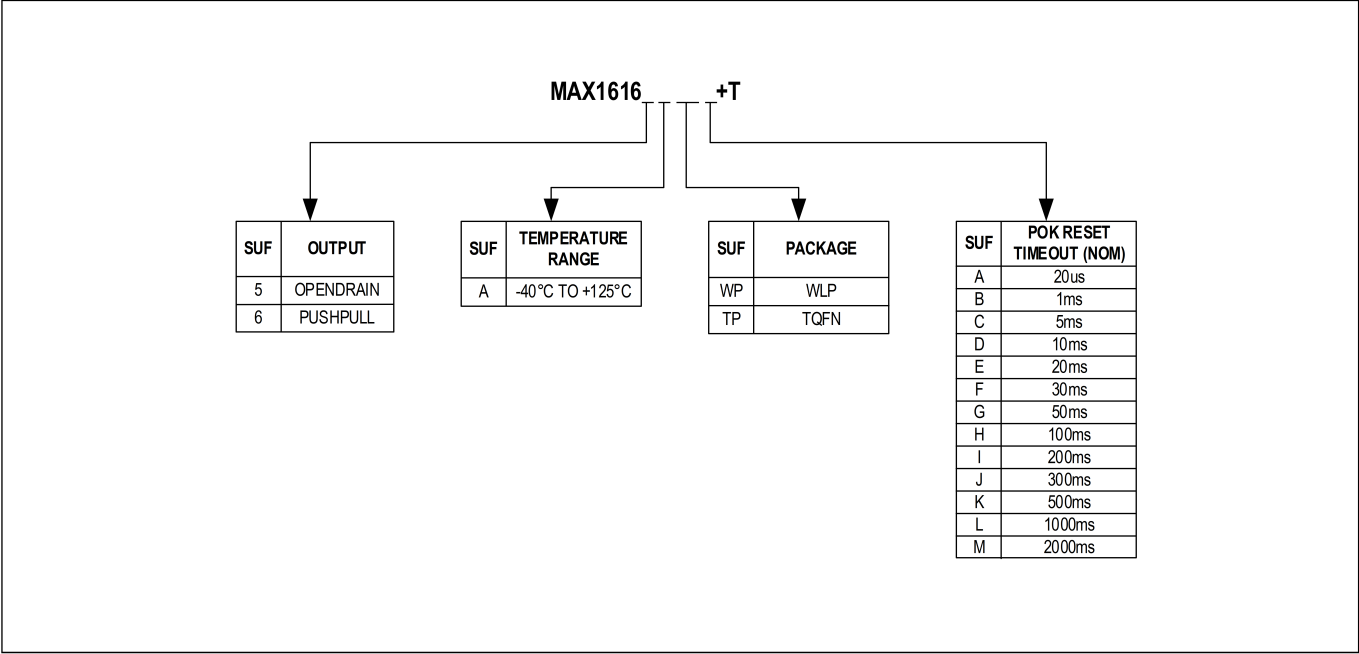
プルアップ抵抗の値

オープン・ドレイン出力のプルアップ抵抗の値には厳密な正確さは必要ではありませんが、デバイスが電流を引き込んでいるときの論理レベルを正しく保つためには考慮が必要です。例えば、V_{DD} = 3.3Vでプルアップ電圧が5Vであれば、電気的特性の表に示すようにシンク電流を3.2mAより小さくします。これにより、プルアップ抵抗は1.6kΩよりも大きくする必要があります。プルアップが12Vであれば、抵抗値は3.74kΩよりも大きくなります。

MAX16165/MAX16166 のデジチェーン接続

複数のMAX16165/MAX16166デバイスをデジチェーン接続することによって、多数の電圧のシーケンスと監視が可能です。監視入力
のいずれかでフォルトが発生すると、 $\overline{\text{FAULT}}$ がローになり高速パワーダウンをトリガします。MAX16165/MAX16166の $\overline{\text{FAULT}}$ ピンはすべ
てまとめて接続し、フォルト時には全電源がオフになるようにします。2デバイスをデジチェーン接続した例を図13に示します。

選択ガイド



レイアウトとバイパス処理

ノイズ耐性を改善するため、0.1μFのコンデンサをできるだけデバイスの近くに配置して、VDDをGNDにバイパスします。1μFのコンデン
サをできるだけデバイスの近くに配置して、ABPをGNDにバイパスします。SET_入力の浮遊容量はできるだけ小さくします。分圧器抵抗
の配置はできるだけMAX16165/MAX16166に近づけます。露出パッド（EP）は放熱を改善するためグラウンド・プレーンに接続します。EP
のみをデバイスのグラウンド接続として使用することは避けてください。

4 電源のシーケンス、V_{DD} およびパワーグッド／パワーOK 出力監視



図 7.4 電源を監視なくシーケンス処理。V_{DD}のみを監視。

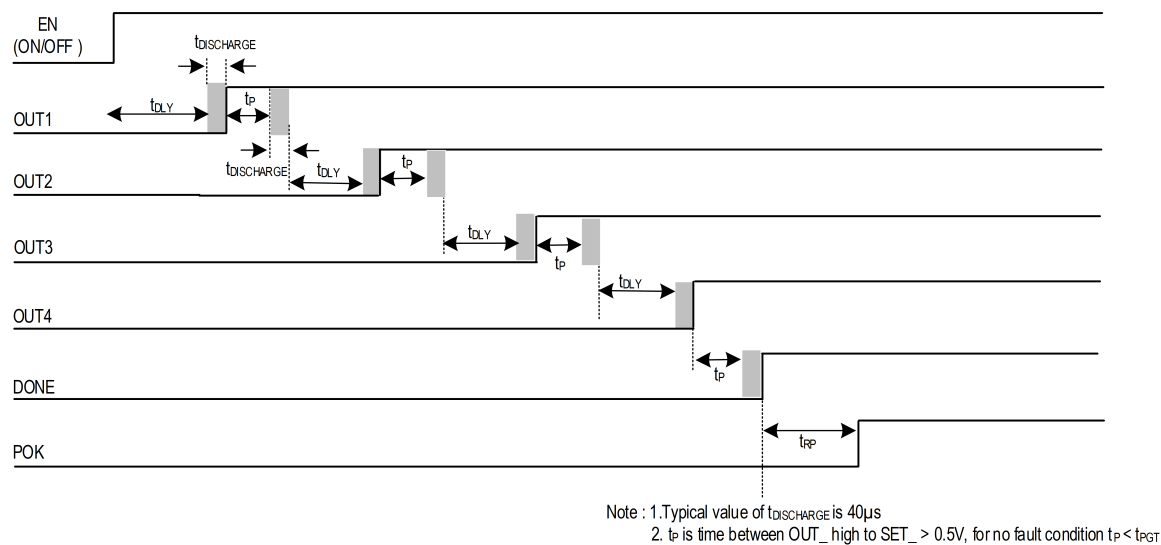


図 8. パワーアップ・シーケンス処理のタイミング図。代表的なアプリケーション回路（図 3）を参照。

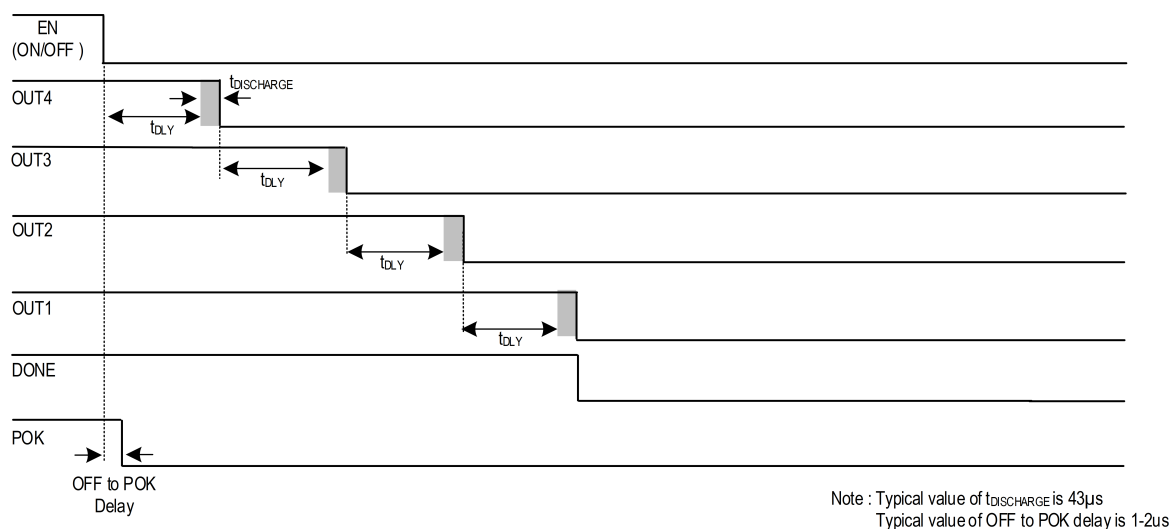


図 9. パワーダウン・シーケンス処理のタイミング図。代表的なアプリケーション回路（図 3）を参照。

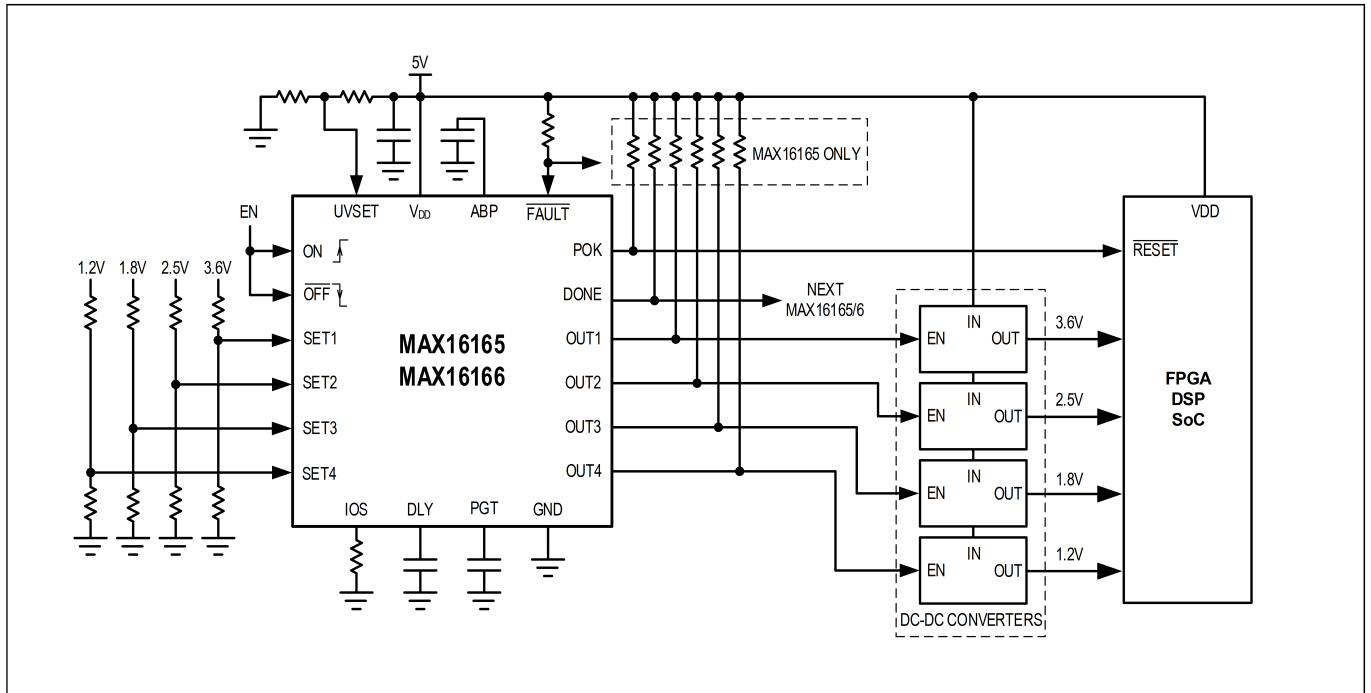
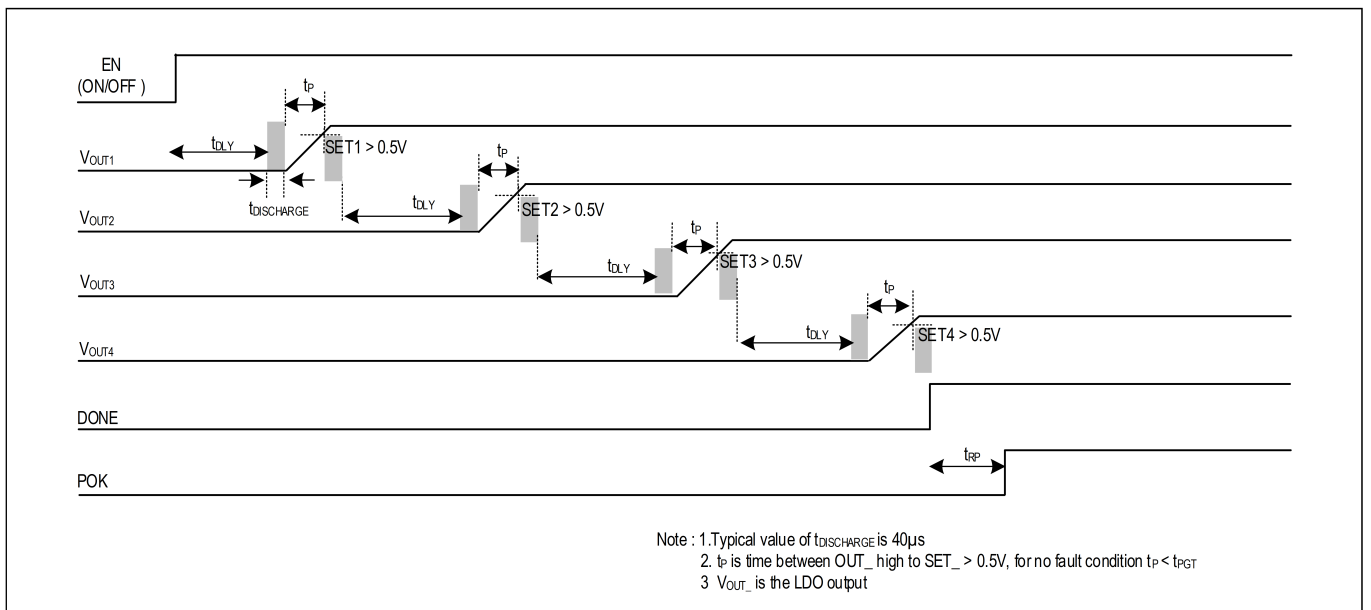
4 電源のシーケンス処理と監視、および V_{DD} の監視図 10.4 電源のシーケンス処理、 V_{DD} および 4 電源を監視。

図 11. 監視を伴うパワーアップ処理のタイミング図。代表的なアプリケーション回路 (図 6) を参照。

[illegible]

図 13.8 電源のシーケンス処理と監視、および V_{DD} の監視。

オーダー情報

PART NUMBER	TEMP. RANGE	PIN-PACKAGE	OUTPUTS	POK RESET TIMEOUT
MAX16166AWPH+T	-40°C to +125°C	20 WLP	Push-pull	100ms
MAX16166A---+T*	-40°C to +125°C	See Selector Guide for information	Push-pull	See Selector Guide for information
MAX16165A---+T*	-40°C to +125°C	See Selector Guide for information	Open-drain	See Selector Guide for information

+は鉛 (Pb) フリー／RoHS 準拠のパッケージであることを示します。

T = テープ & リール。

* = 発売予定の製品 – 発売時期についてはお問い合わせください。

改訂履歴

版数	改訂日	説明	改訂ページ
0	11/21	市場投入のためのリリース	—