



MAX22210

36V、3.8A ステップ・モータ・ドライバ（電流検出と
128 マイクロステップ・インデクサを内蔵）

概要

MAX22210 は 2 相ステップ・モータ・ドライバで、36V、3.8A_{MAX} の Hブリッジを 2 つ内蔵しています。

Hブリッジ FET は、インピーダンスが非常に低いため、駆動効率が高く、発生する熱を最小限に抑えます。代表的な合計 R_{ON} （ハイ・サイド+ロー・サイド）は 0.25Ω です。

MAX22210 は、高精度の電流駆動レギュレーション回路と、STEP/DIR インターフェースで制御される 128 マイクロステップ組込みインデクサを内蔵しています。高いマイクロステップ分解能と高度な制御技術により、滑らかで静かな動作が可能です。

ロー・サイドの 2 つの FET に流入する電流は、非散逸性の内蔵電流検出（ICS）によって検出され、次いで、目的のステップ・スレッシュホールド電流と比較されます。ブリッジ電流が設定値 I_{TRIP} を超えるとすぐに、デバイスは固定オフ時間 T_{OFF} の間、減衰を実行します。3 つの減衰モード（低速減衰、混合減衰、適応減衰）をサポートしています。

非散逸性の内蔵電流検出では、この機能に通常必要となる大きな外付けの電力抵抗が不要になるため、外付け検出抵抗に基づく主流のアプリケーションと比較して、スペースおよび電力の大幅な節減を実現します。

内部検出された相電流は、2 つのピン（ISENA、ISENB）にミラーリングされ、外部コントローラによる電流監視の継続を可能にし、この情報を診断目的に使用できます。

Hブリッジごとの最大出力電流は $I_{MAX} = 3.8A_{MAX}$ で、過電流保護（OCP）によって制限されます。

Hブリッジごとの最大実効電流は、4 層 PCB を想定すると、室温で $I_{RMS} = 2A_{RMS}$ です。この電流は、熱に関する考慮事項の制限を受けるため、実際の最大実効電流は、PCB グランド・プレーン、ヒートシンク、換気などのアプリケーションの熱特性に依存します。

Hブリッジごとの最大フルスケール電流は $I_{FS} = 3A$ で、 I_{REF} に接続された外付け抵抗で設定できます。この電流は、埋込み電流駆動レギュレーション回路の最大電流設定値として定義されます。

最大フルスケール電流が 1.5A 未満であり、高電流制御精度が必要となるアプリケーションでは、ハーフ・フルスケール（HFS）ロジック入力ピンをハイに設定して、電流定格を半分に、ロー・サイドの FET R_{ON} を 2 倍にできます。この結果、特に電流範囲の下限に近い値では、電流制御精度が向上します。

MAX22210 は、過電流保護、サーマル・シャットダウン（TSD）、低電圧ロックアウト（UVLO）の機能を備えています。オープンドレイン、アクティブ・ローの $\overline{FAULT}$ ピンは、フォルト状態が検出されるたびにアクティブになります。

サーマル・シャットダウンおよび UVLO イベントの間、ドライバは、通常動作が復元されるまでディスエーブルになります。

MAX22210 は、5mm × 5mm の小型 TQFN32 および (4.4mm × 9.7mm) TSSOP28 パッケージで提供されます。

アプリケーション

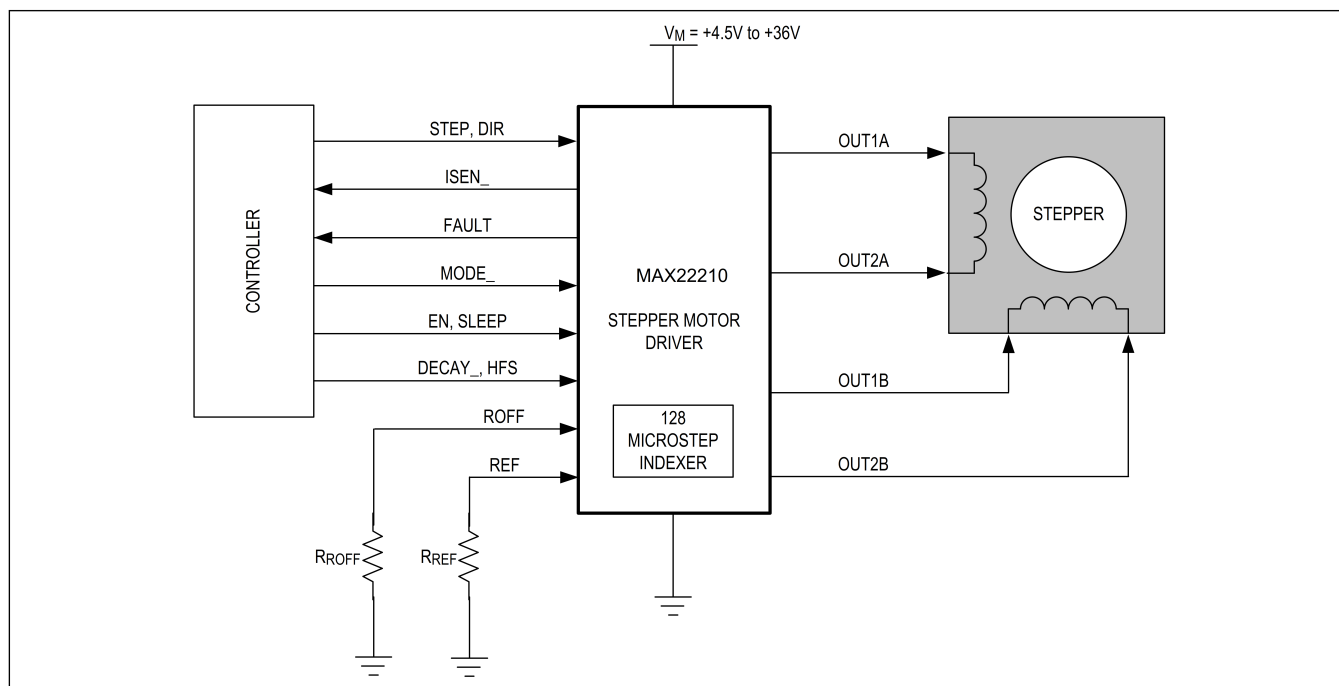
• ステップ・モータ・ドライバ

特長と利点

- 2 つの 36V 定格の Hブリッジ
 - 合計 $R_{DS(ON)}$ (HS + LS) : $T_A = +25^\circ C$ (代表値) で 250mΩ
- Hブリッジごとの電流定格 ($T_A = +25^\circ C$ (代表値))
 - $I_{MAX} = 3.8A_{MAX}$ (小さな容量性負荷を駆動するための衝撃電流)
 - $I_{FS} = 3A_{MAX}$ (内部電流駆動レギュレーション用のフルスケール電流設定値)
 - $I_{RMS} = 2A_{RMS}$
- 内蔵電流制御
 - 外付け抵抗によるフルスケール電流の設定が可能
 - 低電流値の電流制御精度を向上させるロジック入力 (HFS) が 1 つ
 - 内蔵電流検出 (ICS) により、大きな外付けの抵抗が不要になり、効率が向上
 - 128 マイクロステップ・インデクサによる組込み制御
 - STEP/DIR インターフェース
 - DAC 内蔵、マイクロステップングの参照表
 - 複数の減衰モード（低速減衰、混合減衰、適応減衰）
 - 外付け抵抗を用いて設定可能な PWM オフ時間
- 電流検出力（電流モニタ）（ISENA、ISENB）
- フォルト・インジケータ・ピン（ $\overline{FAULT}$ ）
- 保護機能
 - パワーFET ごとの過電流保護（OCP）
 - 低電圧ロックアウト（UVLO）
 - サーマル・シャットダウン（TSD） $T_J = +165^\circ C$
- 5mm × 5mm の TQFN32 および 4.4mm × 9.7mm の TSSOP28 パッケージで提供

オーダー情報はデータシート末尾に記載されています。

簡略化したブロック図



目次

概要	1
アプリケーション	1
特長と利点	1
簡略化したブロック図	2
絶対最大定格	6
パッケージ情報	6
TQFN 32 (5mm × 5mm)	6
TSSOP 28 (4.4mm × 9.7mm)	6
電気的特性	6
ピン配置	10
TQFN ピンの設定	10
TTSSOP ピンの設定	11
端子説明	11
機能図	13
概略図	13
詳細	14
スリープ・モード (<u>SLEEP</u> ピン)	14
イネーブル機能 (EN ピン)	14
インデクサ制御モード	14
電流検出出力 (ISEN) – 電流モニタ	15
電流駆動レギュレーション	16
フルスケール電流の設定 – ピン REF	17
ブリッジ電流制御 – インデクサ	17
固定オフ時間 (t _{OFF}) の設定	18
減衰モードの設定	18
適応減衰モード	19
保護機能	21
過電流保護	21
サーマル・シャットダウン保護	21
低電圧ロックアウト保護	21
標準アプリケーション回路	22
アプリケーション構成図	22
オーダー情報	23
改訂履歴	24

図一覧

図 1. ISEN 電流	16
図 2. 適応減衰ステップ・アップ	20
図 3. 適応減衰 - アルゴリズム	21

表一覧

表 1. ステップ・モードの選択	14
表 2. HFS の真理値表	17
表 3. 32 マイクロステップまでの参照表	17
表 4. 減衰モードの真理値表	19

絶対最大定格

$V_M \sim GND$	-0.3V ~ +42V
$V_{DD} \sim GND$	-0.3V ~ min (+2.2V, $V_M + 0.3V$)
$PGND \sim GND$	-0.3V ~ +0.3V
OUT_-	-0.3V ~ $V_M + 0.3V$
$V_{CP} \sim GND$	$V_M - 0.3V \sim \min (+42V, V_M + 6V)$
$C_{P2} \sim GND$	-0.3V ~ min (+42V, $V_M + 0.3V$)
$C_{P1} \sim GND$	$V_M - 0.3V \sim \min (+42V, V_M + 6V)$
$\overline{FAULT} \sim GND$	-0.3V ~ +6V
$TRIG_- \sim GND$	-0.3V ~ +6V
$REF_- \sim GND$	-0.3V ~ min (+2.2V, $V_{DD} + 0.3V$)
$ROFF \sim GND$	-0.3V ~ min (+2.2V, $V_{DD} + 0.3V$)

$ISEN_- \sim GND$	-0.3V ~ min (+2.2V, $V_{DD} + 0.3V$)
$EN_- \sim GND$	-0.3V ~ +6V
$STEP$ 、 DIR 、 $MODE_- \sim GND$	-0.3V ~ +6V
$HFS \sim GND$	-0.3V ~ +6V
$DECAY_- \sim GND$	-0.3V ~ +6V
$\overline{SLEEP} \sim GND$	-0.3V ~ min (+42V, $V_M + 0.3V$)
動作温度範囲.....	-40°C ~ +125°C
ジャンクション温度	+160°C
保存温度範囲	-65°C ~ +150°C
はんだ処理温度（リフロー）	+260°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

TQFN 32 (5mm × 5mm)

Package Code	T3255-8C
Outline Number	21-0140
Land Pattern Number	90-0013
Thermal Resistance, Single-Layer Board:	
Junction to Ambient (θ_{JA})	47°C/W
Junction to Case (θ_{JC})	1.7°C/W
Thermal Resistance, Four-Layer Board:	
Junction to Ambient (θ_{JA})	29°C/W
Junction to Case (θ_{JC})	1.7°C/W

TSSOP 28 (4.4mm × 9.7mm)

Package Code	U28E+5C
Outline Number	21-0108
Land Pattern Number	90-0147
Thermal Resistance, Four-Layer Board:	
Junction to Ambient (θ_{JA})	24.65
Junction to Case (θ_{JC})	1.52

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、www.maximintegrated.com/packages で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、www.maximintegrated.com/thermal-tutorial/ を参照してください。

電気的特性

($V_M = +4.5V \sim +36V$ 、 $R_{OFF} = 15k\Omega \sim 120k\Omega$ 、 $R_{REF} = 12k\Omega \sim 60k\Omega$ 、 $HFS = 0V$ 。代表値は $T_A = 25^\circ C$ および $V_M = +24V$ 。制限値は $T_A = +25^\circ C$ で 100%テストされています。動作温度範囲および関連する電源電圧範囲にわたる制限値は、設計および特性評価により裏付けられています。「GBD」と記載された仕様は、設計により確保されていますが、出荷テストの対象外です。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLY						
Supply Voltage Range	V_M		4.5		36	V

電氣的特性（続き）

($V_M = +4.5V \sim +36V$ 、 $R_{ROFF} = 15k\Omega \sim 120k\Omega$ 、 $R_{REF} = 12k\Omega \sim 60k\Omega$ 、 $HFS = 0V$ 。代表値は $T_A = 25^\circ C$ および $V_M = +24V$ 。制限値は $T_A = +25^\circ C$ で 100%テストされています。動作温度範囲および関連する電源電圧範囲にわたる制限値は、設計および特性評価により裏付けられています。「GBD」と記載された仕様は、設計により確保されていますが、出荷テストの対象外です。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Sleep Mode Current Consumption	I_{VM}	$\overline{SLEEP} = \text{logic low}$		4	11	μA
Quiescent Current Consumption	I_{VM}	$\overline{SLEEP} = \text{logic high}$		2	4	mA
1.8V Regulator Output Voltage	V_{VDD}	$V_M = +4.5V$, $I_{LOAD} = \text{internal consumption}$	1.74	1.8	1.86	V
V_{DD} Current Limit	$I_{V18(LIM)}$		20			mA
V_{DD} UVLO Rising	$UVLOV18R$	V_{DD} rising	1.59	1.65	1.69	V
V_{DD} UVLO Falling	$UVLOV18F$	V_{DD} falling	1.535	1.58	1.635	V
Charge Pump Voltage	V_{CP}			$V_M + 2.7$		V
LOGIC LEVEL INPUTS-OUTPUTS						
Input Voltage Level - High	V_{IH}		1.2			V
Input Voltage Level - Low	V_{IL}				0.65	V
Input Hysteresis	V_{HYS}			110		mV
Pulldown Current	I_{PD}	To GND	16	34	50	μA
Open-Drain Output Logic-Low Voltage	V_{OL}	$I_{LOAD} = 5mA$			0.2	V
Open-Drain Output Logic-High Leakage Current	I_{OH}	$V_{PIN} = 3.3V$	-1		1	μA
$\overline{SLEEP}$ Voltage Level High	$V_{IH}(\overline{SLEEP})$		0.9			V
$\overline{SLEEP}$ Voltage Level Low	$V_{IL}(\overline{SLEEP})$				0.6	V
$\overline{SLEEP}$ Pulldown Input Resistance	$R_{PD}(\overline{SLEEP})$		0.8	1.5		M Ω
OUTPUT SPECIFICATIONS						
Output ON-Resistance Low-Side	$R_{ON(LS)}$	HFS = logic low		0.125	0.22	Ω
		HFS = logic high		0.22	0.42	
Output ON-Resistance High-Side	$R_{ON(HS)}$			0.125	0.22	Ω
Output Leakage	I_{LEAK}	Driver OFF	-5		5	μA
Dead Time	t_{DEAD}			100		ns
Output Slew Rate	SR			200		V/ μs
PROTECTION CIRCUITS						
Overcurrent Protection Threshold	OCP		3.8			A
Over Current Protection Blanking Time	t_{OCP}		0.4	0.85	1.3	μs
Autoretry OCP Time	t_{RETRY}			3		ms

電気的特性（続き）

($V_M = +4.5V \sim +36V$ 、 $R_{ROFF} = 15k\Omega \sim 120k\Omega$ 、 $R_{REF} = 12k\Omega \sim 60k\Omega$ 、 $HFS = 0V$ 。代表値は $T_A = 25^\circ C$ および $V_M = +24V$ 。制限値は $T_A = +25^\circ C$ で 100%テストされています。動作温度範囲および関連する電源電圧範囲にわたる制限値は、設計および特性評価により裏付けられています。「GBD」と記載された仕様は、設計により確保されていますが、出荷テストの対象外です。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
UVLO Threshold on V_M	UVLO	V_M rising	3.85	4	4.15	V
UVLO Threshold on V_M Hysteresis	UVLO _{HYS}			0.12		V
Thermal Protection Threshold Temperature	TSD			165		$^\circ C$
Thermal Protection Temperature Hysteresis	TSD _{HYS}			20		$^\circ C$
CURRENT REGULATION						
REF pin Resistor range	R_{REF}		12		60	k Ω
REF Output Voltage	V_{REF}		0.882	0.9	0.918	V
I_{TRIP} Current Regulation Constant	K_{IFS}	HFS = logic low		36		KV
		HFS = logic high		18.4		
Current Trip Regulation Accuracy	DITRIP1	HFS = logic low, $I_{OUT} = 1.1A$ to 3A, GBD	-5	0.4	5	%
		HFS = logic high, $I_{OUT} = 0.55A$ to 1.5A, GBD	-5	0.4	5	
	DITRIP2	HFS = logic low, $I_{OUT} = 0.5A$ to 1.1A, GBD	-10	0.5	10	
		HFS = logic high, $I_{OUT} = 0.25A$ to 0.55A, GBD	-10	0.5	10	
Fixed OFF – Time Internal	t_{OFF}	ROFF shorted to V_{DD}	16	20	24	μs
Fixed OFF – Time Constant	K_{TOFF}	R_{ROFF} from 15k Ω to 120k Ω		0.667		$\mu s/k\Omega$
PWM Blanking Time	t_{BLK}		0.6	1.2	1.8	μs
CURRENT SENSE MONITOR						
ISEN_ Voltage Range	ISEN	Voltage Range at pin ISEN	0		1.1	V
Current Monitor Scaling Factor	K_{ISEN}	HFS = logic low. See the I_{SEN} Output Current Equation in the Current-Sense Output (CSO) - Current Monitor section.		7500		A/A
		HFS = logic high. See the I_{SEN} Output Current Equation in the Current-Sense Output (CSO) - Current Monitor section.		3840		
Current Monitor Accuracy	DKISEN ₁	HFS = logic low, $I_{OUT} = 0.7A$ to 3A, GBD	-5	0.4	+5	%
		HFS = logic high, $I_{OUT} = 0.35A$ to 1.5A, GBD	-5	0.4	+5	
	DKISEN ₂	HFS = logic low, $I_{OUT} = 0.4A$ to 0.7A, GBD	-10	0.6	+10	
		HFS = logic high, $I_{OUT} = 0.2A$ to 0.35A, GBD	-10	0.6	+10	
Current Sense Output -3dB Small Signal Bandwidth	BW			400		KHz

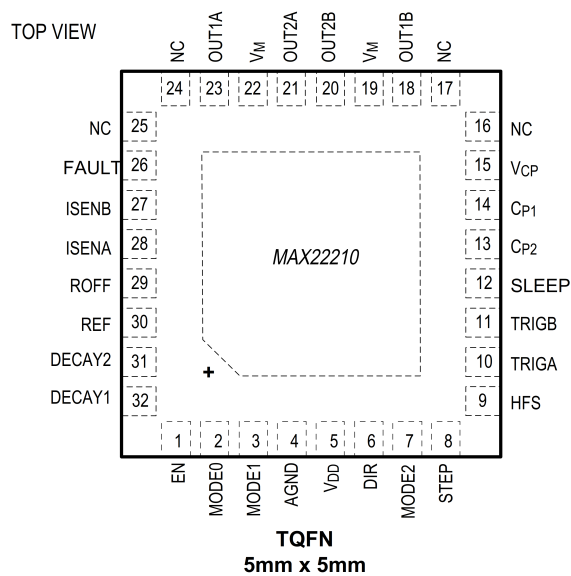
電気的特性（続き）

($V_M = +4.5V \sim +36V$ 、 $R_{ROFF} = 15k\Omega \sim 120k\Omega$ 、 $R_{REF} = 12k\Omega \sim 60k\Omega$ 、 $HFS = 0V$ 。代表値は $T_A = 25^\circ C$ および $V_M = +24V$ 。制限値は $T_A = +25^\circ C$ で 100%テストされています。動作温度範囲および関連する電源電圧範囲にわたる制限値は、設計および特性評価により裏付けられています。「GBD」と記載された仕様は、設計により確保されていますが、出荷テストの対象外です。)

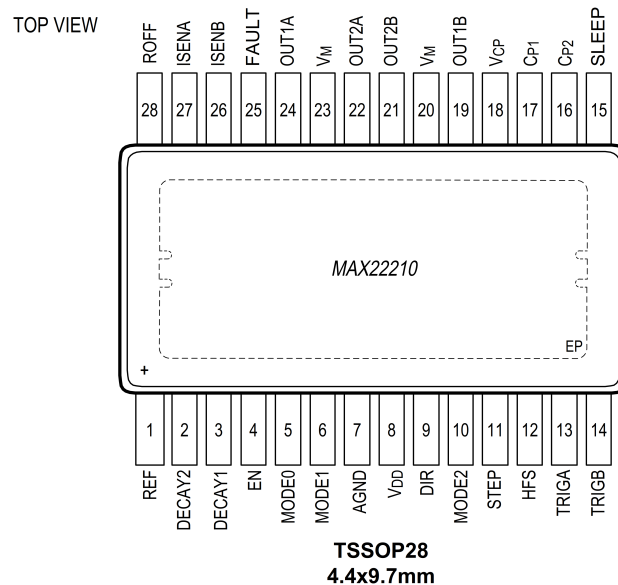
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FUNCTIONAL TIMINGS						
Sleep Time	t_{SLEEP}	$\overline{SLEEP} = \text{logic high to OUT_tristate}$			150	μs
Wakeup Time from Sleep	t_{WAKE}	$\overline{SLEEP} = 0$ to normal operation			3	ms
Enable Time	t_{EN}	Time from EN pin rising edge to driver on			0.4	μs
Disable Time	t_{DIS}	Time from EN pin falling edge to driver off			0.6	μs
INDEXER TIMING						
STEP High Time	t_{STH}		1			μs
STEP Low Time	t_{STL}		1			μs
Setup Time MODE, DIR to STEP	t_{SETUP}		1			μs
Hold Time MODE, DIR to STEP	t_{HOLD}		1			μs

ピン配置

TQFN ピンの設定



TTSSOP ピンの設定



端子説明

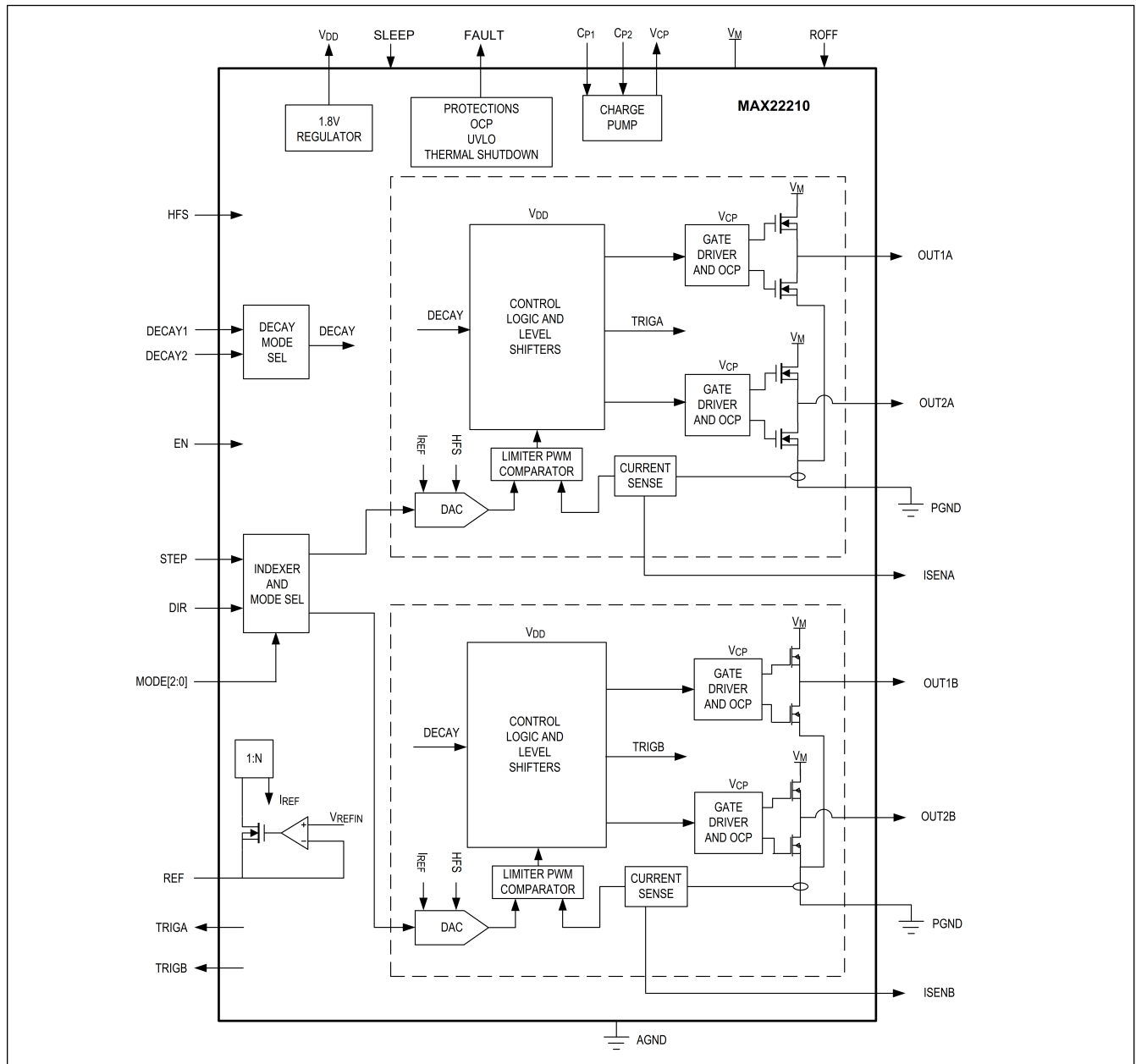
ピン		名称	説明	タイプ
TQFN	TSSOP			
30	1	REF	プログラマブル電流アナログ入力。REF と GND の間に抵抗を接続して、フルスケール電流を設定します。	Analog Input
29	28	ROFF	オフ時間 t_{OFF} を設定可能な抵抗ピン。ROFF を V _{DD} に接続して、内部の固定オフ時間を使用します。ROFF と GND の間に抵抗を接続して、固定オフ時間を目的の値に設定します。	Analog Input
26	25	$\overline{\text{FAULT}}$	オープンドレイン出力。アクティブ・ロー・フォルト・インジケータ。	Open Drain Output
10, 11	13, 14	TRIG ₋	オープンドレイン出力。ISEN トリガ出力。	
4	7	AGND	アナログ・グラウンド。グラウンド・プレーンに接続します。	GND
19, 22	20, 23	V _M	電源電圧入力。V _M 定格の 1 μ F（最小）の SMD コンデンサを V _M と GND の間に、デバイスの近くで接続し、10 μ F（最小）の電解バイパス・コンデンサを V _M と GND の間に接続します。アプリケーションの条件に応じて、数値のより高いものを使用できます。	Supply
5	8	V _{DD}	1.8V LDO 出力。2.2 μ F のコンデンサを V _{DD} ピンと GND の間に、デバイスの近くで接続します。	Output
18, 20, 21, 23	19, 21, 22, 24	OUT ₋	ドライバ出力ピン。	Output

端子説明（続き）

ピン		名称	説明	タイプ
TQFN	TSSOP			
27, 28	26, 27	ISEN_	電流検出出力モニタ。	Output
1	4	EN	ロジック入力ピン。イネーブル・ピン。	Logic Input
15	18	V _{CP}	チャージ・ポンプ出力。1μF のコンデンサを V _{CP} と V _M の間に、デバイスのできるだけ近くで接続します。	Output
14	17	C _{P1}	チャージ・ポンプ・フライング・コンデンサの 1 番ピン。22nF のコンデンサを CP1 と CP2 間に、デバイスのできるだけ近くで接続します。	Output
13	16	C _{P2}	チャージ・ポンプ・フライング・コンデンサの 2 番ピン。22nF のコンデンサを CP1 と CP2 間に、デバイスのできるだけ近くで接続します。	Output
12	15	$\overline{\text{SLEEP}}$	アクティブ・ロー・スリープ・ピン。	Logic Input
31, 32	2, 3	DECAY_	ロジック入力。減衰モードを設定します。	Logic Input
9	12	HFS	ロジック入力。出力電流をフルスケールに設定します。	Logic Input
8	11	STEP	ロジック入力。インデクサ・ステップ・ロジック入力。インデクサは、STEP ピンの立上がりエッジで進みます。	Logic Input
6	9	DIR	ロジック入力。方向ピン。	Logic Input
2, 3, 7	5, 6, 10	MODE_	ロジック入力ピン。電流駆動レギュレーション回路の減衰モードを設定します。	Logic Input
EP	EP	PGND	電源 GND。グランド・プレーンに接続します。サーマル PAD（EP）は電源 GND ピンでもあり、GND に正しく接続する必要があります。	

機能図

概略図



詳細

MAX22210 は 2 相ステップ・モータ・ドライバで、36V、3.8A_{MAX} の H ブリッジを 2 つ内蔵しています。

H ブリッジ FET は、インピーダンスが非常に低いため、駆動効率が高く、発生する熱を最小限に抑えます。代表的な合計 R_{ON} （ハイ・サイド + ロー・サイド）は 0.25Ω です。

MAX22210 は、高精度の電流駆動レギュレーション回路と、STEP/DIR インターフェースで制御される 128 マイクロステップ組込みインデクサを内蔵しています。高いマイクロステップ分解能と高度な制御技術により、滑らかで静かな動作が可能です。

ロー・サイドの 2 つの FET に流入する電流は、非散逸性の内蔵電流検出（ICS）によって検出され、次いで、目的のステップ・スレッシュホールド電流と比較されます。ブリッジ電流が設定値 I_{TRIP} を超えるとすぐに、デバイスは固定オフ時間 T_{OFF} の間、減衰を実行します。3 種類の減衰モード（低速減衰、混合減衰、適応減衰）をサポートしています。

非散逸性の ICS は、この機能に通常必要となる大きな外付けの電力抵抗が不要になるため、外付け検出抵抗に基づく主流のアプリケーションと比較して、スペースおよび電力の大幅な節減を実現します。

内部検出された相電流は、2 つのピン（ISENA、ISENB）にミラーリングされ、外部コントローラによる電流監視の継続を可能にし、このデータを診断目的に使用できます。

H ブリッジごとの最大出力電流は $I_{MAX} = 3.8A_{MAX}$ で、過電流保護（OCP）によって制限されます。

H ブリッジごとの最大実効電流は、4 層 PCB を想定すると、室温で $I_{RMS} = 2A_{RMS}$ です。この電流は、熱に関する考慮事項の制限を受けるため、実際の最大実効電流は、PCB グランド・プレーン、ヒートシンク、換気などのアプリケーションの熱特性に依存します。

H ブリッジごとの最大フルスケール電流は $I_{FS} = 3A$ で、 I_{REF} に接続された外付け抵抗で設定できます。この電流は、埋込み電流駆動レギュレーション回路の最大電流設定値として定義されます。

最大フルスケール電流の条件が 1.5A 未満であり、高電流制御精度が必要となるアプリケーションでは、ハーフ・フルスケール（HFS）ロジック入力ピンをハイに設定して、電流定格を半分に、ロー・サイドの FET R_{ON} を 2 倍にできます。この結果、特に電流範囲の下限に近い値では、電流制御精度が向上します。

MAX22210 は、過電流保護（OCP）、サーマル・シャットダウン（TSD）、UVLO の機能を備えています。オープンドレイン、アクティブ・ローの $\overline{FAULT}$ ピンは、フォルト状態が検出されるたびにアクティブになります。

サーマル・シャットダウンおよび UVLO イベントの間、ドライバは、通常動作が復元されるまでディスエーブルになります。

MAX22210 は、小型の TQFN32 (5mm × 5mm) パッケージまたは TSSOP28 (4.4mm × 9.7mm) パッケージで提供されます。

スリープ・モード（SLEEP ピン）

$\overline{SLEEP}$ ピンをローにすると、 V_M からの消費電流が 11μA 以下の最低電力モードに入ります。出力はすべて 3 ステートになり、内部回路はバイアス・オフされます。チャージ・ポンプもディスエーブルになります。プルダウン抵抗が $\overline{SLEEP}$ と GND の間に接続されているため、このピンがアクティブに駆動されていないときは常に、デバイスは確実にディスエーブルになります。スリープ・モードから通常モードへの復帰には、最長で 3ms かかります。

イネーブル機能（EN ピン）

この入力、出力電力 FET をイネーブル／ディスエーブルにします。EN をローにすると、2 つのフル・ブリッジが 3 ステートになります。EN をハイにすると、出力がイネーブルになります。EN がローに設定されていても、内部シーケンサ（インデクサ）はアクティブのままです。

インデクサ制御モード

MAX22210 は、複数の異なるステップ・モードに対応したインデクサを内蔵しています。ロジック入力 $MODE[2:0]$ は、表 1 に示すステップ・モードを選択します。

表 1. ステップ・モードの選択

MODE2	MODE1	MODE0	STEP MODE
-------	-------	-------	-----------

表 1. ステップ・モードの選択（続き）

0	0	0	Full Step (71% current)
0	0	1	½ step
0	1	0	¼ step
0	1	1	1/8 step
1	0	0	1/16 step
1	0	1	1/32 step
1	1	0	1/64 step
1	1	1	1/128 step

電流検出出力（ISEN） – 電流モニタ

相電流に比例する電流は、H ブリッジ A と B について、それぞれピン ISENA と ISENB にミラーリングされます。この電流は、ロー・サイドの 2 つの FET のうち 1 つが出力電流をシンクするときに検出されます。このため、通電（T_{ON}）フェーズ中と低速減衰フェーズ（ブレーキ）中の両方で重要です。ブランキング時間中は、ISEN 電流は一定に保持されます。高速減衰では、この電流はモニタされず、ISEN はゼロ電流を出力します。

次の式は、ISEN に供給される電流と出力電流の関係を示しています。

$$I_{\text{ISEN}}(A) = \frac{I_{\text{OUT}}(A)}{K_{\text{ISEN}}}$$

式 – ISEN 出力電流

ここで、K_{ISEN} は、出力電流と、ピン ISEN におけるそのレプリカとの間の電流スケーリング・ファクタを表しています。K_{ISEN} は通常、HFS = 0 のとき 7500A/A で、HFS = 1 のとき 3840A/A です。例えば、瞬時出力電流が 2A の場合、ISEN に供給される電流は 266μA です。

ISEN_と GND の間に外付け信号抵抗 R_{ISEN} を接続すると、モータ電流に比例した電圧が生じ、外部 ADC に入力できます。コントローラは、相電流のデータを診断目的に使用できます。

MAX22210 は、オープンドレイン出力ピン TRIGA と TRIGB に 2 つのトリガ信号を出力します。これらの信号は、ISEN 電流の正確なサンプリングを可能にする外部 ADC のトリガに使用できます。TRIG_は、通電フェーズ（ON）中に外付け抵抗によってプルアップされ（ロジック・ハイ・ステータス）、減衰フェーズ（OFF）中にロジック・ローにアクティブに駆動されます。TRIG_信号は、コイルが通電（T_{ON}）中にハイに駆動されます。パワーFET の整流による過渡電流のサンプリングを避けるために、TRIG_信号の立上がりエッジの直後にブランキング時間を挿入することを推奨します。ブランキング時間はアプリケーションに依存しますが、通常は 1μs の範囲内です。

TRIG_信号は、ステップ・モータに適用される PWM デューティ・サイクルも表しています。ユーザは、このデータの処理を選択して、ステップ・モータの失速状態や誤動作の検出などの診断ができます。

図 1 に、低速減衰（ケース A）と混合減衰（ケース B）の場合の ISEN 電流と TRIG 信号の理想的な挙動を示します。アナログ遅延と立上がり／立下がりエッジは無視されています。

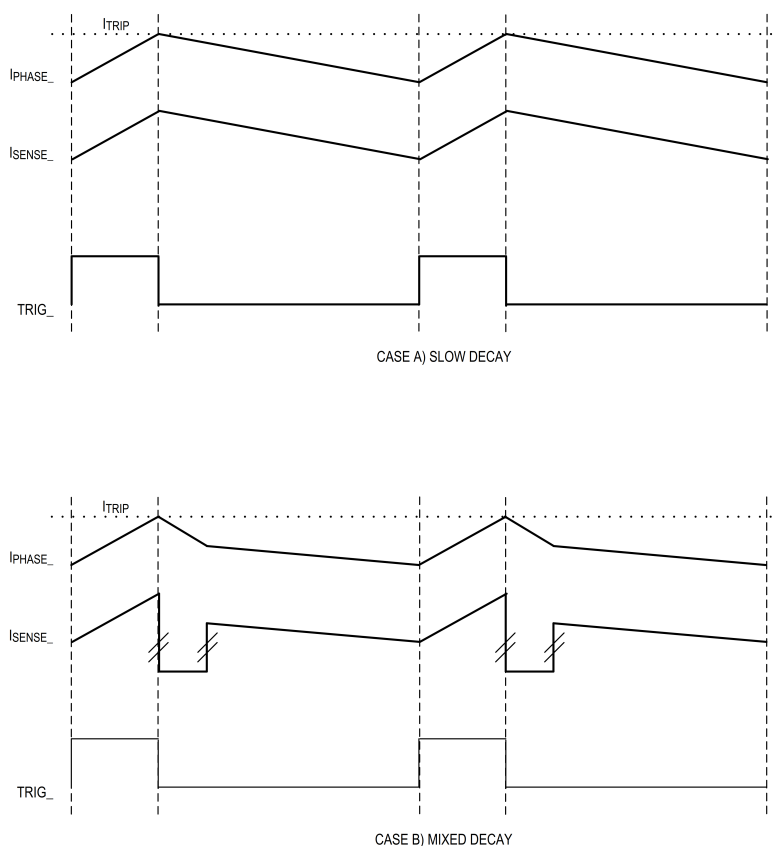


図 1. ISEN 電流

電流駆動レギュレーション

MAX22210は、埋込み電流駆動レギュレーション（CDR）機能を備えています。埋込みCDRは、モータ巻線に流れる電流を正確に制御します。ブリッジ電流は、非散逸性の内蔵電流検出（ICS）回路で検出され、次に、スレッシュホールド電流 I_{TRIP} と比較されます。ブリッジ電流がスレッシュホールドを超えるとすぐに、デバイスは固定オフ時間 t_{OFF} の間、減衰を実行します。デバイスは、次の段落で説明するように、様々な減衰モードをサポートしています。 t_{OFF} が経過すると、ドライバは次のPWMサイクルのために再度イネーブルになります。電流レギュレーション中、PWMのデューティ・サイクルおよび周波数は、電源電圧、モータ・インダクタンス、更にモータ速度および負荷条件に依存します。 t_{OFF} 継続時間は、ROFFピンに接続された外付け抵抗により設定可能です。

フルスケール電流の設定 – ピン REF

REF と GND の間に抵抗を接続して、フルスケール電流 I_{FS}を設定します。

下記の式は、フルスケール電流が、ピン REF に接続された R_{REF} ショント抵抗の関数であることを示しています。比例定数 K_{IFS}は、HFS ロジック・ピンのステータスに依存します。外付け抵抗 R_{REF}の範囲は 12kΩ～60kΩ です。

HFS がロジック・ローに駆動されると、K_{IFS}は 36kV に等しくなり、パワーFET の R_{dson}は最小値（0.25Ω、ハイ・サイド+ロー・サイド）に設定されます。

HFS がロジック・ハイに駆動されると、K_{IFS}は 18.4kV に等しくなり、パワーFET の R_{dson}は高く（0.375Ω、ハイ・サイド+ロー・サイド）なります。この動作モードは、最大電流が 1.5A を超えず、低電流での高精度が強く求められるアプリケーションに推奨されます。

$$I_{FS} = \frac{K_{IFS}(KV)}{R_{REF}(K\Omega)}$$

式 – フルスケール電流

表 2 は HFS の設定値をまとめたものです。

表 2. HFS の真理値表

HFS	IFS (%)	MAXIMUM FS SETTING	TYPICAL R _{DS(ON)} (HIGH-SIDE + LOW-SIDE)	NOTES
0	100%	3A	0.25Ω	Optimized efficiency and extended operating range up to 3A _{FS}
1	50%	1.5A	0.375Ω	Reduced operating range up to 1.5A _{FS} . Improved current accuracy control in the low current range

ブリッジ電流制御 – インデクサ

ステップ・モードは、ロジック入力 MODE[2:0]によって決定されます（表 1 を参照）。

MAX22210 は、最大 128 マイクロステップをサポートするインデクサを内蔵しています。インデクサは、ステップ・モードごとにブリッジ電流を 2 つの位相で設定します。

STEP ピンに印加される各パルスにおいて、デバイスのシーケンサが増加（DIR 入力ハイ）または減少（DIR 入力ロー）します。

表 3 に、32 マイクロステップまでの各ステップ・モードの参照表を示します。64 や 128 マイクロステップなどのより高いマイクロステップ・モードがサポートされており、より高いステップ角分解能で同様のパターンに従います。

ドライバがイネーブルになった場合、またはスリープ・モードを終了した後に、インデクサは 45° の角度に対応する「ホーム状態」で初期化されます。STEP 入力の各立上がりエッジで、インデクサは、それぞれ DIR = 1 または DIR = 0 の場合に、参照表内の次または前の状態に移動します。

ステップ・モードの変更後、STEP ロジック入力の立上がりエッジは、新しいステップ・モードの最初の有効な状態が見つかるまで、インデクサを前のステップ・モードに従って進行させます。その時点から、インデクサは新しいステップ・モードに従ってステップを開始します。

表 3. 32 マイクロステップまでの参照表

1/32 STEPPING	1/16 STEPPING	1/8 STEPPING	1/4 STEPPING	1/2 STEPPING	FULL STEPPING	COIL A	COIL B	STEP ANGLE
1	1	1	1	1		100.0%	0.0%	0
2						99.9%	4.9%	3
3	2					99.5%	9.8%	6
4						98.9%	14.7%	8
5	3	2				98.1%	19.5%	11
6						97.0%	24.3%	14

表 3. 32 マイクロステップまでの参照表（続き）

7	4					95.7%	29.0%	17
8						94.2%	33.7%	20
9	5	3	2			92.4%	38.3%	23
10						90.4%	42.8%	25
11	6					88.2%	47.1%	28
12						85.8%	51.4%	31
13	7	4				83.1%	55.6%	34
14						80.3%	59.6%	37
15	8					77.3%	63.4%	39
16						74.1%	67.2%	42
17	9	5	3	2	1	70.7%	70.7%	45
18						67.2%	74.1%	48
19	10					63.4%	77.3%	51
20						59.6%	80.3%	53
21	11	6				55.6%	83.1%	56
22						51.4%	85.8%	59
23	12					47.1%	88.2%	62
24						42.8%	90.4%	65
25	13	7	4			38.3%	92.4%	68
26						33.7%	94.2%	70
27	14					29.0%	95.7%	73
28						24.3%	97.0%	76
29	15	8				19.5%	98.1%	79
30						14.7%	98.9%	82
31	16					9.8%	99.5%	84
32						4.9%	99.9%	87
32	17	9	5			0.0%	100.0%	90

固定オフ時間（ t_{OFF} ）の設定

電流レギュレーション回路は、 t_{OFF} が一定の PWM 制御に基づいています。ON フェーズ中に、ブリッジ電流が目標の I_{TRIP} スレッシュホールドを超える場合、OFF フェーズが開始し、電流が減衰します。OFF フェーズには、固定継続時間 t_{OFF} があります。

t_{OFF} は、ROFF ピンに外付け抵抗を接続することにより、必要な値に設定可能です。ROFF ピンが V_{DD} に短絡されていると、 t_{OFF} 時間は内部で、固定値（20 μ s、代表値）に設定されます。ROFF ピンに外付け抵抗を接続することにより、 t_{OFF} を次式のように設定できます。ここで、 R_{ROFF} は ROFF ピンと GND の間に接続される外付け抵抗（単位：k Ω ）、 K_{TOFF} は 0.667 μ s/k Ω に等しい内部定数です。

$$t_{OFF}(\mu s) = R_{ROFF} \times K_{TOFF}$$

t_{OFF} は 10 μ s～80 μ s の範囲内で設定可能です。

減衰モードの設定

2 つのロジック入力ピンにより、 T_{OFF} 中の減衰モードを設定できます。MAX22210 は、低速減衰モードと混合減衰モードをサポートしています。適応減衰モードも提供されています。適応減衰モードは、[適応減衰モード](#)のセクションで説明されているように、低速減衰と高速減衰の最適な比率を自動計算します。

[表 4](#) に、減衰モードを選択するための真値表を示します。

表 4. 減衰モードの真理値表

DECAY2	DECAY1	INCREASING STEPS	DECREASING STEPS
0	0	Slow	Slow
0	1	Mixed 30% Fast	Mixed 30% Fast
1	0	Mixed 60% Fast	Mixed 60% Fast
1	1	Adaptive	Adaptive

適応減衰モード

MAX22210 は適応減衰モードを 1 つ備えています。

適応減衰モードを使用すると、MAX22210 は、低速減衰と高速減衰の比率を動的に決定します。

このアルゴリズムは、通電フェーズ（TON）中と低速減衰フェーズ（TSLOW）中の電流測定に基づいています。

アルゴリズムは、次の 3 つの動作条件を区別します。

- **トラッキング・アップ・フェーズ**：STEP コマンドの結果、電流を新しい上位目標レベル（STEP UP）まで短時間で増加させる必要があります。
- **トラッキング・ダウン・フェーズ**：STEP コマンドの結果、電流を新しい下位目標レベル（STEP DW）まで短時間で減少させる必要があります。
- **安定／定常状態フェーズ**：電流目標レベルに到達すると、電流は安定します。リップルは必ず、最小限に抑える必要があります。

ステップ・アップ・コマンドが受信されると、前のサイクルが完了し、電流が新しい目標レベルに達するまで、オン時間 t_{ON} が適用されます。[図 2](#) を参照してください。

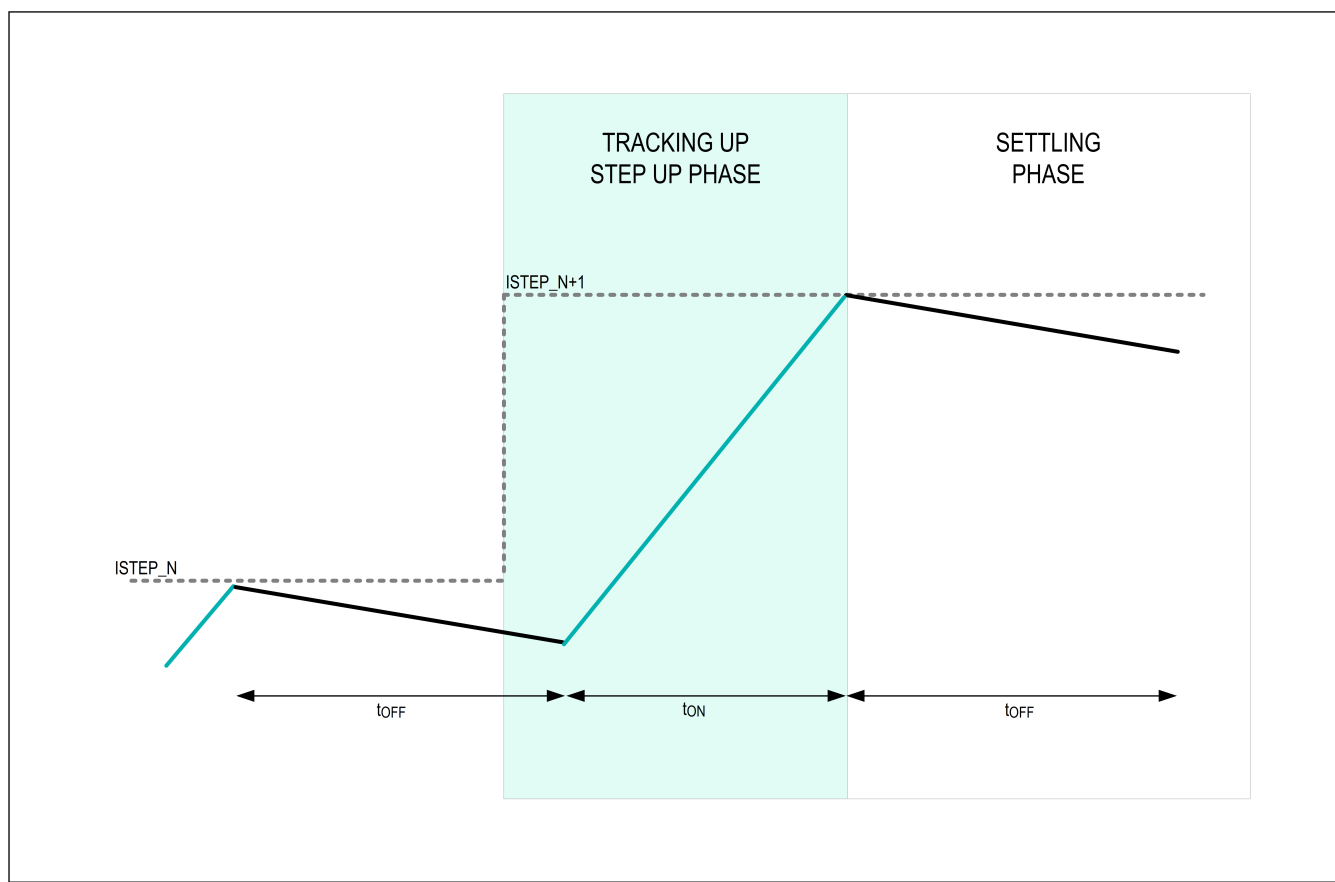


図 2. 適応減衰ステップ・アップ

ステップ・ダウン・コマンドを受信すると、高速トラッキングのために 30%高速の混合減衰モードが適用されます。低速減衰インターバル中に電流が新しい目標値よりも低いと判明すると、 t_{ON} フェーズが適用され、電流が目的のレベルに到達します。

安定／定常状態フェーズ中には、リップルを最小限に抑えるために、可変の固定低速減衰比が使用されます。最初に、固定オフ時間 t_{OFF} 中は、低速減衰が適用されます。次のサイクルでは、オン時間 t_{ON} がサイクルごとにモニタされます。 t_{ON} が $t_{ON(MIN)}$ に等しいと判明した場合、10%高速の混合減衰モードが次のチョッピング・サイクルに適用されます。

- 前のサイクルの t_{ON} が $t_{ON(MIN)}$ に等しいと判明した場合、高速減衰率は+10%ステップで動的に増加します。
- 前のサイクルの t_{ON} が $t_{ON(MIN)}$ より長いと判明した場合、高速減衰率は-10%ステップで動的に減少します。

アルゴリズムの収束を容易にするため、高速減衰率を 10%より下げることはできません。

図 3 に、この挙動をグラフ化して示します。

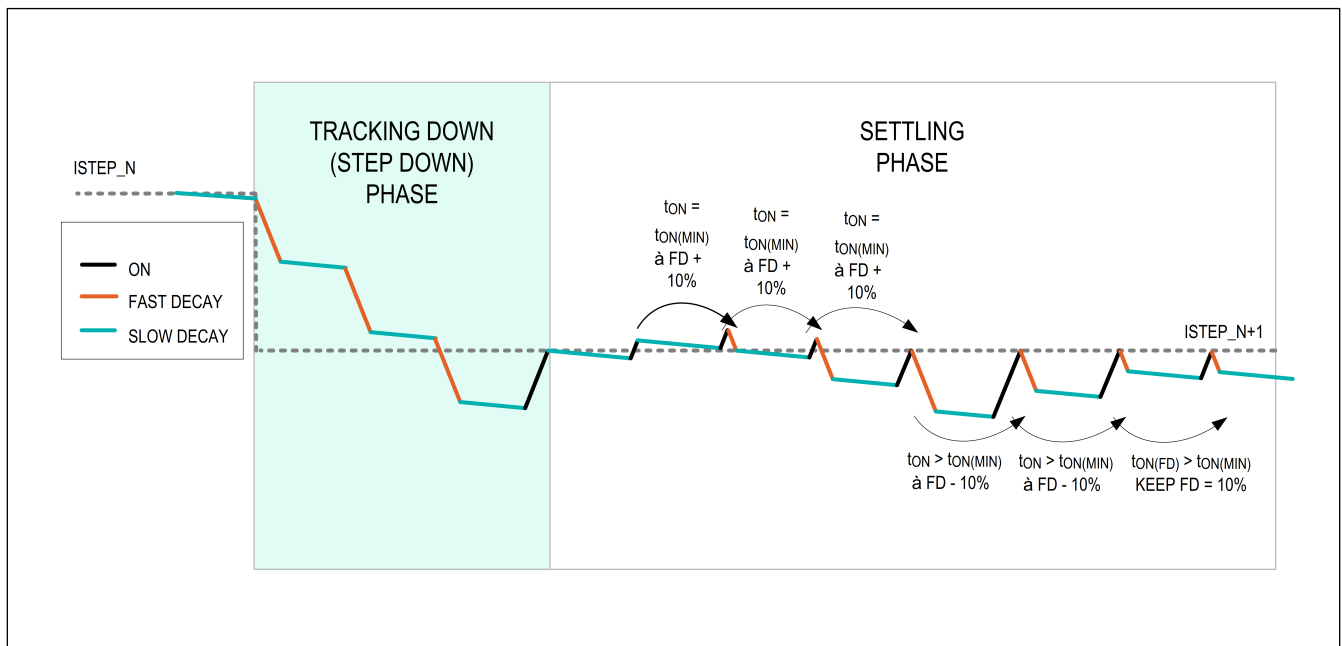


図 3. 適応減衰 – アルゴリズム

保護機能

過電流保護

過電流保護は、レール（電源電圧とグラウンド）への短絡と出力（OUT1_と OUT2_）間の短絡から本デバイスを保護します。OCP スレッシュホールドは、最小値が 3.8A に設定されています。出力電流が、過電流保護ブランキング時間 t_{OCP} よりも長い間、OCP スレッシュホールドよりも大きい場合、OCP イベントが検出されます。

OCP イベントが検出されると、H ブリッジは直ちにディスエーブルになり、 $\overline{\text{FAULT}}$ ピンにフォルト表示が出力されます。H ブリッジは 3ms の間、HiZ モードに維持されます（ t_{RETRY} 仕様を参照）。その後、H ブリッジは、入力現在の状態に従って再度イネーブルになります。短絡状態がまだ存在する場合は、このサイクルが繰り返され、存在しない場合は、通常動作が再開されます。短絡故障モードでは長時間の動作をさせないようにしてください。長時間の OCP イベントは、本デバイスの信頼性に影響を及ぼすことがあります。

サーマル・シャットダウン保護

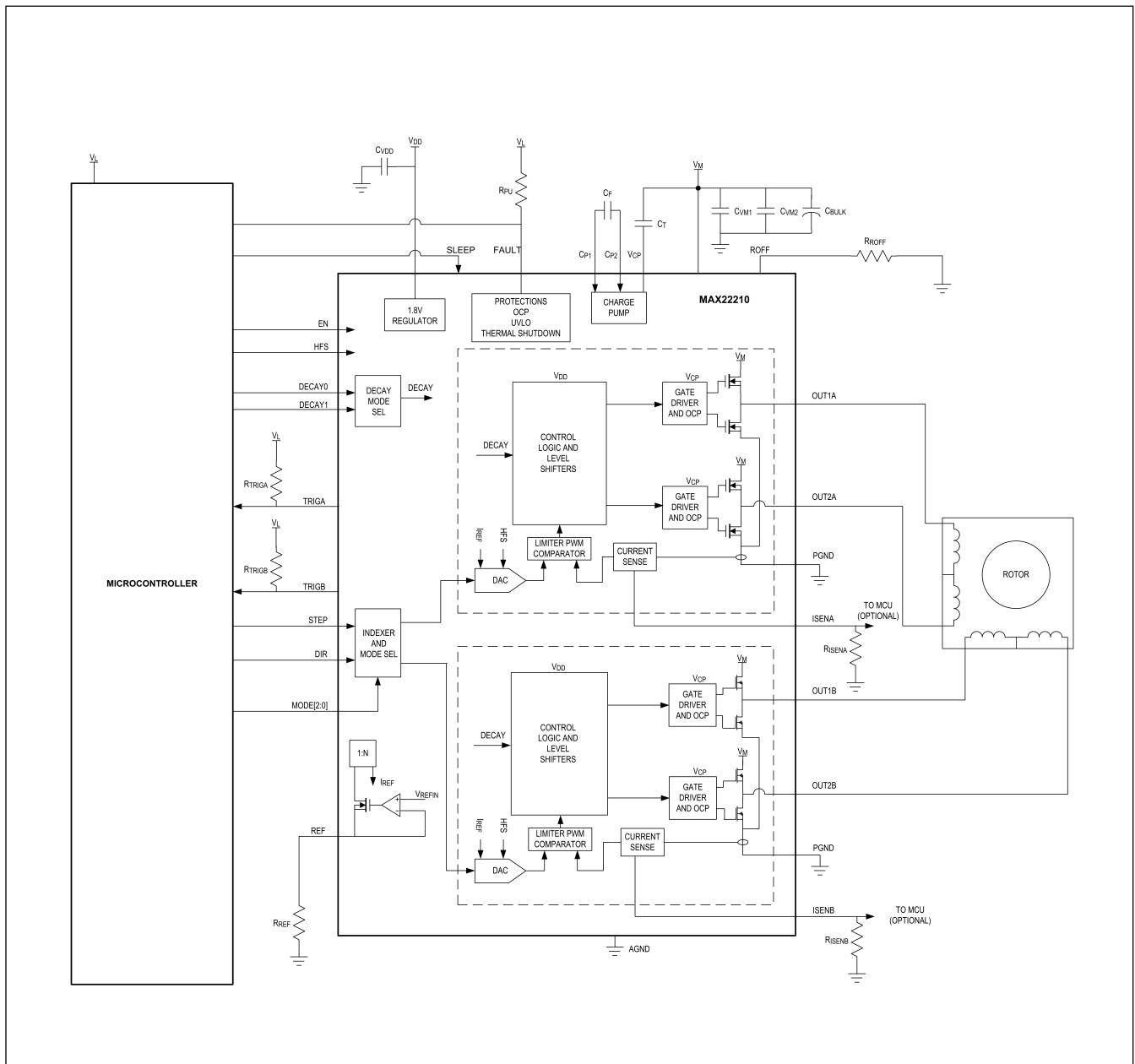
ダイ温度が 165°C（代表値）を超える場合、 $\overline{\text{FAULT}}$ ピンにフォルト表示が出力され、ジャンクション温度が 145°C を下回るまでドライバが 3 ステートになります。その後、ドライバが再度イネーブルになります。

低電圧ロックアウト保護

このデバイスは、低電圧ロックアウト（UVLO）保護機能を備えています。 V_M の UVLO は最大値が 4.15V に設定されています。UVLO イベントが発生すると、 $\overline{\text{FAULT}}$ ピンにフォルト表示が出力され、ドライバ出力が 3 ステートになります。電源電圧が公称動作範囲内に戻るとすぐに、通常動作が再開されます（そして、 $\overline{\text{FAULT}}$ ピンのアサートが解除されます）。

標準アプリケーション回路

アプリケーション構成図



MAX22210

36V、3.8A ステップ・モータ・ドライバ（電流検出と
128 マイクロステップ・インデクサを内蔵）

オーダー情報

PART NUMBER	TEMPERATURE RANGE	PIN-PACKAGE
MAX22210ATJ+	-40°C to +125°C	32 TQFN - 5mm x 5mm
MAX22210AUI+*	-40°C to +125°C	28 TSSOP - 4.4mm x 9.7mm

* 発売予定の製品。発売時期についてはお問い合わせください。
+は鉛（Pb）フリー／RoHS 準拠のパッケージであることを示します。
T は、テープ&リールを示します。

MAX22210

36V、3.8A ステップ・モータ・ドライバ（電流検出と
128 マイクロステップ・インデクサを内蔵）

改訂履歴

版数	改訂日	説明	改訂ページ
0	6/23	市場投入のためのリリース	-