

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2023年8月22日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2023年8月22日

製品名：MAX25603

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：17ページ、電流クランプと出力放電の項、上から5行目

【誤】

「・・・VISP - ISN 間のレギュレーション電圧は 55mV に固定されます。」

【正】

「・・・VISP -V ISN 間のレギュレーション電圧は 55mV に固定されます。」



車載コンビネーション・ヘッドライト用 4スイッチ昇降圧 LED コントローラ

MAX25603

概要

MAX25603 は、車載用多機能コンビネーション・ヘッドランプに適した同期整流式 4 スwitch昇降圧 LED ドライバ・コントローラです。このコントローラは、0V~60V の LED ストリング電圧に対して LED 電流をレギュレーションします。MAX25603 は、同期整流による効率的な昇降圧 LED ドライバを必要とするアプリケーション向けに、シームレスな昇降圧 LED ドライバとして使用できます。MAX25603 は、PWM 調光機能を備えた電流源を必要とする高出力アプリケーションに最適です。

このデバイスは、入力電圧と出力電圧の比率に応じて、降圧、昇圧、昇降圧の各モード間でシームレスな移行が可能です。MAX25603 は、自動車や産業、およびその他の LED 照明アプリケーションにおける LED ドライバ・アプリケーションに最適です。フォールト・フラグは、LED 断線状態またはサーマル・シャットダウン状態を示します。このデバイスはアナログ・デバイス独自の平均電流モード制御方式を採用しており、調整可能な 200kHz~440kHz の固定周波数での動作が可能です。更に、EMI 性能を向上させるため、発振器内部で±6%の三角波拡散スペクトラムが追加されています。MAX25603 は、デュアル・ストリング・アプリケーションにおいて、アナログ/デジタル両方の PWM 調光をタイムシェアリングで実行します。1つのデバイスで、自動車用フロント・ヘッドランプ内のデイトタイム・ランニング・ライト (DRL)、ポジション・ライト、ハイ・ビーム、ロー・ビームに電源を供給できます。MAX25603 は、LED 電流の高速な立上がり/立下がりエッジを必要とする PWM 調光アプリケーション用に、2つのハイサイド pMOS ドライバを統合しています。また、出力の断線や短絡に対する堅牢な保護機能を備え、AEC 規格に適合しているため車載アプリケーションに適しています。

MAX25603 はアナログ・デバイス独自のアーキテクチャを採用しており、デュアル・ストリング・アプリケーションのタイムシェアリング・モードにおいて、切り替え時における LED 電流のオーバーシュートとオーバーシュート時間を制限できます。マルチストリング・アプリケーションのタイムシェアリング・モードでは、アナログ・デバイス独自の制御方式により、ストリング間の切り替え時における LED 電流オーバーシュートを最小限に抑えます。

アプリケーション

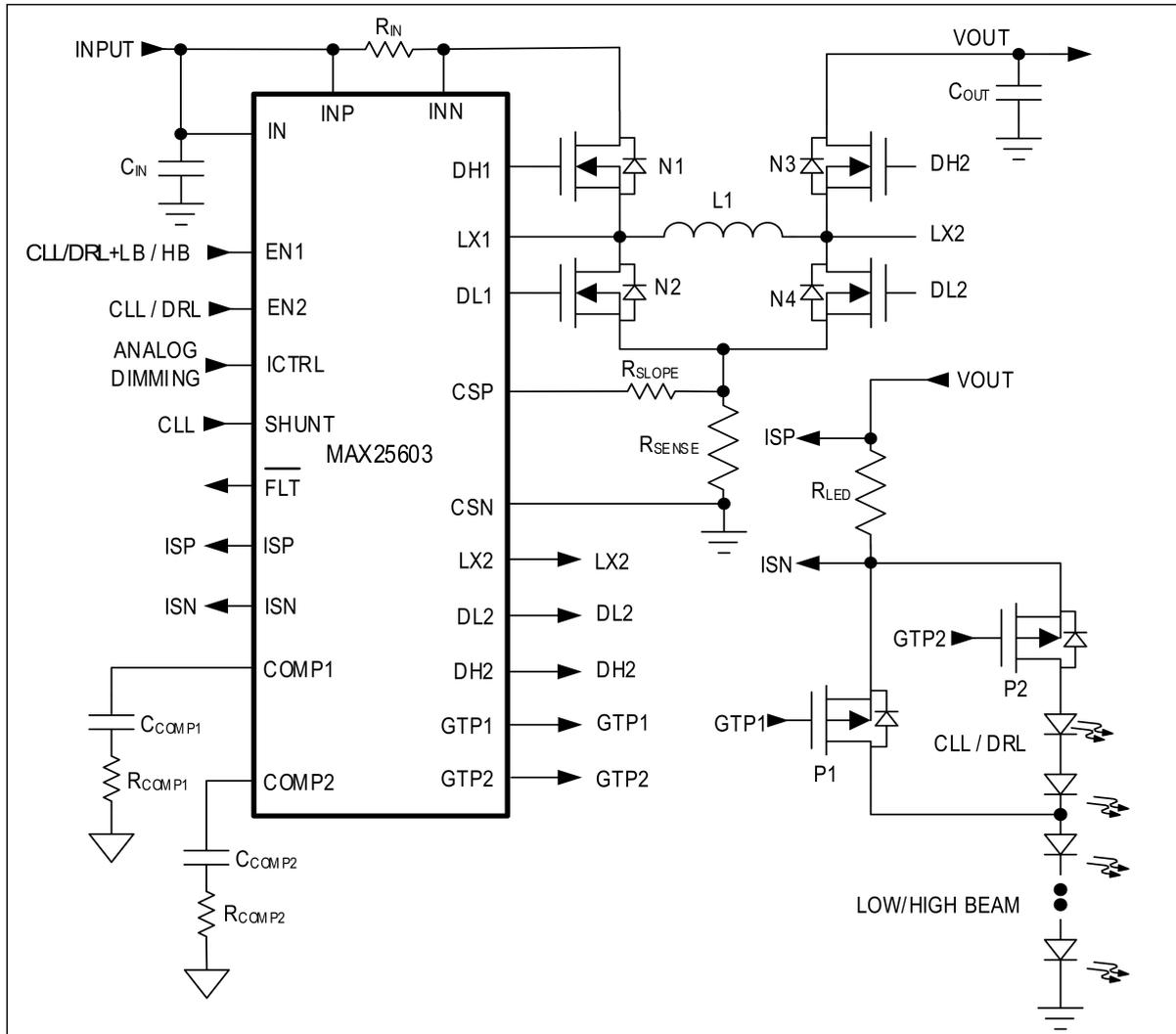
- 自動車用コンビネーション・ヘッドランプ

特長と利点

- 車載対応：AEC-Q100 に適合
- 集積化により高輝度 LED ドライバの部品表が最小限に抑えられ、省スペースとコスト削減を実現
 - 広い入力電圧範囲：5V~60V
 - Hブリッジ単一インダクタ昇降圧アーキテクチャ
 - トランジェント時の高速 LED 電流制限機能を内蔵
 - タイムシェアリングを用いたデュアル・ストリング・アプリケーションに最適
 - EPパッド付き 28ピン TSSOP
- フル機能のデュアル・ストリング・ドライバ
 - 両チャンネルでアナログおよび PWM 調光 (EN1 および EN2)
 - アナログ・デバイス独自の制御アーキテクチャにより、デュアル・ストリング・モードでの LED 電流スパイクとスパイク時間を制限
 - スペクトル拡散を用いた、ちらつきのない PWM 調光
 - デュアル pMOS 調光 FET ゲート・ドライバを内蔵
- 保護機能と広い温度範囲によってシステムの信頼性が向上
 - 短絡、過電圧、過熱保護
 - 高速 LED 電流制限および入力電流リミッタ
- 動作ジャンクション温度範囲：-40°C~+150°C

オーダー情報はデータシート末尾に記載されています。

簡略アプリケーション回路図



絶対最大定格

IN、INN、INP、ISP、ISN、GTP1、 GTP2~PGND.....	-0.3V~+65V
ISP~ISN	-0.3V~+0.6V
ISP~GTP_	-0.3V~+6.0V
LX1、LX2~PGND	-1.0V~+65V
BST_~LX_	-0.3V~+6V
DH_~LX_	-0.3V~V _{BST} + 0.3V
DL1、DL2~PGND	-0.3V~(V _{CC} + 0.3) V
CSP、CSN~SGND	-2.5V~+6V
CSP~CSN	-0.5V~+0.5V
COMP1、COMP2~SGND	-0.3V~V _{CC} + 0.3V

V _{CC} ~SGND	-0.3V~+6V
ICTRL、EN1、EN2、SHUNT、FB、FLT~SGND..	-0.3V~+6V
PGND~SGND	-0.3V~+0.3V
V _{CC} 短絡時間	連続
連続消費電力 (TSSOP) (T _A = +70°C、+70°C より上は 29.76mW/°C でディレーティング)	2381mW
動作ジャンクション温度範囲 (Note 1, 2)	-40°C~+150°C
保存温度範囲	-40°C~+150°C
はんだ処理温度 (リフロー)	+260°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

28-TSSOP

Package Code	U28E+1C
Outline Number	21-100182
Land Pattern Number	90-100069
Thermal Resistance, Four-Layer Board:	
Junction-to-Ambient (θ_{JA})	33.6°C/W
Junction-to-Case Thermal Resistance (θ_{JC})	3.3°C/W

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、www.maximintegrated.com/packages で確認してください。パッケージ・コードの「+」、「#」、「-」はRoHS対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面はRoHS状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で4層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、www.maxim-ic.com/thermal-tutorial を参照してください。

電気的特性

(特に指定のない限り、V_{IN} = V_{INP} = 14V、T_J = -40°C~+125°C。(Note 1))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY VOLTAGE						
INP Input Voltage Range	V _{INP}		5.0		60	V
Supply Current	I _{INQ}	No switching, I _N = 12V		4	8	mA
UNDERVOLTAGE LOCKOUT						
Undervoltage Lockout Rising	UVLORIN	V _{IN} rising	3.85	4.1	4.3	V
Undervoltage Lockout Falling	UVLOFIN	V _{IN} falling	3.55	3.8	4.0	V
Hysteresis				300		mV
Startup Delay	t _{START_DELAY}			550		μs
V_{CC} REGULATOR						

(特に指定のない限り、 $V_{IN} = V_{INP} = 14V$ 、 $T_J = -40^{\circ}C \sim +125^{\circ}C$ 。(Note 1))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Voltage	V_{CC}	$5.5V < V_{IN} < 65V$; $I_{VCC} = 1mA$	4.85	5.0	5.1	V
		$I_{VCC} = 30mA$, $5.5V < V_{IN} < 36V$	4.85	5.0	5.1	
		$I_{VCC} = 1mA$ to $60mA$, $6V < V_{IN} < 25V$	4.85	5.0	5.1	
Dropout Voltage	V_{CC_DROP}	$V_{IN} = 4.5V$, $I_{VCC} = 5mA$		60	110	mV
V_{CC} UVLO Rising	V_{CC_UVLOR}	Rising		4.2		V
V_{CC} UVLO Falling	V_{CC_UVLOF}	Falling		3.9		V
Short-Circuit Current Limit	I_{VCC_SC}			110		mA
BUCK-BOOST CONTROLLER						
Switching Frequency (Dither Disabled)	f_{sw}	$R_{DL1} = 10k\Omega$ $R_{DL2} = 10k\Omega$		200		kHz
		$R_{DL1} = 20k\Omega$ $R_{DL2} = 10k\Omega$		230		
		$R_{DL1} = 30k\Omega$ $R_{DL2} = 10k\Omega$		260		
		$R_{DL1} = 10k\Omega$ $R_{DL2} = 20k\Omega$		290		
		$R_{DL1} = 20k\Omega$ $R_{DL2} = 20k\Omega$		320		
		$R_{DL1} = 30k\Omega$ $R_{DL2} = 20k\Omega$		350		
		$R_{DL1} = 10k\Omega$ $R_{DL2} = 30k\Omega$		380		
		$R_{DL1} = 20k\Omega$ $R_{DL2} = 30k\Omega$		410		
		$R_{DL1} = 30k\Omega$ $R_{DL2} = 30k\Omega$		440		
		Frequency Accuracy	f_{sw}		-15	
Frequency Dither				+/-6		%
Minimum On-Time (Buck)	t_{ON_MIN}			180	270	ns
INPUT CURRENT-SENSE AMPLIFIER						
Input Current-Sense Common-Mode Range			5		60	V
Input Current-Sense Threshold		$3V < V_{INP} < 60V$	88	100	112	mV
INP Bias Current		$V_{INP} - V_{INN} = 100mV$, $V_{INP} = 60V$		50		μA
INN Bias Current		$V_{INP} - V_{INN} = 100mV$, $V_{INP} = 60V$		10		μA
CSP CSN CURRENT-SENSE AMPLIFIER						
CSP, CSN Input Bias Current			-1		1	μA
Voltage Gain (Boost, Buck Mode)		$V_{CSP} = 100mV$, $V_{CSN} = 0mV$		10		V/V
ANALOG DIMMING						
ICTRL Control Input Voltage Range	ICTRLRNG		0.2		1.2	V
ICTRL Zero Current Threshold	ICTRLZC_VTH	$(V_{ISP} - V_{ISN}) < 5mV$	0.16	0.18	0.2	V

(特に指定のない限り、 $V_{IN} = V_{INP} = 14V$ 、 $T_J = -40^{\circ}C \sim +125^{\circ}C$ 。(Note 1))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ICTRL Clamp Voltage	ICTRL _{CLMP}	ICTRL sink = 1 μ A	1.25	1.30	1.35	V
ICTRL Input Bias Current	ICTRL _{IIN}	$V_{ICTRL} = 0$ to 5.0V		20	500	nA
LED CURRENT-SENSE AMPLIFIER						
Common-Mode Input Range			0		+60	V
Differential Signal Range			0		200	mV
ISN Input Bias Current	IB _{ISN}	$V_{ISP} - V_{ISN} = 200mV$, $V_{ISP} = 60V$		24	50	μ A
ISP Input Bias Current	IB _{ISP}	$V_{ISP} - V_{ISN} = 200mV$, $V_{ISP} = 60V$		800	1300	μ A
LED Current-Sense Regulation Voltage		$V_{ICTRL} = 1.4V$, $5.4V < V_{ISP} < 60V$	213.8	220	226.2	mV
		$V_{ICTRL} = 1.2V$, $5.4V < V_{ISP} < 60V$	194	200	206	
		$V_{ICTRL} = 0.4V$, $5.4V < V_{ISP} < 60V$	36	40	44	
		$V_{ICTRL} = 1.4V$, $2.15V < V_{ISP} < 5.4V$	210	220	232	
		$V_{ICTRL} = 1.2V$, $2.15V < V_{ISP} < 5.4V$	190	200	210	
		$V_{ICTRL} = 0.4V$, $2.15V < V_{ISP} < 5.4V$	36	40	44	
LED Current-Sense Regulation Voltage (Low Range)		$V_{ICTRL} = 1.2V$, $0V < V_{ISP} < 2.15V$	190	200	210	mV
		$V_{ICTRL} = 0.4V$, $0V < V_{ISP} < 2.15V$	35	40	45	
Common-Mode Input Range Selector	RNG _{SEL}	V_{ISP} rising	1.9	2.05	2.15	V
Common-Mode Input Range Selector Hysteresis				100		mV
LED Current Limit	V_{CL}	$V_{ICTRL} = 1.4V$, $3V < V_{ISP} < 60V$	247	275	303	mV
		$V_{ICTRL} = 1.2V$, $3V < V_{ISP} < 60V$	225	250	275	
		$V_{ICTRL} < V_{ICTRL_CLMP}$, $3V < V_{ISP} < 60V$	40	55	70	
ICTRL LED Current Limit Clamp	V_{ICTRL_CLMP}	ICTRL rising		420		mV
OUTPUT VOLTAGE DISCHARGE						
Discharge Activation Threshold		$V_{ICTRL} = 1.4V$, $V_{ISP} = 12V$		275		mV
		$V_{ICTRL} = 1.2V$, $V_{ISP} = 12V$	225	250	275	
		$V_{ICTRL} < V_{ICTRL_CLMP}$, $V_{ISP} = 12V$		55		
Discharge Deactivation Deglitch				5		μ s
Negative Current Limit During Discharge				63		mV
Hysteresis				15		mV
SLOPE COMPENSATION ON CSP						
Slope Compensation Current-Ramp Height	I _{SLOPE_PK}	Peak-current ramp added to CSP input per switching cycle at 100% duty cycle	42.5	50	57.5	μ A
ERROR AMPLIFIER						
Transconductance	g_m	$V_{ISP} - V_{ISN} = 200mV$	1170	1800	2430	μ S
COMP Sink Current	COMP _{ISINK}	$V_{COMP} = 5V$		300		μ A
COMP Source Current	COMP _{ISRC}	$V_{COMP} = 0V$		300		μ A
nMOS GATE DRIVERS						

(特に指定のない限り、 $V_{IN} = V_{INP} = 14V$ 、 $T_J = -40^{\circ}C \sim +125^{\circ}C$ 。(Note 1))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DH1 Sourcing Resistance	R_{DH1_SRC}			2.2		Ω
DH2 Sourcing Resistance	R_{DH2_SRC}			1.2		Ω
DH_ Sinking Resistance	R_{DH_SINK}			1.2		Ω
DL_ Sourcing Resistance	R_{DL_SRC}	DL_ = high		1.6		Ω
DL_ Sinking Resistance	R_{DL_SINK}	DL_ = low		0.9		Ω
DH_ to DL_ Dead Time		DH_ fall to DL_ rise		20		ns
DL_ to DH_ Dead Time		DL_ fall to DH_ rise		20		ns
PWM DIMMING						
EN1, EN2 Turn-On Threshold		EN_ rising	1.3	1.4	1.5	V
EN1, EN2 Hysteresis				250		mV
EN1, EN2 Input Bias Current	I_{EN1}, I_{EN2}		-1		1	μA
SHUNT High Threshold		SHUNT rising	1.3	1.4	1.5	V
SHUNT Hysteresis				250		mV
SHUNT Input Bias Current	I_{SHUNT}		-1		1	μA
DIMMING pMOS GATE DRIVERS						
Peak Pullup Current	$I_{DIMOUTPU}$	EN1, EN2 = 0V, ($V_{ISP} - V_{GTP_}$) = 5V	5	7.5	10	mA
Peak Pulldown Current	$I_{DIMOUTPD}$	($V_{ISP} - V_{GTP_}$) = 0V	4.5	7	9.5	mA
GTP_ Low Voltage with Respect to ISP			-5.5	-5.0	-4.4	V
GTP_ Turn-On Voltage		ISP rising	4.6	5.0	5.4	V
GTP_ Turn-Off Voltage				3.0		V
FAULT						
FB Overvoltage Threshold	V_{TH_OVP}	FB rising	1.22	1.24	1.28	V
FB Overvoltage Hysteresis				0.1		V
FB Input Bias Current	I_{FB}		-1		1	μA
Short Protection Threshold		ISP falling		4.7		V
Short Protection Hysteresis				0.1		V
Short Protection Timer				10		ms
Short Regulation	$V_{ISP} - V_{ISN}$	$V_{ICTRL} > 0.32V$		0.024		V
		$V_{ICTRL} < 0.32V$		($V_{ICTRL} - 0.2$)/5		
FLT Output Voltage		I_{SINK} is 1mA after fault		0.05	0.3	V
FLT Leakage Current		$V_{FLT} = 5.5V$			1	μA
OFF TIME CONTROL						
Linear Range of Pulse Doubler				5		μs

(特に指定のない限り、 $V_{IN} = V_{INP} = 14V$ 、 $T_J = -40^{\circ}C \sim +125^{\circ}C$ 。(Note 1))

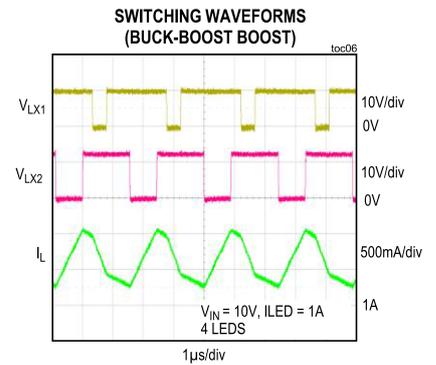
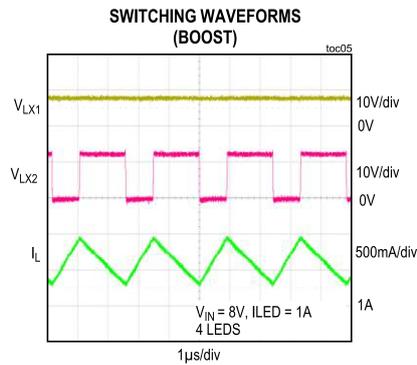
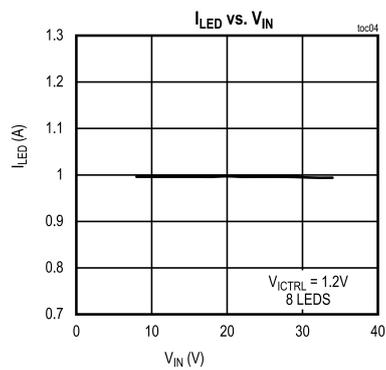
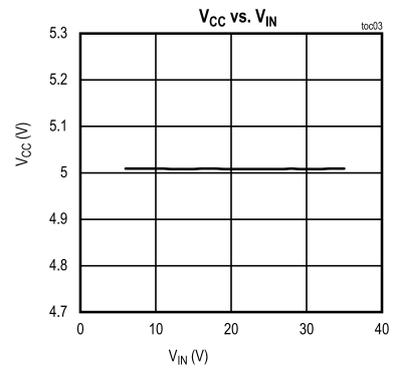
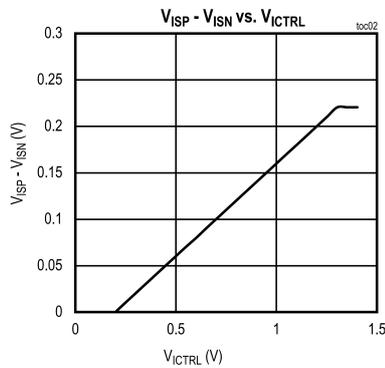
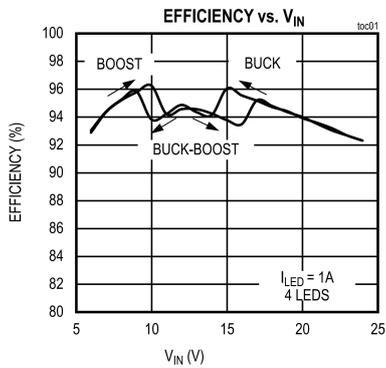
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
THERMAL SHUTDOWN						
Thermal Shutdown Threshold	$T_{SHUTDOWN}$	Temperature Rising		165		$^{\circ}C$
Thermal Shutdown Hysteresis	T_{HYS}			15		$^{\circ}C$

Note 1 : MAX25603 は、 $T_J = +125^{\circ}C$ で 95,000 時間、 $T_J = +150^{\circ}C$ で 5,000 時間、連続動作するように設計されています。

Note 2 : MAX25603 は、一時的な過負荷状態からデバイスを保護するための過熱保護機能を内蔵しています。過熱保護機能が作動した場合、ジャンクション温度は最大動作ジャンクション温度を超えます。仕様規定された絶対最大動作ジャンクション温度より上での動作は、デバイスの信頼性を損なう可能性があります。

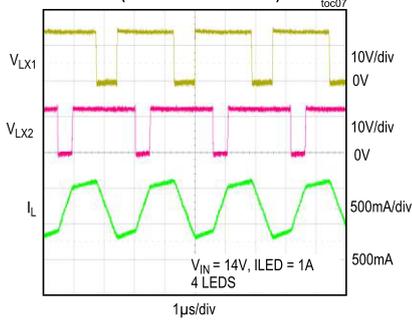
標準動作特性

(特に指定のない限り、 $T_A = +25^{\circ}C$ 。)

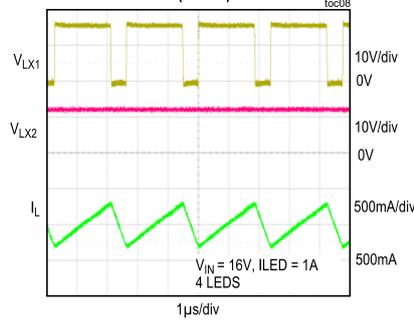


(特に指定のない限り、 $T_A = +25^{\circ}\text{C}$ 。)

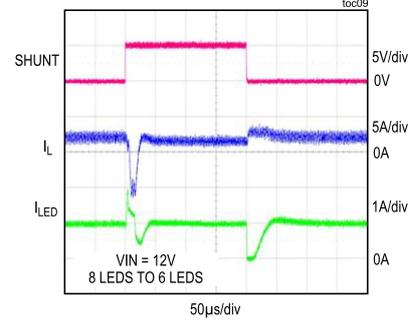
SWITCHING WAVEFORMS
(BUCK-BOOST BUCK)



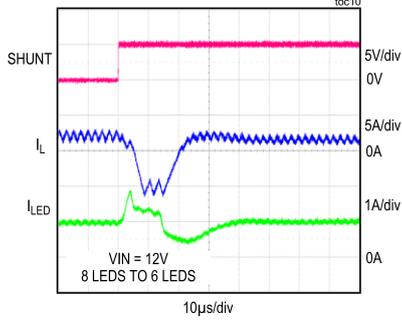
SWITCHING WAVEFORMS
(BUCK)



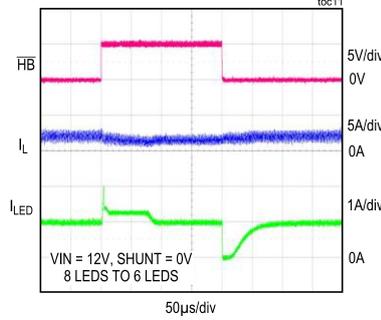
SHUNTING LEDs
WITH DISCHARGE



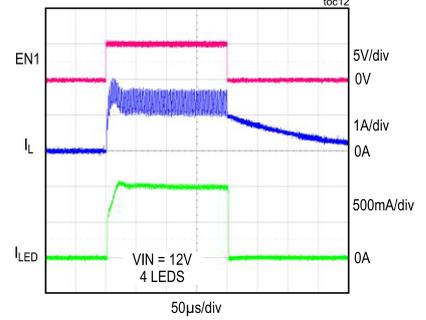
SHUNTING LEDs
WITH DISCHARGE



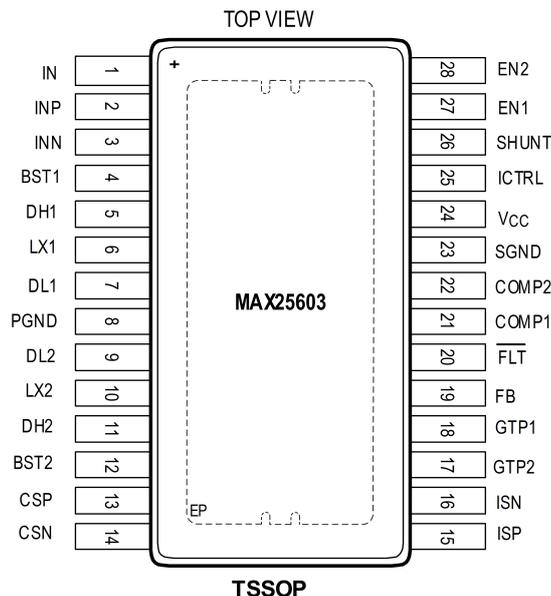
SHUNTING LEDs
ONLY CURRENT CLAMP



PWM DIMMING



ピン配置

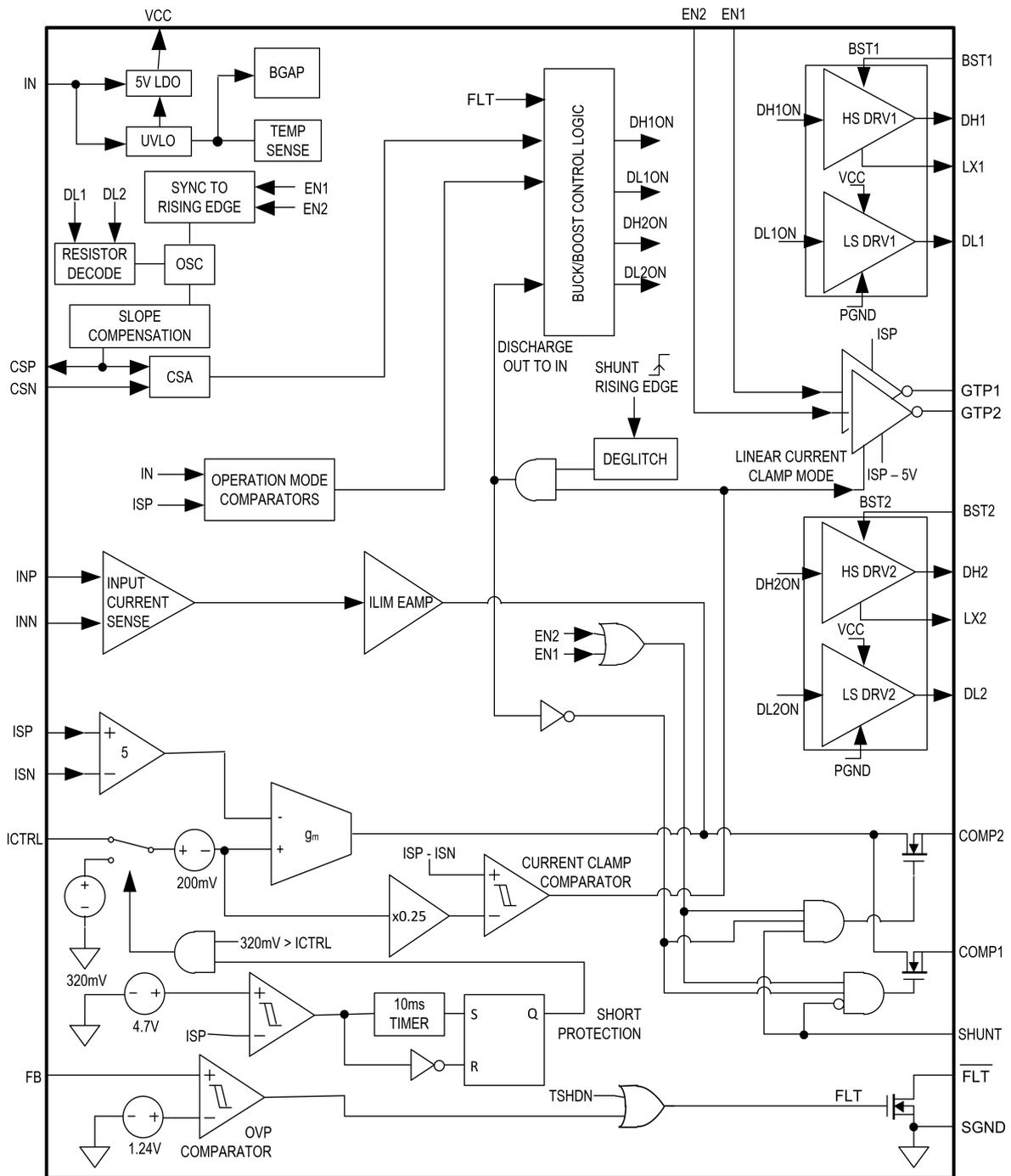


端子説明

ピン	名称	説明
1	IN	正電源入力。IN から PGND に 1 μ F のセラミック・コンデンサでバイパスします。
2	INP	入力電流制限の正入力。
3	INN	入力電流制限の負入力。INN から INP へ RC ローパスフィルタを追加して、INP から INN へフィルタ処理後の DC 電圧を供給します。抵抗は 100 Ω 、コンデンサは 0.1 μ F とします。
4	BST1	降圧部のハイサイド・ゲート駆動用ハイサイド電源。BST1 から LX1 へ 0.1 μ F のセラミック・コンデンサを接続します。
5	DH1	MAX25603 の降圧部用トップ・ゲート駆動。ハイサイド nMOS のゲートを駆動します。
6	LX1	降圧側のスイッチング・ノード。LX1 端子は、グラウンドよりダイオード電圧降下分低い電圧から V_{IN} までスイングします。
7	DL1	MAX25603 の降圧部用ボトム・ゲート駆動。ローサイド nMOS のゲートを駆動します。また、この端子と SGND の間に抵抗を接続すると、スイッチング周波数が設定されます。DL1 と SGND の間に適切な抵抗を接続し、スイッチング周波数を設定します。
8	PGND	電源グラウンド接続。
9	DL2	MAX25603 の昇圧部用ボトム・ゲート駆動。ローサイド nMOS のゲートを駆動します。また、この端子と SGND の間に抵抗を接続すると、スイッチング周波数が設定されます。DL2 と SGND の間に適切な抵抗を接続し、スイッチング周波数を設定します。
10	LX2	MAX25603 の昇圧部のスイッチング・ノード。LX2 端子は、グラウンドよりダイオード電圧降下分低い電圧から V_{OUT} までスイングします。
11	DH2	MAX25603 の昇圧部用トップ・ゲート駆動。ハイサイド nMOS のゲートを駆動します。
12	BST2	昇圧部のハイサイド・ゲート駆動用ハイサイド電源。BST2 から LX2 へ 0.1 μ F のセラミック・コンデンサを接続します。
13	CSP	平均電流モード・コントローラの電流検出コンパレータへの正入力。
14	CSN	平均電流モード・コントローラの電流検出コンパレータへの負入力。
15	ISP	LED 電流検出の正入力。ISP と ISN 間の電圧は、 $1.1V/5$ または $(V_{ICTRL} - 0.2)/5$ のいずれか低い方に比例してレギュレーションされます。

16	ISN	LED 電流検出の負入力。
17	GTP2	チャンネル2のハイサイド・ゲート駆動。GTP2端子は外付けのハイサイドpMOS PWMスイッチを、 V_{OUT} から($V_{OUT} - 5V$)の電圧イングで駆動します。使用しない場合は未接続のままにしてください。
18	GTP1	チャンネル1のハイサイド・ゲート駆動。GTP1端子は外付けのハイサイドpMOS PWMスイッチを、 V_{OUT} から($V_{OUT} - 5V$)の電圧イングで駆動します。使用しない場合は未接続のままにしてください。
19	FB	LEDストリングの過電圧保護入力。出力、FB、およびGNDの間に抵抗分圧器を接続します。FBの電圧が1.24Vを超えると、高速動作のコンパレータが即座にPWMスイッチングを停止します。 $V_{OVP} = 1.24 \times (R_{FB1} + R_{FB2}) / R_{FB2}$
20	FLT	アクティブロー、オーブンドレインのフォールト・インジケータ出力。フォールト・インジケータ (FLT) のセクションを参照。
21	COMP1	SHUNT がローの時の補償ネットワーク接続。適切な補償を行うには、COMP1 から SGND へ適切な RC ネットワークを接続します。
22	COMP2	SHUNT がハイの時の補償ネットワーク接続。適切な補償を行うには、COMP2 から SGND へ適切な RC ネットワークを接続します。
23	SGND	信号グランド接続
24	V_{CC}	5V レギュレータ出力。安定動作のため、 V_{CC} から SGND に最低 2.2 μ F のセラミック・コンデンサを接続します。
25	ICTRL	アナログ調光制御入力。LED電流のアナログ調光用に0~1.3Vのアナログ電圧を接続します。 $I_{LED} = (V_{ICTRL} - 0.2V) / (5 \times R_{LED})$ 。ノイズ・フィルタ処理のため、ICTRLからGNDに最低10nFのセラミック・コンデンサでバイパスします。 $V_{ICTRL} > 1.3V$ の場合、コンデンサは不要で、LED電流は $I_{LED} = 1.1V / (5 \times R_{LED})$ にクランプされます。
26	SHUNT	ストリング内のいくつかのLEDでPWM調光を使用する場合は、この端子をハイにします。SHUNTをハイにするとCOMP2の補償ネットワークがイネーブルになり、SHUNTをローにするとCOMP1の補償ネットワークがイネーブルになります。
27	EN1	EN1をハイにするとGTP1のpMOSゲート駆動がイネーブルになり、GTP1のpMOSドレインに接続されたLEDストリングがオンになります。EN1をローにするとGTP1のゲート駆動がディセーブルされ、GTP1のLEDストリングがオフになります。GTP1でPWM調光を行うには、PWM信号で駆動します。
28	EN2	EN2をハイにするとGTP2のpMOSゲート駆動がイネーブルになり、GTP2のpMOSドレインに接続されたLEDストリングがオンになります。EN2をローにするとGTP2のゲート駆動がディセーブルされ、GTP2のLEDストリングがオフになります。GTP2でPWM調光を行うには、PWM信号で駆動します。
-	EP	露出パッド。無駄のない電力消費を実現するために、EPを連続した広い面積の銅グランドプレーンに接続します。メインICの接地には使用しないでください。EPはSGNDに接続する必要があります。

機能図
ブロック図



詳細

MAX25603 は、車載用多機能コンビネーション・ヘッドランプに適した同期整流式 4 スイッチ昇降圧 LED ドライバ・コントローラです。このコントローラは、0V~60V の LED ストリング電圧に対して LED 電流をレギュレーションします。MAX25603 は、同期整流による効率的な昇降圧 LED ドライバを必要とするアプリケーション向けに、シームレスな昇降圧 LED ドライバとして使用できます。MAX25603は、PWM 調光機能を備えた電流源を必要とする高出力アプリケーションに最適です。

このデバイスは、入力電圧と出力電圧の比率に応じて、降圧、昇圧、昇降圧の各モード間でシームレスな移行が可能です。MAX25603 は、自動車や産業、およびその他の LED 照明アプリケーションにおける LED ドライバ・アプリケーションに最適です。フォールト・フラグは、LED 断線状態とサーマル・シャットダウン状態を示します。このデバイスはアナログ・デバイセズ独自の平均電流モード制御方式を採用しており、調整可能な 200kHz~440kHz の固定周波数での動作が可能です。更に、EMI 性能を向上させるため、発振器内部で±6%の三角波拡散スペクトラムが追加されています。MAX25603 は、デュアル・ストリング・アプリケーションにおいて、アナログ/デジタル両方の PWM 調光をタイムシェアリングで実行します。1 つのデバイスで、自動車用フロント・ヘッドランプ内のデイトイム・ランニング・ライト (DRL)、ポジション・ライト、ハイ・ビーム、ロー・ビームに電源を供給できます。MAX25603 は、LED 電流の高速な立上がり/立下がりエッジを必要とする PWM 調光アプリケーション用に、2 つのハイサイド pMOS ドライバを統合しています。また、出力の断線や短絡に対する堅牢な保護機能を備え、AEC 規格に適合しているため車載アプリケーションに適しています。

MAX25603 はアナログ・デバイセズ独自のアーキテクチャを採用しており、デュアル・ストリング・アプリケーションのタイムシェアリング・モードにおいて、切り替え時における LED 電流のオーバーシュートとオーバーシュート時間を制限できます。マルチストリング・アプリケーションのタイムシェアリング・モードでは、アナログ・デバイセズ独自の制御方式により、ストリング間の切り替え時における LED 電流オーバーシュートを最小限に抑えます。

V_{CC} レギュレータ

V_{CC} 電源はこのチップ用の低電圧アナログ電源で、IN と PGND の間の入力電圧から電力を供給されます。内部パワーオンリセット (POR) は、V_{CC} 電圧と IN 電圧をモニタします。V_{CC} が UVLO スレッシュホールドを下回ると POR が発生し、IC がリセットされます。入力電圧が上昇し、V_{CC} リニア電圧レギュレータの出力がレギュレーション状態に戻ると、チップはリセット状態を解除します。

低電圧ロックアウト

MAX25603 は、正電源入力 (IN) を使用した低電圧ロックアウト (UVLO) を備えています。IN が 4.1V のスレッシュホールドを超えると ICはイネーブルになり、IN が 3.8V のスレッシュホールドを下回るとディスエーブルになります。IN の UVLO は内部で固定されており、調整することはできません。IN が UVLO を超えると内蔵 LDO がイネーブルになります。V_{CC} が 4.2V を超えると、550μs の起動遅延が発生します。その後、コンバータがイネーブルになります。

Hブリッジ動作

MAX25603 を使用した H ブリッジ構成を図 1 に示します。H ブリッジは、N1、N2、N3、N4 の 4 つのスイッチで構成されています。スイッチ N1 と N2 は入力電圧と直列に接続され、スイッチ N3 と N4 は出力に接続されます。インダクタ L は図 1 に示すように接続されます。回路が動作する構成は、入力電圧と出力電圧の比率に応じて 4 種類あります。

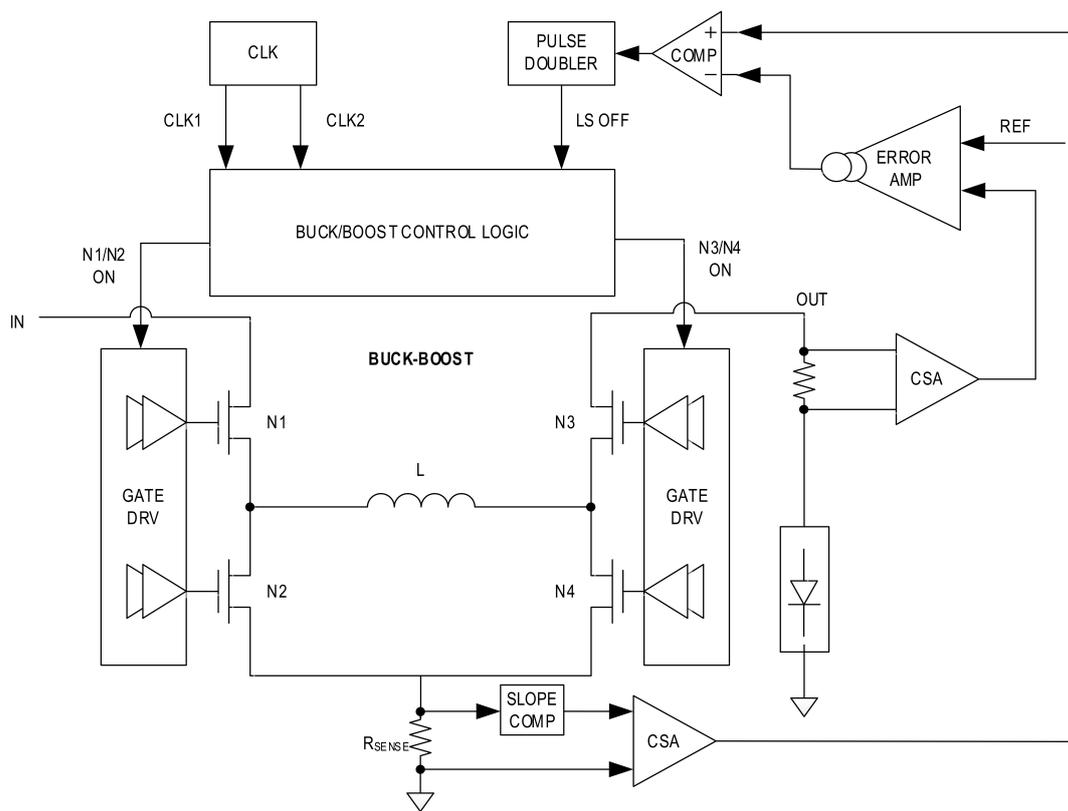


図 1. ブリッジ LED ドライバ

表 1 に、各構成における Hブリッジのスイッチの状態を示します。

表 1. Hブリッジのスイッチの状態

SWITCH	BOOST MODE	BUCK-BOOST MODE (BOOST CONTROL)	BUCK-BOOST MODE (BUCK CONTROL)	BUCK MODE
N1	ON	SWITCHING	SWITCHING	SWITCHING
N2	OFF	SWITCHING	SWITCHING	SWITCHING
N3	SWITCHING	SWITCHING	SWITCHING	ON
N4	SWITCHING	SWITCHING	SWITCHING	OFF

降圧モード

入力電圧が出力電圧よりはるかに高い場合、MAX25603 は降圧モードで動作します。この構成では、スイッチ N3 は常時オンで、スイッチ N4 は常時オフです。スイッチ N2 はクロック・サイクル (CLK1) の開始時にオンになり、インダクタ電流は下降します。MAX25603 は平均電流モード制御方式を用いて、スイッチ N2 の ON パルス幅を決定します。N2 がオフになると、N1 がオンになります。スイッチ N1 と N2 は交互に切り替わり、同期整流式降圧レギュレータのように動作します。

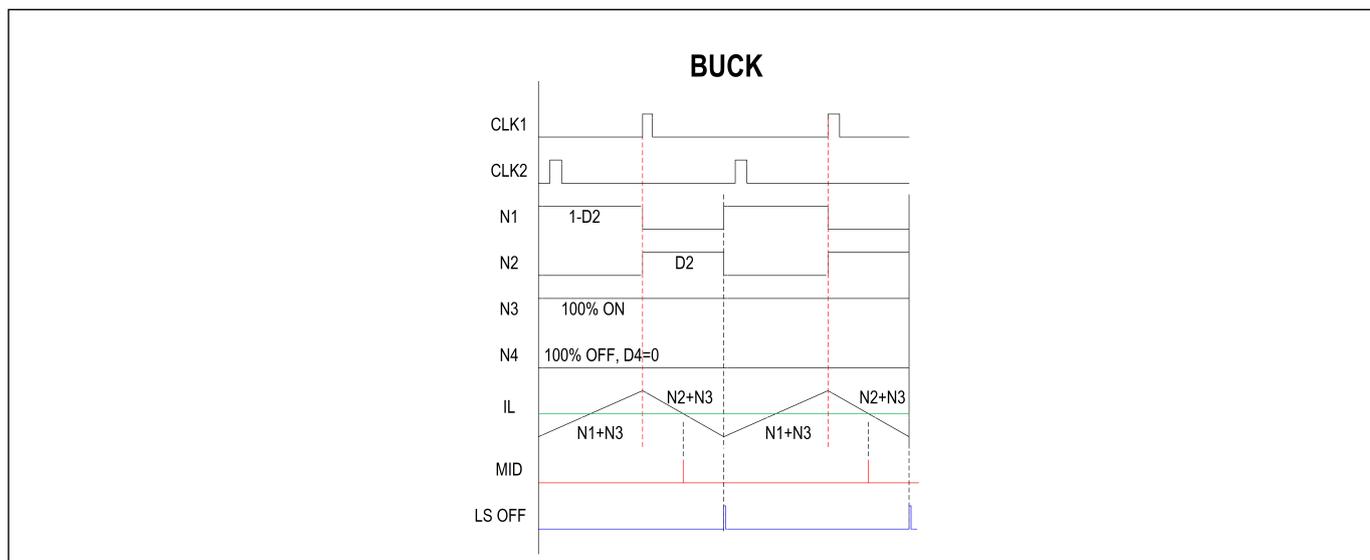


図 2. 降圧モードの波形

昇圧モード

入力電圧が出力電圧より低いかは低い場合、MAX25603 は昇圧モードで動作します。この構成では、スイッチ N1 は常時オンで、スイッチ N2 は常時オフです。スイッチ N4 はクロック・サイクル (CLK2) の開始時にオンになり、インダクタ電流が上昇します。MAX25603 は平均電流モード制御方式を用いて、スイッチ N4 の ON パルス幅を決定します。N4 がオフになると、N3 がオンになります。スイッチ N3 と N4 は交互に切り替わり、同期整流式昇圧レギュレータのように動作します。

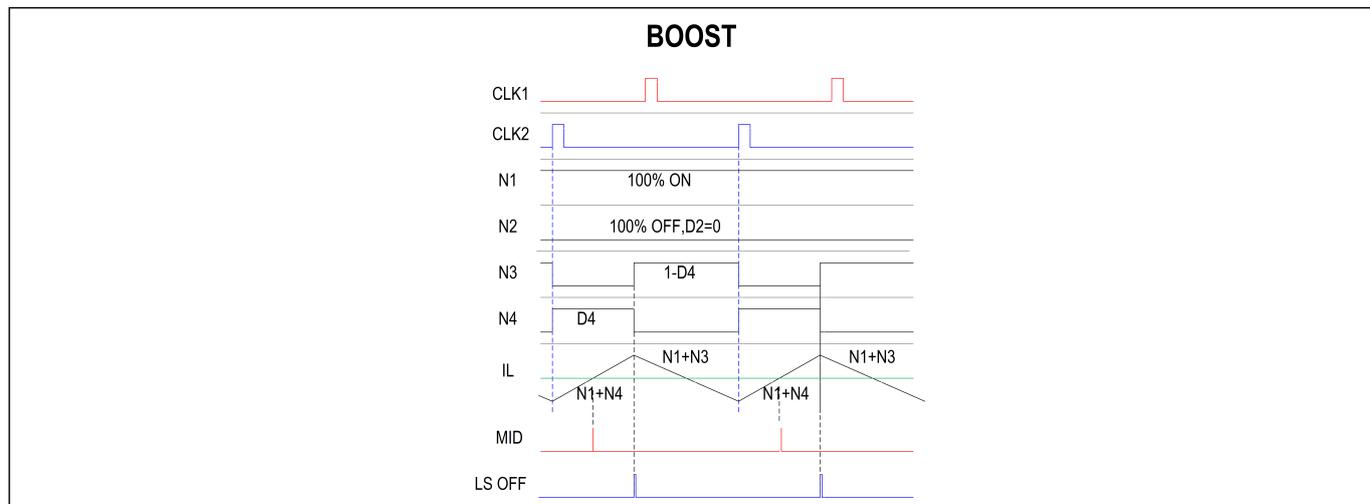


図 3. 昇圧モードの波形

昇降圧モード

V_{IN} が V_{OUT} に近い時、MAX25603 は昇降圧構成で動作します。この構成では、4つのスイッチ全てのゲートに PWM 電圧が与えられ、4つのスイッチ全てがスイッチング周波数で切り替わります。昇降圧モードには2つの異なる構成があります。

V_{IN} が V_{OUT} よりわずかに高い時、MAX25603 は昇降圧領域で動作し、スイッチ N2 が PWM によって制御されます。スイッチ N4 はクロック CLK2 によってトリガされた最初の 16.7% のサイクルでオンになり、スイッチ N3 は残りの 83.3% のサイクルでオンになります。スイッチ N2 の制御は、クロック CLK1 によって開始します。CLK1 がハイになると N2 がオンになり、N1 がオフになります。MAX25603 は、平均電流モード制御を用いて N2 の ON パルス幅を決定します。N2 がオフになると、N1 は直ちにオンになります。

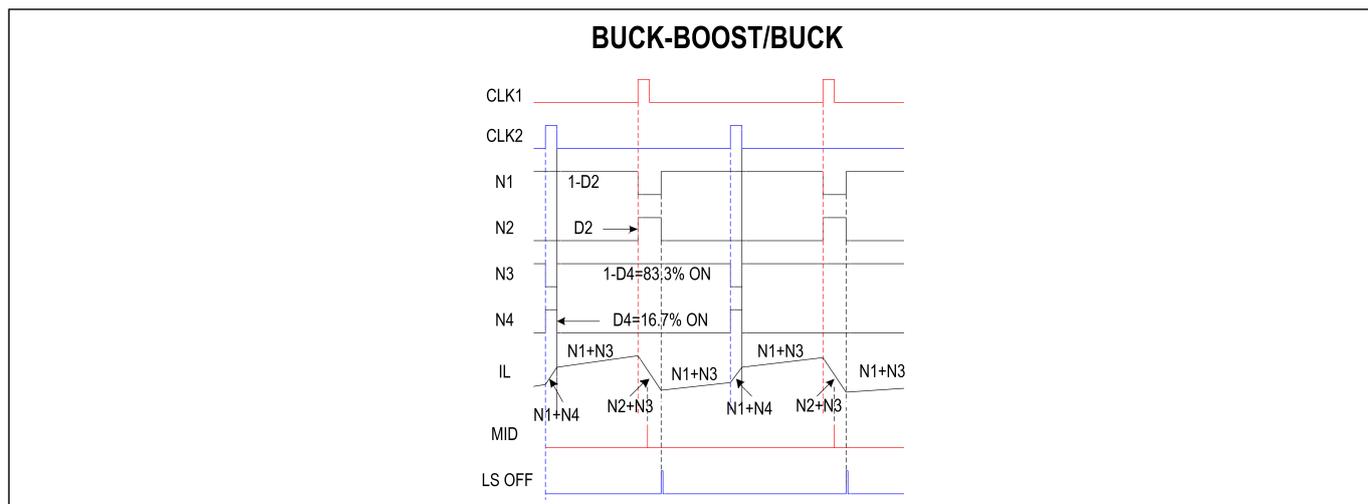


図 4. 昇降圧／降圧モードの波形

V_{IN} が V_{OUT} よりわずかに低い時、MAX25603 は昇降圧領域で動作し、スイッチ N4 が PWM によって制御されます。スイッチ N2 はクロック CLK1 によってトリガされた最初の 16.7% のサイクルでオンになり、スイッチ N1 は残りの 83.3% のサイクルでオンになります。スイッチ N4 の制御は、クロック CLK2 によって開始します。CLK2 がハイになると N4 がオンになり、N3 がオフになります。MAX25603 は、平均電流モード制御を用いて N4 の ON パルス幅を決定します。N4 がオフになると、N3 は直ちにオンになります。

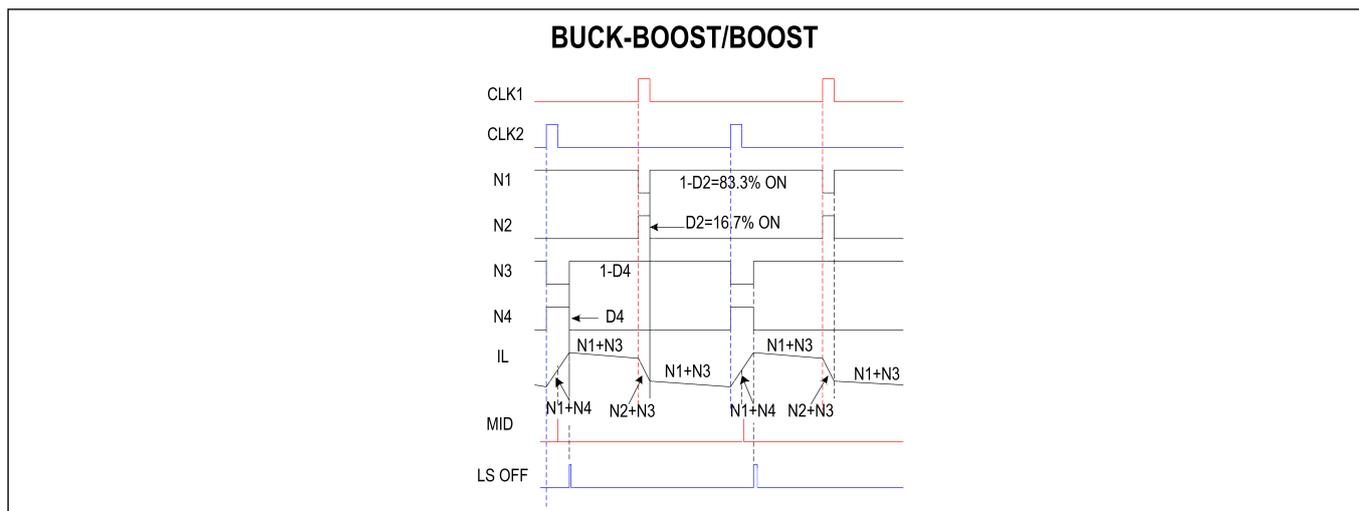


図 5. 昇降圧／昇圧モードの波形

独自の最大平均電流モード制御

この電流モードの昇降圧 H ブリッジ・コンバータには、新しい平均電流モード制御方式が採用されています。降圧／昇圧モードではピーク（山）／バレー（谷）電流をレギュレーションする代わりに、動作モードに関係なく平均インダクタ電流をレギュレーションします。モード遷移時にインダクタ電流が急激に変化しない限り、コマンド信号は動作モードに関係なくほぼ一定の値を保ちます。その結果、シームレスにモード移行ができます。コンバータは固定スイッチング周波数で動作するため、インダクタ電流検出信号に勾配補償を追加する必要があり、勾配補償信号によって生じる誤差を補正するためにコマンド信号を若干変更する必要があります。

降圧時の平均電流モード

降圧モードで動作する場合、パルス・ダブラはスイッチ N2 のデューティ・サイクルを制御します。スイッチ N2 のパルス幅は tpw の 2 倍になります。

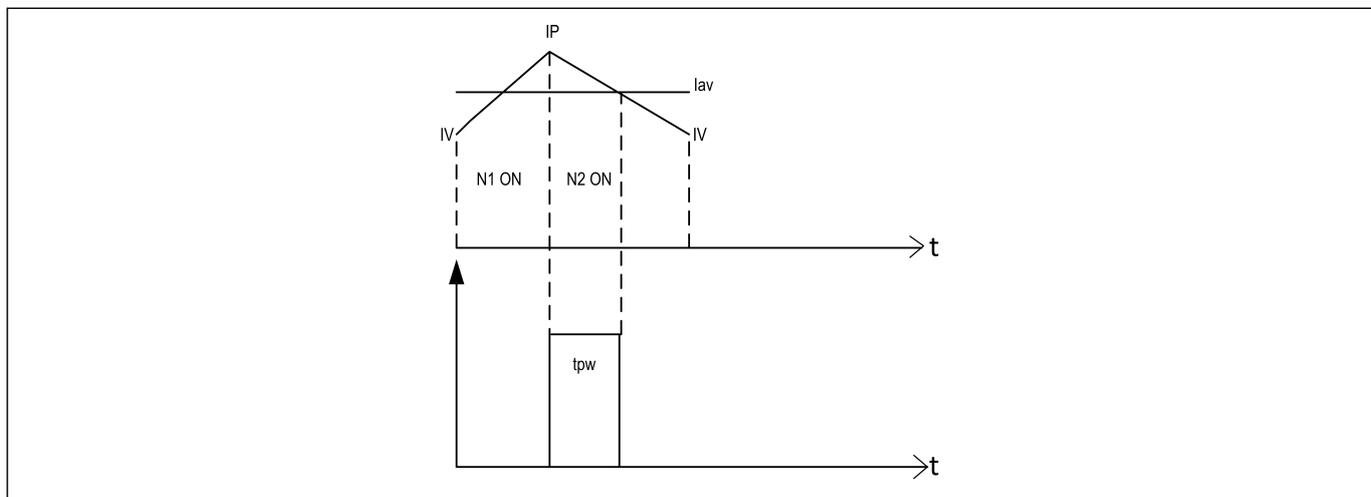


図 6. 降圧時のパルス・ダブラ

昇圧時の平均電流モード

昇圧モードで動作する場合、パルス・ダブラはスイッチ N4 のデューティ・サイクルを制御します。スイッチ N4 のパルス幅は tpw の 2 倍になります。

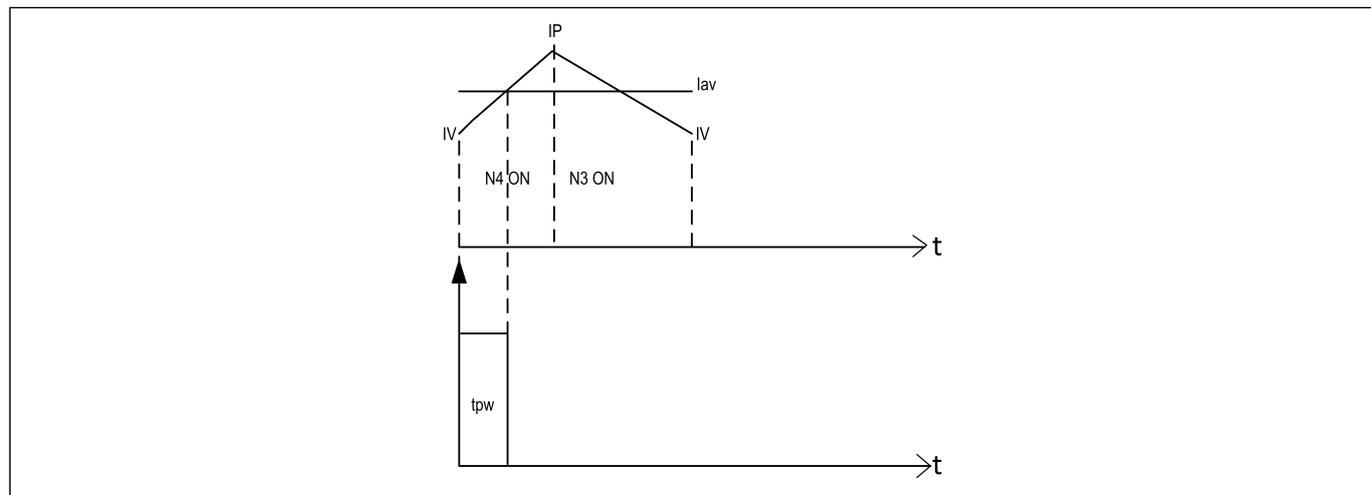


図 7. 昇圧時のパルス・ダブラ

スイッチング周波数

MAX25603 の内部発振器は、DL1 と DL2 に抵抗を 1 つ使用することにより、200kHz~440kHz の範囲で設定できます。EMI 性能を改善するために、発振器に±6%のスペクトラム拡散が追加されています。

アナログ調光 (ICTRL)

MAX25603 はアナログ調光制御入力 (ICTRL) を備えています。ICTRL 電圧は 0.2V~1.2V の範囲で、LED 電流をゼロからフルスケールまでリニアに調整できます。フルスケールで $V_{ISP} - V_{ISN}$ が 200mV にレギュレーションされます。 $V_{ICTRL} > 1.3V$ の場合、内部リファレンスにより LED 電流が設定され、 $V_{ISP} - V_{ISN}$ が 220mV にレギュレーションされます。この入力の最大耐圧は 5.5V です。ICTRL 電圧が 0.18V 以下の時、LED 電流はゼロになるようになっています。

EN1 および EN2

EN1 と EN2 は H ブリッジのスイッチングを制御し、MAX25603 の 2 つのハイサイド pMOS ゲート・ドライバを制御する入力信号です。EN1 は H ブリッジと、GTP1 に接続された pMOS をオンにします。EN2 は H ブリッジと、GTP2 に接続された pMOS をオンにします。EN1 は EN2 より優先されます。EN1 と EN2 の両方がハイの場合、GTP1 の pMOS のみがオンになります。EN1 がローの場合、GTP1 はオフになり、EN2 がローの場合、GTP2 はオフになります。PWM 調光は、EN1 または EN2 に適切な調光信号を印加することで実現されます。EN1 のトグル時、EN2 をハイのままにしておくことができます。EN1 と EN2 を同時にトグルする場合は、入力の立下がりエッジと立上がりエッジの間に少なくとも $1\mu\text{s}$ のデッド・タイムを確保してください。

SHUNT および COMP1/COMP2

MAX25603 には 2 つの補償端子があり、SHUNT 端子の状態に応じて内部エラー・アンプの出力に接続されます。SHUNT 入力がローの場合、エラー・アンプ出力は COMP1 に接続され、SHUNT 入力がハイの場合、エラー・アンプは COMP2 に接続されます。動作を安定させるため、COMP1 からグラウンドに、COMP2 からグラウンドに適切な補償ネットワークを接続してください。

電流クランプと出力放電

一般的な LED ドライバでは、LED の数が多い状態から少ない状態に移行する際に、LED 電流に急激なオーバーシュートが発生します。MAX25603 は、LED 電流が ICTRL によって設定された電流の 125% 以上であることを LED 電流検出抵抗の端子間電圧 ($V_{\text{ISP}} - V_{\text{ISN}}$) が示した場合にトリップする、コンパレータを備えています。これが発生すると、GTP1 または GTP2 がハイサイド pMOS 調光スイッチをリニア電流クランプとして駆動し、LED 電流を制限します。クランプ・レベルは ICTRL に応じてリニアに変化します。ICTRL が 420mV 未満の場合、 $V_{\text{ISP}} - V_{\text{ISN}}$ 間のレギュレーション電圧は 55mV に固定されます。

SHUNT 端子の立上がりエッジで電流クランプ・コンパレータが同時にトリガされた場合、MAX25603 は H ブリッジを制御して負のインダクタ電流を生成し、出力コンデンサを IN に放電します。H ブリッジは、N1 と N4 がオフの間、N2 と N3 をオンにしてインダクタ電流をマイナスに駆動します。その後、N1 と N4 は N2 と N3 と交代し、 15mV のヒステリシスで $V_{\text{CSP}} - V_{\text{CSN}}$ を 63mV に頻繁にレギュレーションします。電流クランプが非アクティブになると、放電を非アクティブにするために $5\mu\text{s}$ のデグリッチ時間が生じます。この時、H ブリッジは N1 と N4 をオンにし、N2 と N3 はインダクタ電流が再び正になり通常のスイッチングが再開するまでオフになります。放電が不用意にトリガされるのを防ぐため、SHUNT には $2\mu\text{s}$ のデグリッチ・フィルタがあり、電流クランプ・コンパレータはデグリッチから放電開始までに更に $1\mu\text{s}$ の間ブランクになります。一度放電が開始されると、SHUNT の次の立上がりエッジまで再び放電が開始されることはありません。

図 8 において、SHUNT と ILED を示す実線の波形は出力放電が発生するイベントを示しています。破線の波形は、出力放電が発生しないイベントを示しています。

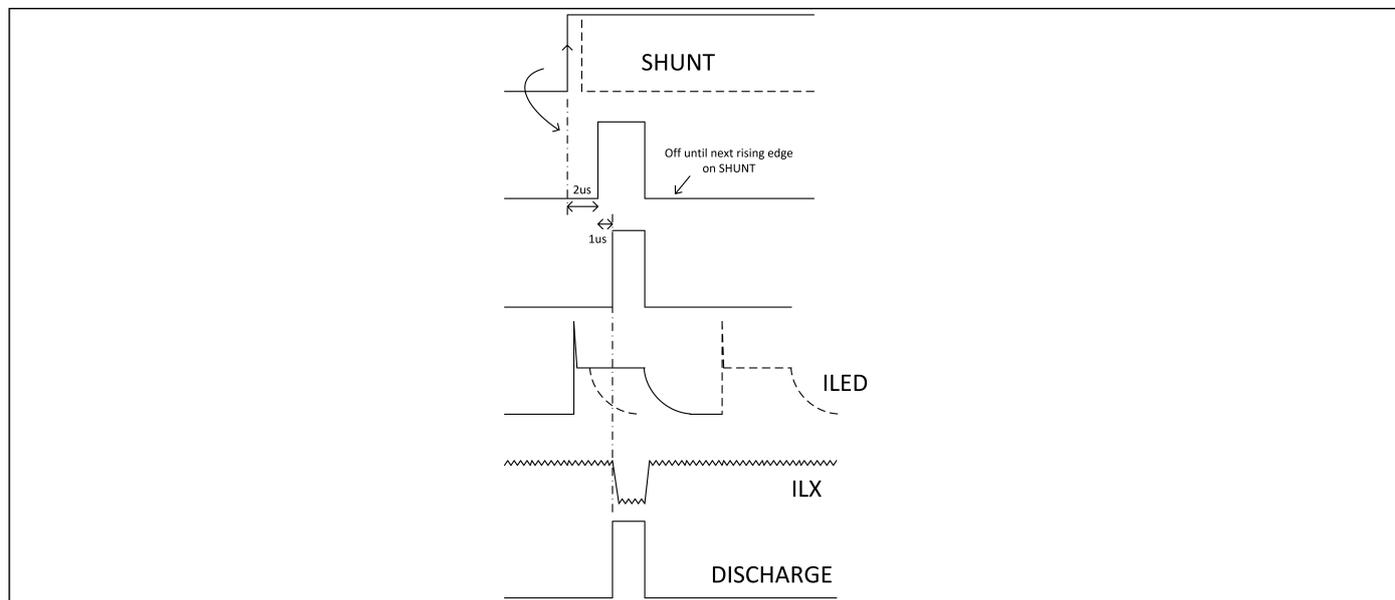


図 8. 出力放電

図 11 に示す標準アプリケーション回路では、クリアランス・ランプ LED (CLL) は通常、EN1 の 200Hz~400Hz の PWM 信号で調光されます。これと同じ PWM を SHUNT に接続すると、過渡応答を改善することもできます。SHUNT の状態が変化すると、GTP1 スイッチがオンまたはオフになり、エラー・アンプの出力が COMP1 と COMP2 の間で交互に切り替わります。COMP1 と COMP2 は、ストリング上でアクティブになっている LED の数に応じて適切な COMP 電圧を蓄えます。つまり、COMP1 は 8 つの LED 分の COMP 電圧を蓄え、COMP2 は 4 つの LED 分の COMP 電圧を蓄えます。SHUNT の立上がりエッジ時、LED 電流検出抵抗の端子間電圧がクランプ電圧に達し、出力放電がトリガされます。HB_ON/OFF スイッチがトグルされると、LED 電流検出抵抗の端子間電圧によって LED 電流クランプがトリガされますが、SHUNT が安定していれば出力放電ルーチンは開始しません。

エラー・アンプ

検出されたインダクタ電流は、エラー・アンプの出力である COMP1 または COMP2 端子の電圧によって制御されます。EN1 または EN2 で PWM 調光を使用する場合、MAX25603 は EN1 および EN2 がローの時にエラー・アンプを補償ネットワークから切り離します。エラー・アンプは、出力放電ルーチンの間も切り離されます。エラー・アンプは、EN1 または EN2 のいずれかがハイで出力放電ルーチンが完了した時のみ再接続されます。

起動

SHUNT 端子によっていずれかの補償ネットワークが初めて選択された時に、COMP1 と COMP2 の両方に対して初期起動シーケンスが実行されます。N1 と N3 はオフ、N2 と N4 はオンで、COMP が内部スレッシュホールドを超えるとスイッチングを開始します。

入力電流制限

MAX25603 は、ラインのドロップアウト時に入力電流を制限する回路を備えています。必要に応じて、INN 端子と INP 端子を短絡することにより、この回路をディスエーブルできます。低入力電圧時に DC 入力電流制限が必要な場合は、電流検出抵抗 R_{IN} を使用する必要があります。入力電流を制限するには、図 9 の回路を使用します。

図のように、INN との間に RC フィルタと直列抵抗を使用します。入力電流は I_{NMAX} に制限されます。 I_{NMAX} は次式で与えられます。

$$I_{NMAX} = 0.1/R_{IN}$$

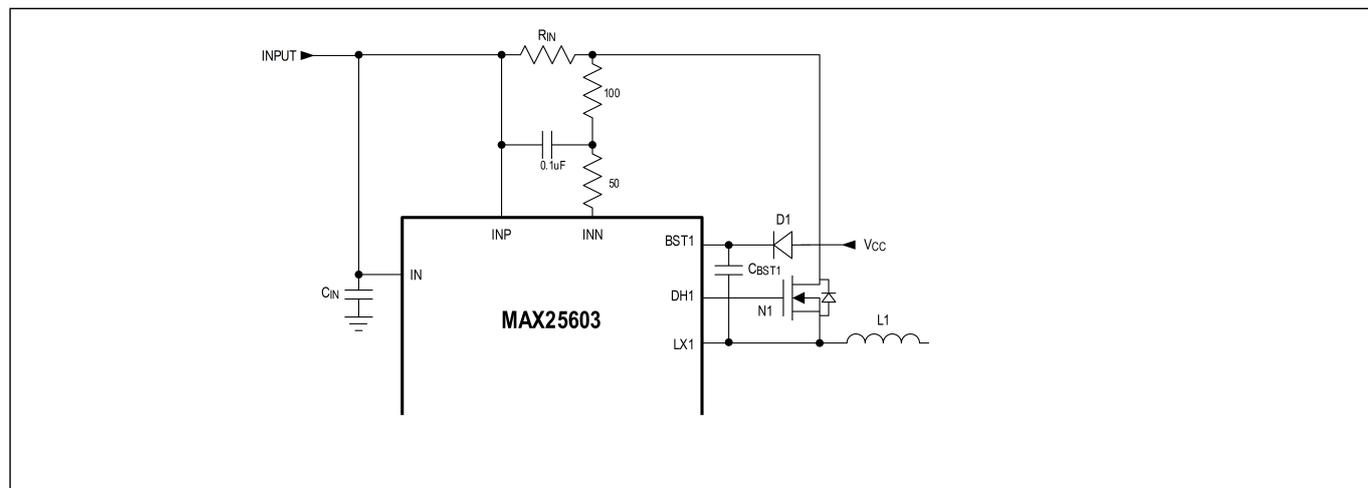


図 9. 入力電流制限

過電圧保護 (FB)

FB 端子は LED の過電圧スレッシュホールド限界値を設定します。過電圧スレッシュホールド限界値を設定するには、ISP から FB および SGND の間に抵抗分圧器を使用します。内部過電圧保護コンパレータが FB と SGND 間の電圧を検知します。電圧が 1.24V を超えるとスイッチングがオフになり、FLT がアサートされます。FB の電圧が 1.23V を下回り、EN1 または EN2 がハイになるとスイッチングが再開します。EN1 と EN2 は、過電圧状態の間、GTP1 と GTP2 の制御を維持します。FLT は、EN1 または EN2 がハイで、 $V_{ISP} - V_{ISN}$ が 24mV を超えた場合にのみアサートを解除します。

短絡保護

ISP の電圧が少なくとも 10ms の間 4.7V を下回ると、LED ストリング端子間の短絡状態が検出されます。LED 電流検出抵抗の端子間電圧におけるレギュレーション点は、320mV または ICTRL のいずれか低い方によって決定されます。短絡によって FLT はアサートされません。ISP が 4.8V を超えると短絡状態は解除されます。

フォールト・インジケータ (FLT)

MAX25603 はアクティブロー、オープンドレインのフォールト・インジケータ (FLT) を備えています。FLT は、次のいずれかの状態が発生した時にアサートされます。

- LED ストリング端子間の過電圧または断線
- 過熱状態

過電圧の場合、EN1 または EN2 がハイ状態でフォールトが発生した時にのみ FLT はアサートされます。一度アサートされると FLT はローのままとなり、変化するのには、EN1 または EN2 がハイで、フォールト状態が解除され、かつ、LED 電流検出抵抗の端子間電圧が 24mV より大きい場合のみです。EN1 および EN2 がローの時は、FLT 信号の状態が変化することはありません。

アプリケーション情報

図 11 に、MAX25603 の標準アプリケーション回路を示します。外部部品の選択は、入力電圧範囲と LED ストリングの電圧および電流条件によって決まります。

Vcc レギュレータ

内部 5V レギュレータは、MAX25603 内部の制御回路に電源を供給するのに使用されます。このレギュレータは内部および外部回路に 50mA の負荷を供給できますが、安定動作のために外付けのセラミック・コンデンサが必要です。ほとんどのアプリケーションでは、2.2μF のセラミック・コンデンサで十分です。セラミック・コンデンサを IC の近くに配置し、内部 Vcc 端子までのパターンだけでなく、IC のグランドまでのパターンも最短にしてください。最適な性能を得るために、低 ESR、X7R のセラミック・コンデンサを選択します。この IC は、Vcc 電圧が低電圧ロックアウト (Vcc UVLO) の立上がりスレッショルドを超えるとパワーアップし、Vcc 電圧が (Vcc UVLO) の立下がりスレッショルドを下回るとシャットダウンします。

ブートストラップのコンデンサとダイオード

ブートストラップ回路は、DH1 と DH2 のフローティング・ゲート・ドライバを駆動するのに使用されます。ブートストラップ・コンデンサ C_{BST1} と C_{BST2} は、ハイサイド nMOS がオンの時にゲート電荷を供給し、ローサイド nMOS がオンの時に再充電されます。0.1μF のセラミック・コンデンサを BST1 から LX1 へ、BST2 から LX2 へ接続します。

ブートストラップ・ダイオードは、平均ゲート駆動電流とダイオードのブロッキング電圧に基づいて選択します。最大ブロッキング電圧は、ハイサイド nMOS の最大ドレイン・ソース間電圧を阻止するのに十分な大きさでなければなりません。ダイオードを流れる平均ゲート駆動電流は、次式で計算できます。

$$I_G = Q_G \times f_{sw}$$

ここで、Q_G は nMOS の全ゲート電荷です。シリコン・ダイオードを使用してください。ショットキー・ダイオードは順方向電圧降下が低く、損失を最小限に抑えることができますが、高温時に逆方向リーク電流が大きくなるという欠点もあります。これによって、ブートストラップ・コンデンサが放電し、ゲート・ドライバが停止する可能性があります。ブートストラップ・ダイオードは Vcc から BST1 へ、Vcc から BST2 へ接続します。

LED 電流の設定

LED 電流の通常の検出は、LED 電流検出抵抗が LED ストリングのアノードに接続されているハイサイドで行う必要があります。LED 電流は抵抗 R_{LED} により設定します (簡略アプリケーション回路図を参照)。V_{ICTRL} ≤ 1.2V (アナログ調光) 時に ICTRL の電圧を調整することでも LED 電流を設定できます。電流は次式で与えられます。

$$I_{LED} = (V_{ICTRL} - 0.2) / (5 \times R_{LED})$$

ICTRL 端子の電圧が 1.3V を超える場合、LED 電流は次式で与えられる電流にクランプされます。

$$I_{LED} = (1.3 - 0.2) / (5 \times R_{LED})$$

LED 電流は、必要に応じてグランド側でも検出できます。アプリケーションによっては、グランドへ接続する電流検出抵抗 R_{LED} によって LED 電流を検出できます。

スイッチング周波数の設定

MAX25603 の内部発振器は、DL1 と DL2 に抵抗を 1 つ使用することにより、200kHz~440kHz の範囲で設定できます。表 2 に従って、適切な R_{DL1} および R_{DL2} 抵抗を選択します。

表 2. R_{DL1} と R_{DL2} による周波数選択

f_{sw}	R_{DL1}	R_{DL2}
200kHz	10k Ω	10k Ω
230kHz	20k Ω	10k Ω
260kHz	30k Ω	10k Ω
290kHz	10k Ω	20k Ω
320kHz	20k Ω	20k Ω
350kHz	30k Ω	20k Ω
380kHz	10k Ω	30k Ω
410kHz	20k Ω	30k Ω
440kHz	30k Ω	30k Ω

EMI 性能を向上させるため、発振器内部で $\pm 6\%$ のスペクトラム拡散が追加されています。

入力電流制限値の設定

MAX25603 には入力電流検出アンプがあり、次式の計算に従って入力を制限できます。

$$I_{IN} = 0.1/R_{IN}$$

ループを安定させるためには、ローパス RC フィルタが必要です。ほとんどのアプリケーションでは、100 Ω の抵抗 R_F と 100nF のコンデンサ C_F で十分です。図 9 に示すように、INN 端子と直列に 50 Ω 抵抗 R_{INN} を追加する必要があります。

過電圧スレッシュホールドの設定

過電圧スレッシュホールドは R_{FB1} と R_{FB2} の抵抗によって設定します。MAX25603 の過電圧回路は、GND に対する FB の電圧が 1.24V を超えると作動します。次式により、必要な過電圧スレッシュホールドを設定します。

$$V_{OVP} = 1.24 \times (R_{FB1} + R_{FB2})/R_{FB2}$$

インダクタの選択

昇圧コンバータ内では、インダクタの平均電流はライン電圧によって変化します。最大平均電流は、ライン電圧が最小の場合に生じます。昇圧コンバータの動作時、平均インダクタ電流は入力電流に等しくなります。次式により、最大デューティ・サイクルを計算します。

$$L = V_{INMIN} \times D_{MAX} / (f_{SW} \times \Delta I_L)$$

ここで、 V_{LED} は LED ストリングの順方向電圧で単位はボルト、 V_{INMIN} は最小の入力電源電圧で単位はボルトです。

最大平均インダクタ電流 (I_{LAVG})、ピーク to ピークのインダクタ電流リップル (ΔI_L)、およびピークインダクタ電流 (I_{LP}) を計算するには、以下の式を使用します。

最大平均インダクタ電流は次式で与えられます。

$$I_{LAVG} = I_{LED} / (1 - D_{MAX})$$

ピーク to ピークのインダクタ電流リップルを ΔI_L とすると、ピークインダクタ電流は次式で与えられます。

$$I_{LP} = I_{LAVG} + 0.5 \times \Delta I_L$$

インダクタ $L1$ のインダクタンス値 (L) は単位がヘンリー (H) で、次式で計算します。

$$D_{MAX} = (V_{LED} - V_{INMIN}) / V_{LED}$$

ここで、 f_{SW} はスイッチング周波数で単位はヘルツ、 V_{INMIN} の単位はボルト、 ΔIL の単位はアンペアです。

インダクタは、計算値より大きい最小のインダクタンスを持つものを選択してください。インダクタの定格電流は、動作温度において I_{LP} より高くする必要があります。

降圧モードの動作時、平均インダクタ電流は LED 電流と同じになります。インダクタ電流のピークは、デューティ・サイクルが最小となる最大入力ライン電圧で生じます。

$$D_{MIN} = V_{LED}/V_{INMAX}$$

ここで、 V_{LED} は LED ストリングの順方向電圧で単位はボルト、 V_{INMAX} は最大入力電源電圧で単位はボルトです。インダクタ電流のピークは次式で与えられます。

$$I_{LP} = I_{LED} + 0.5 \times \Delta IL$$

インダクタ $L1$ のインダクタンス値 (L) は単位がヘンリーで、次式で計算します。

$$L = (V_{INMAX} - V_{LED}) \times D_{MIN}/(f_{SW} \times \Delta IL)$$

ここで、 f_{SW} はスイッチング周波数で単位はヘルツ、 V_{INMAX} の単位はボルト、 ΔIL の単位はアンペアです。

インダクタは、計算値より大きい最小のインダクタンスを持つものを選択してください。アプリケーションに選択するインダクタは、昇圧構成と降圧構成での 2 つの計算値より大きいインダクタンスにする必要があります。

入力コンデンサの選択

降圧コンバータに不連続な入力電流波形があると、入力コンデンサに大きなリップル電流が発生します。スイッチング周波数、ピークインダクタ電流、およびソースに反射されるピーク to ピークの許容電圧リップルによって、必要な容量が決まります。入力リップルは、 ΔV_Q (コンデンサの放電による) と ΔV_{ESR} (コンデンサの ESR による) で構成されます。入力には、許容リップル電流の高い低 ESR のセラミック・コンデンサを使用します。 C_{IN} を選択する際の良い出発点は、入力電圧リップルを V_{IN} の 2% から 10% にすることです。 C_{IN_MIN} は次式により選択できます。

$$C_{IN_MIN} = (D \times (1-D) \times I_{LED} \times t_{ON})/\Delta V_{IN}$$

ここで、 t_{ON} はスイッチング・サイクルあたりのオン時間パルス幅です。

セラミック・コンデンサを選択する際には、アプリケーションの動作条件に特に注意してください。セラミック・コンデンサは、定格直流電圧バイアスで容量の半分以上を失う可能性があり、また極端な温度変化でも容量を失います。ソースへの入力接続に配線インダクタンスがある PWM 調光のアプリケーションでは、入りに電解コンデンサを追加して、PWM の立上がりりと立下がりのエッジで入力電圧に大きなサグやサージが生じないようにする必要があります。このようなラインのサグやサージは、H ブリッジが 1 回の調光サイクルで昇圧、昇降圧、降圧の各構成の間で切り替わる原因にもなり、ちらつきなどの望ましくない問題を引き起こす可能性があります。

出力コンデンサの選択

出力コンデンサの機能は、出力リップルを許容レベルまで低減することです。出力コンデンサの ESR、ESL、バルク容量は出力リップルに影響します。ほとんどのアプリケーションでは、低 ESR のセラミック・コンデンサを使用することで、出力の ESR と ESL の影響を劇的に減らすことができます。ESL と ESR の影響を減らすには、複数のセラミック・コンデンサを並列に接続して、必要なバルク容量を実現します。PWM 調光時にセラミック・コンデンサから発生する可聴ノイズを最小化するためには、出力でのセラミック・コンデンサの数を最小にしなければならない場合があります。このような場合、追加の電解コンデンサまたはタンタル・コンデンサによってバルク容量の大部分を提供させるようにします。

簡単のため、バルク容量が出力リップルの大部分を占めると仮定します。昇圧構成での容量は次式で与えられます。

$$C_{BOOSTOUT} > (I_{LED} \times D_{MAX})/(V_{OUTRIPPLE} \times f_{SW})$$

ここで、 I_{LED} の単位はアンペア、 C_{OUT} の単位はファラッド、 f_{SW} の単位はヘルツ、 $V_{OUTRIPPLE}$ の単位はボルトです。

対応する LED 電流リップルは次式で与えられます。

$$I_{LED_RIPPLE} = V_{OUTRIPPLE}/(R_{LED} + R_D)$$

ここで、 R_{LED} は LED 電流検出抵抗、 R_D は LED ストリングのダイナミック・インピーダンスです。

LED ストリング間のクロストークの最小化

設計によっては、LED 電流リップルを最小化するために、LED ストリングの端子間のすぐ近くに追加の容量を配置する場合があります。EN1 と EN2 を同時にトグルする場合、2 ストリング設計または GTP1 の pMOS をシャント・スイッチとして使用する 1 ストリング設計のいずれにおいても、LED 端子間の余分な容量は最小になるようにします。図 10 では、EN2 がハイの場合、MAX25603 は 4 つの LED を駆動し、EN1 がハイの場合は 2 つの LED を駆動します。

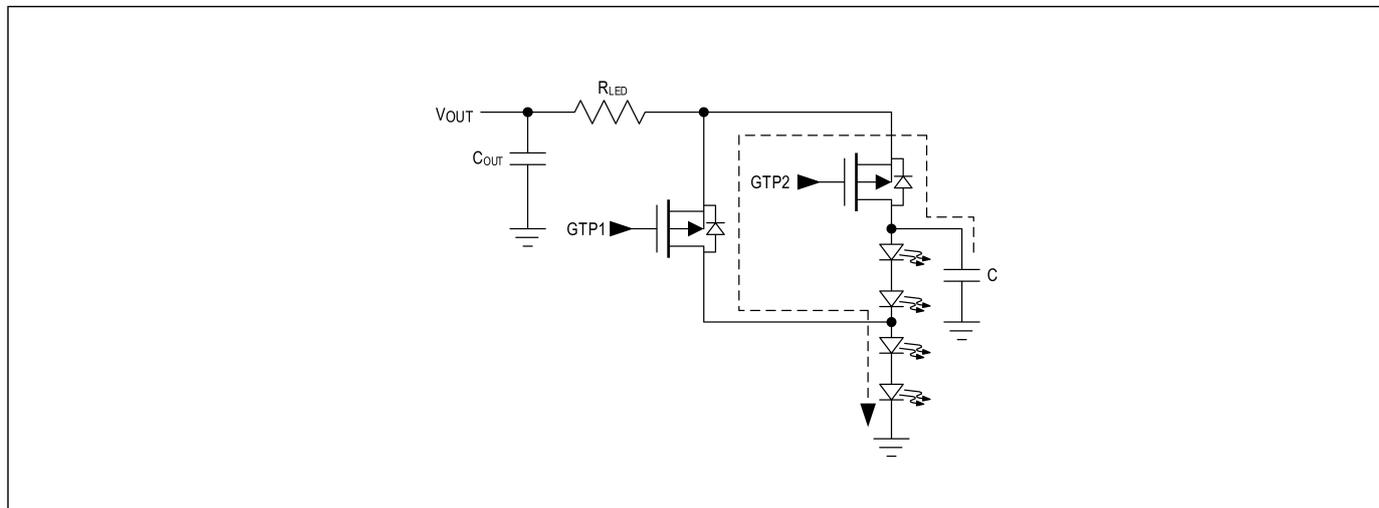


図 10. LED 電流リップル・コンデンサ

EN1 がハイになると、V_{OUT} は 2 つの LED を駆動するのに必要な出力電圧まで低下し始めます。同時に、GTP2 pMOS のボディ・ダイオードが順方向バイアスになり、コンデンサ C の余分な電荷により、V_{OUT} が低下している間の LED 電流がわずかに増加します。この追加電流は破線で示され、次式で近似できます。

$$I = C \times dV_{OUT}/dt$$

ここで、dV_{OUT} は出力電圧の変化、dt は新しい出力電圧まで低下するのにかかる時間です。ほとんどの設計では、追加する LED 電流リップル・コンデンサを 0.1μF 以下にしてください。

H ブリッジ制御ループの電流検出選択 (R_{SENSE})

制御ループは、昇圧モードと降圧モードの両方で平均電流モード制御を用いて H ブリッジ・スイッチを制御します。H ブリッジのローサイドにある電流検出抵抗 R_{SENSE} は、ピーク時のインダクタ電流と勾配補償に基づいて選択します。これは、昇圧モードで、最小入力電圧 V_{INMIN} で最大出力電力となる時に発生します。R_{SENSE} は次式で与えられます。

$$R_{SENSE} = 80\text{mV}/(I_{LP} + (D_{MAX} \times (V_{LED} - 2 \times V_{INMIN}) \times 3)/(2 \times L \times f_{SW}))$$

R_{SENSE} はまた、次式のように放電シーケンス中の負のピークインダクタ電流も決定します。

$$I_{LPDIS} = 63\text{mV}/R_{SENSE}$$

勾配補償

電流ループの不安定性と低調波発振を避けるために、デューティ・サイクルが 50%以上の連続伝導モードで動作する固定周波数コンバータには、勾配補償を追加する必要があります。

MAX25603 では、勾配補償ランプは PWM コンパレータに供給される前に電流検出信号に追加されます。このデバイスは、勾配補償用に勾配が 50μA × f_{sw} の電流ランプを生成します。電流ランプ信号は勾配補償抵抗 R_{SLOPE} に強制的に与えられ、それによって設定可能な勾配補償電圧 V_{SLOPE} が電流検出入力 CSP に追加されます。R_{SLOPE} は CSP と R_{SENSE} の間に接続します。

$$dV_{SLOPE}/dt = (R_{SLOPE} \times 50\mu\text{A}) \times f_{sw}$$

マージンを 1.5 倍とすると、最小ライン電圧時の電流信号に加えるべき勾配補正電圧は次式のとおりです。

昇圧構成：

$$V_{SLOPE} = ((V_{LED} - 2 \times V_{INMIN}) \times R_{SENSE}) / (2 \times L \times f_{SW}) \times 2 \times 1.5$$

降圧構成：

$$V_{SLOPE} = (V_{LED} \times R_{SENSE}) / (L \times f_{SW}) \times 2 \times 1.5$$

制御ループ補償

スイッチング・コンバータ、LED 電流アンプ、エラー・アンプで構成される LED 電流制御ループは、全ての動作モードで LED 電流を安定に制御するために補償が必要になります。ほとんどのアプリケーションでは、まず昇圧動作モードで安定した設計となるようにする必要があります。降圧モードのループはループ・ゲインが高くなり、負荷の極周波数も高くなります。昇圧動作に補償部品の値を計算した後、これらの値でも降圧動作のユニティ・ゲインが f_{sw} の 1/10 未満になるようにします。

スイッチング・コンバータの小信号伝達関数は、インダクタ電流が連続伝導モードになるため、昇圧構成では右半面 (RHP) ゼロを生成します。RHP ゼロにより 90° の位相遅れと共に 20dB/decade のゲインが加わりますが、これを補正するのは困難です。このゼロを回避する最も簡単な方法は、RHP ゼロ周波数の 1/5 未満の周波数で、-20dB/decade の勾配でループ・ゲインを 0dB にロール・オフすることです。

最も厳しい条件の RHP ゼロ周波数 (f_{ZRHP}) は次式で計算します。

昇圧構成：

$$f_{ZRHP} = (V_{LED} \times (1 - D_{MAX})^2) / (2\pi \times L \times I_{LED})$$

スイッチング・コンバータの小信号伝達関数は、昇圧構成でも出力極を生成します。出力極周波数を決定する実効出力インピーダンスは、出力フィルタ容量と共に次式で計算します。

昇圧構成：

$$R_{OUT} = ((R_{LED} + R_D \times V_{LED}) / ((R_{LED} + R_D) \times I_{LED} + V_{LED}))$$

ここで、 R_D は動作電流における LED スtring のダイナミック・インピーダンス、 R_{LED} は LED 電流検出抵抗です。出力極周波数性は次式で計算します。

$$f_p = 1 / (2\pi \times R_{OUT} \times C_{OUT})$$

帰還ループ補償は、COMP から GND まで抵抗 (R_{COMP}) とコンデンサ (C_{COMP}) を直列に接続することで行います。 R_{COMP} は、高速過渡応答のために高周波の積分器ゲインを設定するように選択し、 C_{COMP} は、ループの安定性を維持するために積分器ゼロを設定するように選択します。最適な性能を得るには、次式で部品を選択します。

$$f_C = 0.2 \times f_{ZRHP}$$

$$R_{COMP} = (2 \times f_{ZRHP} \times R_{SENSE}) / (f_p \times (1 - D_{MAX}) \times R_{LED} \times 5 \times g_m)$$

ここで、 $g_m = 1.8\text{mS}$ (エラー・アンプのトランスコンダクタンス)、 R_{SENSE} は H ブリッジのローサイドにある電流検出抵抗、 R_{LED} は LED 電流検出抵抗です。

$$C_{COMP} = 1 / (2\pi \times R_{COMP} \times f_p)$$

R_{COMP} と C_{COMP} を選択したら、降圧モード時でもユニティ・ゲインが f_{sw} の 1/10 未満になることを確認します。降圧モードでは、LED の数が少なくなるため、 R_{OUT} が減少することに注意してください。

降圧構成：

$$f_C = f_{p_BUCK} \times ((g_m \times R_{LED} \times R_{COMP}) / (2 \times R_{SENSE}) - 1)$$

タイムシェアリングのアプリケーション回路

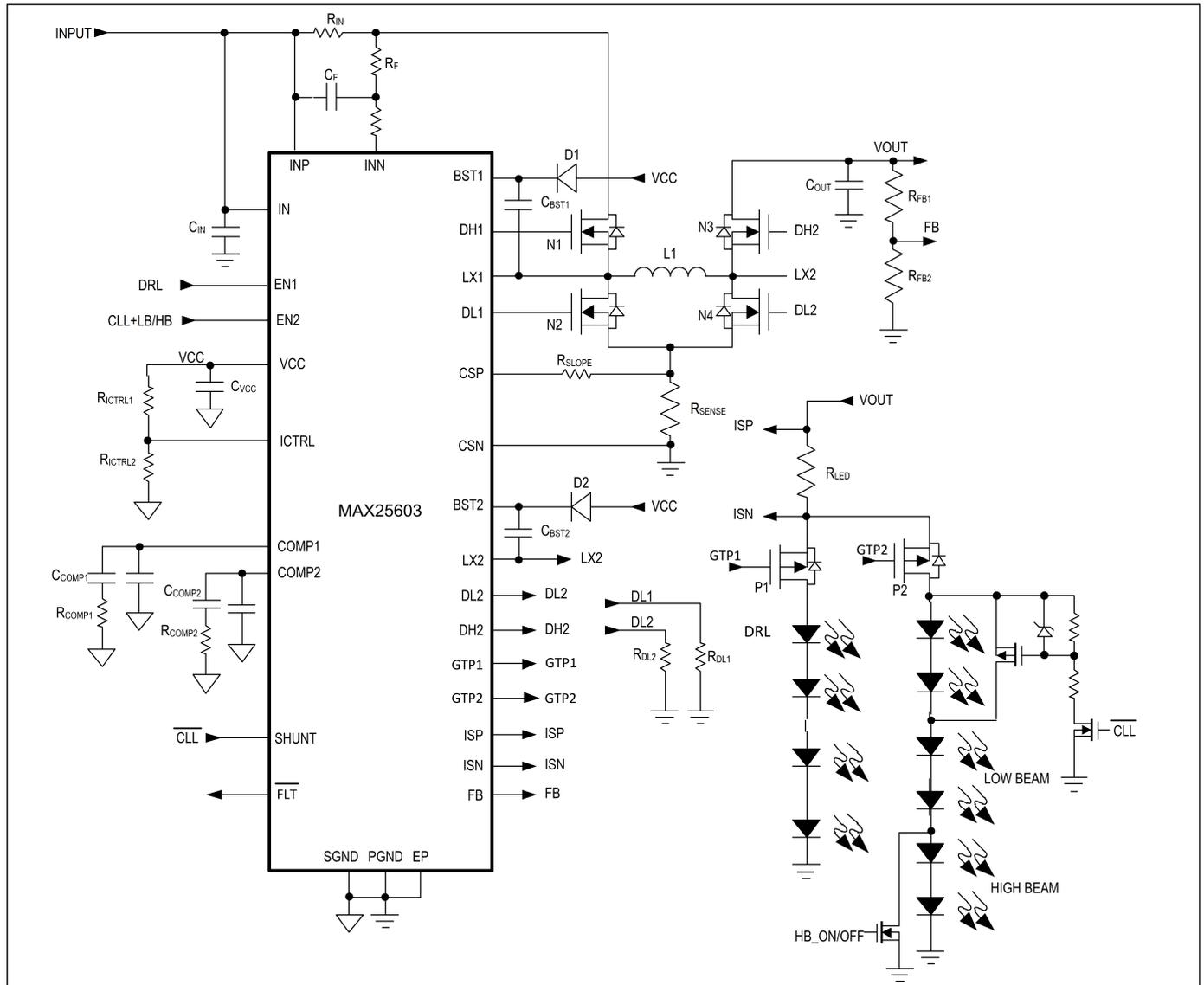


図 13. タイムシェアリング構成における MAX25603

オーダー情報

PART	TEMP RANGE	PIN-PACKAGE
MAX25603AUI/V+	-40°C to 125°C	28 TSSOP-EP*

+は鉛 (Pb) フリー/RoHS 準拠のパッケージであることを示します。

V = 車載用認定製品。

*EP = 露出パッド。

改訂履歴

版数	改訂日	説明	改訂ページ
0	12/21	市場投入のためのリリース	-