

高速電流帰還アンプによる低インピーダンス 負荷の制御 - デザインノート 132

Sean Gold and William Jett

はじめに

リニアテクノロジーが提供する3つの電流帰還アンプ (CFA) により、低インピーダンス負荷のドライブを大幅に簡素化することができます。このデザインノートでは、LT[®]1206、LT1207、およびLT1210 CFAの能力を考察し、使用時に遭遇するいくつかの設計上の問題を検討します。これらのCFAは高速であり、高レベルの電流を供給可能です。また、リアクティブ負荷に対する補償が容易で、熱および短絡フォールトから完全に保護されています。表1に電気的特性を要約します。

トランス結合負荷のドライブ

伝送ライン信号を昇圧するのにトランス結合が多く使用されます。この方法で増幅される電圧信号は、ローカル電源電圧による制約を受けないので、一般に電圧振幅ではなくアンプの定格電流によって負荷供給電力が制限されます。したがって、トランス結合システムには高出力電流ドライブ能力を備えたアンプが適しています。

図1に、LT1210が100 のツイスト・ペアをドライブするADSL用トランス結合アプリケーションを示します。1:3のトランス巻数比により、最大出力時に負荷に1W強の電力を供給できます。抵抗 R_T は一次側バック・ターミネーションとして働くとともに、大きなDC電流がコイルに流入するのを防止します。全周波数応答は500Hzから2MHzで1dB以内と平坦です。1MHzでの歪みは0.56Wの全出力電力(負

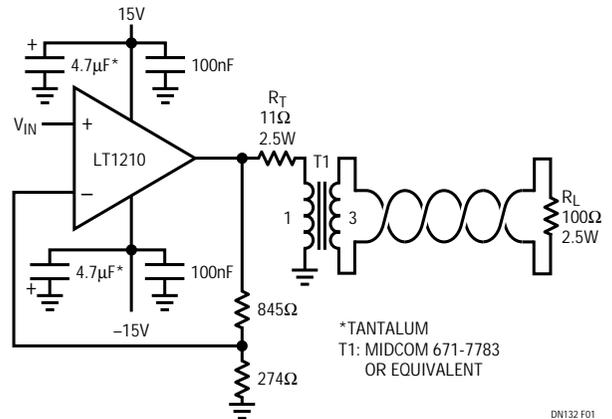


図1. ツイスト・ペア・ドライバADSL(電圧利得は約6、5V_{P-P}入力が最大出力に相当)

荷 + ターミネーション)で - 70dBc以下であり、2.25Wでは - 56dBcに上昇します。 R_T を取り外すと、アンプの負荷は約11 で、最大出力電力は5Wに増加します。この場合は、DCブロッキング・コンデンサを使用してください。

ブリッジングを使用してトランスに伝達される出力電力を増やすことができます。差動動作は偶数次歪みのキャンセルも促進します。図2に、LT1207をHDSL用ブリッジ・ドライバとして使用した差動アプリケーションを示します。

LT, LTC, LTはリニアテクノロジー社の登録商標です。

表1. 高速電流帰還アンプの仕様

製品番号	CFAの 個数	帯域幅 (MHz)	定格出力 電流 (A)	電源電圧 範囲 (V)	スルーレート (V/μs) (NOTE 1)	熱抵抗 θ_{JA} (°C/W) (NOTE 2)	電源電流 (mA)	低電力 動作/ シャットダウン
LT1206	1	60	0.25	±5 to ±15	I_{LIM}/C_{LOAD} to 900	DD = 25, PDIP = 100 SO = 60, TO-220 = 5	20	Yes
LT1207	2	60	0.25	±5 to ±15	I_{LIM}/C_{LOAD} to 900	SO = 40	2 × 20	Yes
LT1210	1	35	1	±5 to ±15	I_{LIM}/C_{LOAD} to 1000	DD = 25, SO = 40 TO-220 = 5	30	Yes

Note1: スルーレートは回路構成および容量性負荷に依存する。

Note2: SOパッケージの θ_{JA} は、ボード面積5000mm²、厚さ2.5mmのFR4 2オンス銅PCボードにデバイスを実装して測定した値。

デュアルCFAは利得10に構成され、公称35 の負荷インピーダンスに10V_{p-p}の信号を供給します。出力信号振幅は8MHzの帯域幅全体にわたって平坦です。

容量性負荷のドライブ

表1のデバイスは、大容量のスルーイングに必要な高出力電流と適切な周波数補償を組み合わせたものです。ここで記載するCFAはすべてC-Load™アンプであり、10,000pFまでの容量性負荷に対し安定しています。

C-Loadはリニアテクノロジー社の商標です。

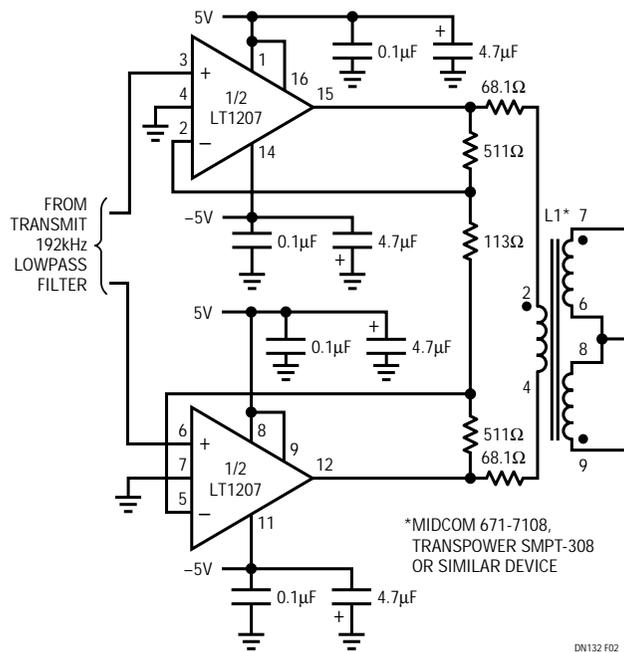


図2 . HDSL用ブリッジ・ドライバ

やっかいな容量性負荷の好例は、電荷結合デバイス(CCD)用のクロック・ドライバです。これらのデバイスには、電荷貯蔵庫間での光生成ピクセル電荷の伝達を開始するための高精度マルチフェーズ・クロック信号が必要です。クロック信号のノイズ、リングング、またはオーバーシュートを回避しなければなりません。次の2つの問題のために、クロックの生成が複雑になります。すなわち、1) CCDは感知素子(ピクセル)の個数に正比例する入力容量(標準100pF~3300pF)をもつ。2) CCDはロジック電源を越えるクロック振幅を必要とすることが多い。図3の増幅フィルタにより、これらの問題に対処します。LT1207の両方のCFAは、1.6MHzのカットオフ周波数をもつ3次ガウス・ローパス応答に構成されています(1つのセクションのみ示している)。この伝達関数は立上り時間と立下り時間が制御されたクリーンなクロック信号を生成します。図4にCCDイメージ・センサをシミュレートした2つの3300pF負荷をドライブするLT1207の求積法出力を示します。クロック信号にリングングやオーバーシュートがないことがよくわかります。クロック信号の立上り時間と立下り時間は約300nsです。

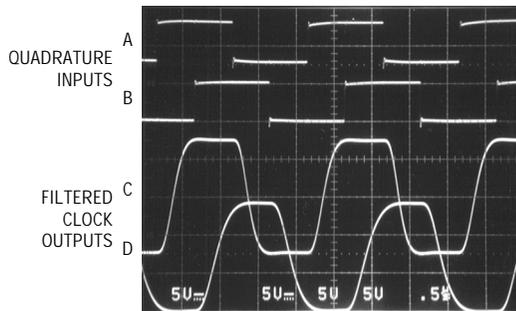


図4 . CCDクロック・ドライバ波形

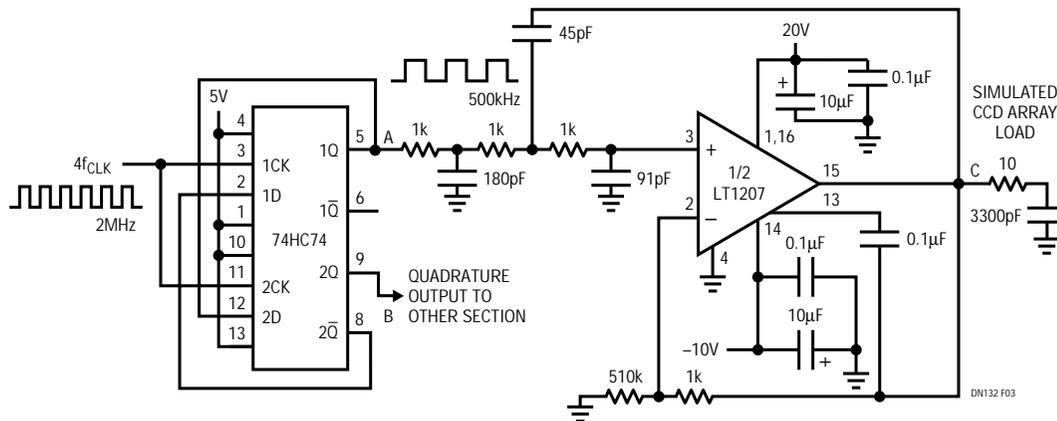


図3 . CCDクロック・ドライバ

リニアテクノロジー株式会社

162-0814 東京都新宿区新小川町 1-14 NAOビル5F
TEL(03)3267-7891 FAX(03)3267-8510
http://www.linear-tech.co.jp

dn132f 0796 6K • PRINTED IN JAPAN


© LINEAR TECHNOLOGY CORPORATION 1996