

高精度、超低消費電力の ハイサイド電流検出

Catherine Chang、アプリケーション・エンジニア

はじめに

マイクロアンペア電流のハイサイド測定を高い精度で行うには、値の小さい検出抵抗と低オフセットの電圧アンプが必要です。LTC2063ゼロドリフト・アンプの最大入力オフセット電圧は5μV、消費電流は1.4μAです。これはいずれも非常に小さい値で、図1に示すような全機能内蔵型の超低消費電力、高精度のハイサイド電流検出回路の構成に最適です。

この回路が、100μA～250mAという広いダイナミック・レンジの電流検出に使用する電源電流は、2.3μA～280μAにすぎません。LTC2063はオフセットが極めて小さいため、わずか100mΩのシャント抵抗でこの回路を動作させることができ、最大シャント電圧は25mVという低い値に抑えられます。これによりシャント抵抗での電力損失が最小限に抑えられるので、最大限の電力を負荷に使用することができます。LTC2063のレールtoレール入力は、この回路を極めて小さい負荷電流で動作させることができますが、その際の入力同相電圧はレール電圧にほぼ一致します。内蔵のEMIフィルタは、ノイズの多い条件下でもRF干渉からデバイスを保護します。

所定の検出電流に対するこの回路の電圧出力は、次式で与えられます。

$$V_{OUT} = \frac{R_{OUT} \times R_{SENSE}}{R_{IN}} I_{SENSE} = 10 \times I_{SENSE}$$

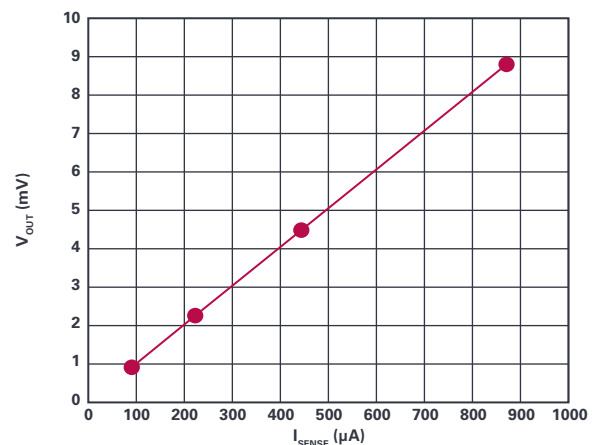


図2 I_{SENSE} = 100μAまでの下限部分にプラトーがありません。

ゼロ・ポイント

電流検出ソリューションの重要な仕様の1つがゼロ・ポイント、つまり検出電流が存在しない場合の生成出力に対する入力時の等価誤差電流です。ゼロ・ポイントは、一般に、アンプの入力オフセット電圧をR_{SENSE}で除した値によって決まります。LTC2063は、オフセット電圧が代表値で1μV、最大値で5μV、入力バイアス電流とオフセット電流が代表値で1pA～3pAと、いずれも非常に小さいので、ゼロ・ポイント入力換算誤差電流を代表値でわ

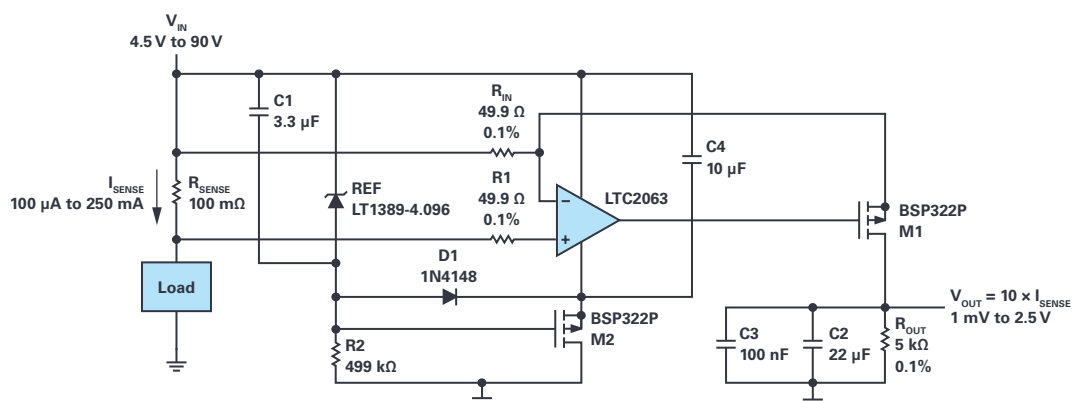


図1 LTC2063ゼロドリフト・アンプをベースとした高精度ハイサイド電流検出回路。

ずか10 μ A (1 μ V/0.1 Ω)、最大値で50 μ A (5 μ V/0.1 Ω) に抑えることができます。このように誤差が小さいことから、図2に示すように、検出回路はその指定範囲の最小電流値 (100 μ A) まで直線性を維持し、分解能の喪失によるプラトーが生じることはありません。入力電流と出力電圧の関係を示すプロットは、全電流検出範囲にわたって直線です。

ゼロ・ポイント誤差のもう1つの発生源が、出力PMOSのゼロ・ゲート電圧ドレイン電流 (I_{DSS}) です。これは、PMOSが見かけ上オフになっているときに ($|V_{GS}| = 0$)、ゼロ以外の V_{DS} に対して発生する寄生電流です。MOSFETのリーク電流 I_{DSS} が大きい場合は、 I_{SENSE} が存在しない状態でも V_{OUT} はゼロ以外の正の値を示します。

この設計に使われているトランジスタはInfineonのBSP322Pで、 $|V_{DS}| = 100V$ における I_{DSS} の上限値は1 μ Aです。このアプリケーションにおいて、室温で $V_{DS} = -7.6V$ という条件下で見込まれるBSP322Pの I_{DSS} (代表値) の値はわずか0.2nAであり、0Aの入力電流測定時の出力誤差は1 μ V、つまり入力電流誤差にして100nAにすぎません。

アーキテクチャ

LT1389-4.096リファレンスは、M2、R2、およびD1で構成されるブートストラップ回路と共に、超低消費電力の絶縁型3Vレール (4.096 V + M2の V_{TH} 、代表値-1V) を確立し、電圧が5.5Vの絶対最大電源電圧に達することがないようにLTC2063を保護します。直列抵抗でも十分にバイアス電流を確立させることができますが、トランジスタM2を使用すると、全体としてはるかに高い電源電圧を使用しながら、電源範囲の上限で電流消費をわずか280 μ Aに抑えることができます。

精度

LTC2063の入力オフセット電圧は、入力換算電流誤差を10 μ A (代表値) に固定する一助となっています。フルスケール入力が250mAの場合、このオフセットによる誤差は0.004%にすぎません。下限側では100 μ Aに対し10 μ Aで、10%の誤差となります。オフセットは一定なので補正できます。図3は、LTC2063、マッチングされていない寄生熱電対、およびあらゆる寄生直列入力抵抗による合計オフセットが2 μ Vに止まることを示しています。

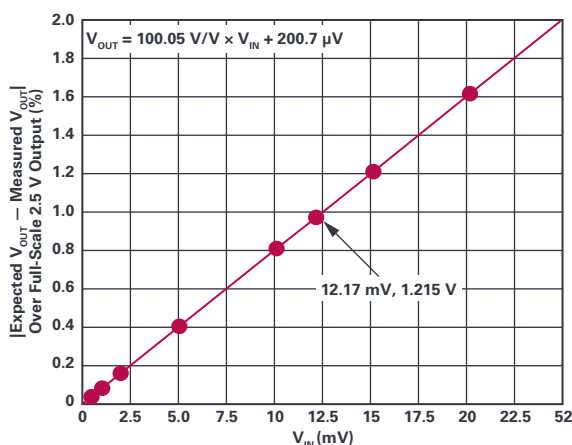


図3 I_{SENSE} 全範囲における最小電源4.5Vでの V_{IN} から V_{OUT} への変換。出力オフセットが200.7 μ Vであることは、100.05V/Vの電圧利得で割った場合のRTI入力オフセットが2 μ Vであることを意味します。

図3に示す利得100.05V/Vは、回路構成時における R_{OUT} と R_{IN} の実測値から得られる予想利得 (4.978k Ω / 50.4 Ω = 98.77V/V) より1.28V/V高い値になっています。この誤差は、LTC2063の入力と R_{SENSE} 間の約500m Ω の寄生直列抵抗によるものと考えられます。

この回路の出力における不確実性の主な要因はノイズなので、ノイズ帯域幅を減らし、更にそれによって合計積分ノイズを減らすには、大きい並列コンデンサによるフィルタリングが極めて重要です。1.5Hzの出力フィルタを使用した場合、LTC2063には約2 μ Vp-pの低周波入力換算ノイズが新たに発生します。ノイズに起因する誤差は、できるだけ長い時間を取って出力を平均することによって更に減らすことができます。

この電流検出回路におけるその他の誤差要因としては、LTC2063入力の R_{SENSE} と直列の寄生基板抵抗、利得設定抵抗 R_{IN} と R_{OUT} の抵抗値の許容誤差、利得設定抵抗の温度係数の不一致、および寄生熱電対によるオペアンプ入力の誤差電圧などがあります。上記のうちの最初の3つの誤差源は、ケルビン・センス型の4ピン検出抵抗を R_{SENSE} に使用し、これと同等以下の温度係数を持つ0.1%抵抗をクリティカル利得設定経路である R_{IN} と R_{OUT} に使用することによって、最小限に抑えることができます。オペアンプ入力における寄生熱電対を相殺するには、 R_{IN} と同じ金属端子をR1に使用する必要があります。また、入力における温度勾配は、できるだけ非対称とならないようにしてください。

この項で検討したすべての誤差要因が全体に占める割合は、図4に示すように、2.5Vのフルスケール出力に対し最大で1.4%程度です。

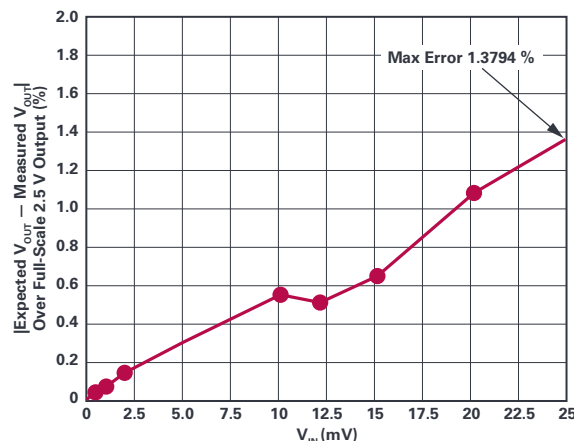


図4 全指示範囲で1.4%未満の誤差率を維持。

電源電流

LT1389-4.096とLTC2063に必要な最小電源電流は、図5に示すように、最小 V_{SUPPLY} と I_{SENSE} (4.5Vと100 μ A) で2.3 μ A、最大 V_{SUPPLY} と I_{SENSE} (90Vと250mA) で最大280 μ Aです。能動部品が消費する電流に加えて、M1に流れる出力電流 I_{DRIVE} も V_{SUPPLY} から供給する必要があります。この電流は出力電圧に比例し、範囲は200nA (1.0mV出力時、 $I_{SENSE} = 100\mu$ A) から500 μ A (2.5V出力時、 $I_{SENSE} = 250mA$) までです。したがって、 I_{SENSE} にこれらの値を加えた合計電源電流の範囲は2.5 μ A~780 μ Aとなります。適切なA/Dコンバータ (ADC) 駆動値が得られるよう、 R_{OUT} は5k Ω に設定されます。

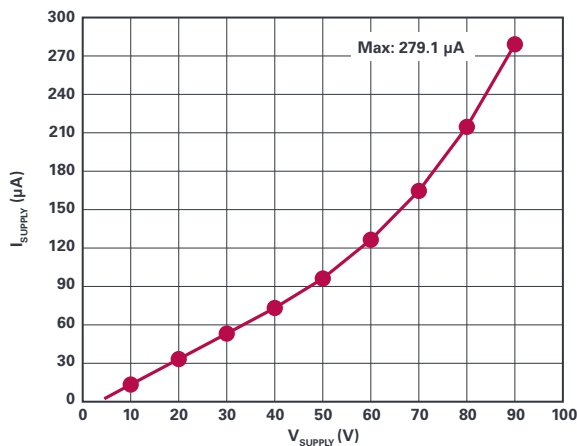


図5 電源電流は電源電圧と共に増加しますが、280μAを超えることはありません。

入力電圧範囲

このアーキテクチャにおける最大電源電圧は、PMOS出力が耐えることのできる最大 $|V_{DS}|$ によって設定されます。BSP322Pの定格値は100Vなので、動作限界としては90Vが適切な値です。

出力範囲

この設計は5kΩの負荷を駆動できるため、多数のADCを駆動する段に適しています。出力電圧範囲は0V～2.5Vです。LTC2063の出力はレールtoレールなので、最大ゲート駆動能力を制限するものはLTC2063のヘッドルームだけです。この設計における最大ゲート駆動電圧は3V（代表値）で、これは、LT1389-4.096の4.096VにM2の V_{TH} である-1V（代表値）を加えることによって設定されます。

この回路の出力は電圧ではなく電流なので、グラウンドまたはリードのオフセットが精度に影響することはありません。したがって、出力PMOS M1と R_{OUT} の間に長いリードを使用し、 R_{SENSE} を検出電流の近くに、 R_{OUT} をADCおよびそれに続くその他のシグナル・チェーン段の近くに置くことができます。長いリードの欠点は、EMIの影響を受けやすくなることです。 R_{OUT} と並列に配置した100nFのC3は、有害なEMIを分離して次段の入力に入り込むのを防ぎます。

速度制限

LTC2063の利得帯域幅積は20kHzなので、この回路は20Hz以下の信号の計測に使用することを推奨します。負荷と並列に配置された22μFのC2は、出力ノイズを1.5Hzにフィルタして精度を向上させ、後続段を突然の電流サージから保護します。このフィルタリングのトレードオフはセトリング時間が長くなることで、特に、入力電流範囲の下限付近ではその傾向が強くなります。

まとめ

LTC2063の極めて小さい入力オフセット電圧、小さい I_{OFFSET} と I_{BIAS} 、そしてレールtoレール入力、100μA～250mAの全範囲にわたって高精度の電流測定を可能にします。その最大電源電流は2μAであり、動作範囲のほとんどにおいて、最大値の280μAよりもはるかに少ない電流で回路を駆動することができます。LTC2063は電源電圧条件が低く、電源電流も小さいので、ヘッドルームに余裕のある電圧リファレンスから電源を供給することが可能です。

著者について

Catherine Chang

リニア製品およびソリューション・グループ（カリフォルニア州ミルピタス）のアプリケーション・エンジニア。2016年、アナログ・デバイセズに入社。センサー・シグナル・コンディショニング・チェーンのゼロドリフト・アンプ、電流検出アンプ、その他の高精度オペアンプを担当。スタンフォード大学でBSEEとMSEEを取得。

連絡先: catherine.chang@analog.com

オンライン・サポート・コミュニティ

ADI EngineerZone™
SUPPORT COMMUNITY

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。

ez.analog.com にアクセス

*英語版技術記事は[こちら](#)よりご覧いただけます。

アナログ・デバイセズ株式会社

本社 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル10F
大阪営業所 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪トラストタワー10F
名古屋営業所 〒451-6040 愛知県名古屋市中区西牛島町6-1 名古屋ルーセントタワー38F

©2020 Analog Devices, Inc. All rights reserved.
本紙記載の商標および登録商標は、各社の所有に属します。
Ahead of What's Possible はアナログ・デバイセズの商標です。

DN21521-10/19

**ANALOG
DEVICES**
想像を超える可能性を
AHEAD OF WHAT'S POSSIBLE™

VISIT ANALOG.COM/JP