

EVMの計測結果に基づき、システム・レベルの性能を高める

著者：Erkan Acar、計測／RFシステム・アプリケーション担当

EVM (Error Vector Magnitude) は、システム・レベルの性能指標として広く活用されています。例えば、WLAN (IEEE 802.11) やモバイル通信 (4G LTE、5G) など多くの通信規格では、コンプライアンス・テストに用いる指標として詳細が規定されています。また、システムのあらゆる潜在的な問題によって生じる総合的な影響を、1つの数値で定量化するためにも使用されています。

RF技術者であれば、ノイズ指数、3次インターセプト・ポイント、S/N比など、RFに関する数多くの性能指標について理解しているはずですが、それらのパラメータがシステム・レベルの性能に及ぼす総合的な影響について理解するのは容易なことではありません。複数の性能指標について個別に評価を行う代わりにEVMを使うことで、システム全体に関する知見を迅速に得ることができます。本稿では、各種の性能指標はEVMに対してどのような影響を及ぼすのか分析を実施します。また、いくつかの実例をベースとし、EVMを使ってシステム・レベルの性能を最適

化する方法について検討します。更に、ほとんどの通信規格で目標として設定されている値よりも、最大15dB優れたEVM性能を達成する方法を紹介します。

EVMとは何か？

EVMは、システムで扱う信号の質を定量化するための指標です。EVMの計測結果には、システム内で生じたあらゆる問題の影響が反映されます。EVMは、デジタル変調を適用した機器の性能を評価するためによく使用されます。図1 (a) に、コンステレーションとして知られるダイアグラムを示しました。これは、I/Q (同相/直交) 座標系のベクトルをプロットしたものです。図1 (b) に示すように、EVMの値は各受信シンボルに対応する理想的なコンステレーションの位置を見出すことによって計算します。各受信シンボルの位置とそれに最も近いコンステレーションの理想位置を基に、すべてのエラー・ベクトル振幅を算出します。それらの二乗平均平方根 (rms) をとったものが機器のEVM値です¹。

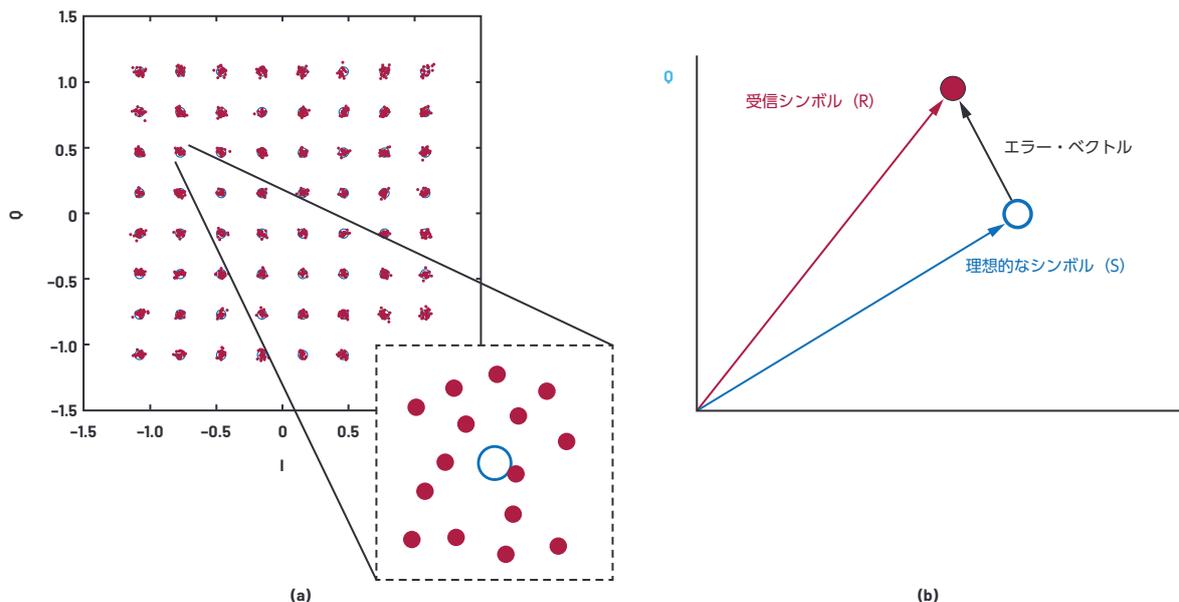


図1. EVMの意味。(a) はコンステレーション・ダイアグラムと決定境界、(b) は受信シンボルの位置、理想的なシンボルの位置、エラー・ベクトルの関係を表しています。

以下に示すのは、IEEE 802.11で規定されたEVMの計算式です²。

$$EVM_{frame} = \sqrt{\frac{\sum_{j=1}^{L_p} \sum_{i=1}^{N_c} (R_{ij} - S_{ij})^2}{N_c L_p P_0}} \quad (1)$$

ここで、 L_p はフレームの数、 N_c はキャリアの数、 R_{ij} は受信シンボルの位置、 S_{ij} は理想的なシンボルの位置です。

システムのEVMとBER (Bit Error Rate) の間には密接な関係があります。受信シンボルが目標となる位置 (コンステレーション・ポイント) から離れている場合、それらは別のコンステレーション・ポイントの決定境界内に入る確率が高くなります。その場合、BERが大きくなるということになります。送信信号のBERは、送信されるビット・パターンに基づいて計算します。それに対し、EVMはシンボルに最も近いコンステレーション・ポイントとシンボル位置の距離に基づいて計算します。BERとEVMとでは、この点に大きな違いがあります。場合によっては、受信シンボルが決定境界を越え、誤ったビット・パターンが割り当てられることもあるでしょう。受信シンボルの位置が別の理想的なシンボルの位置に近くなった場合、その受信シンボルのEVMは良好な値になってしまうかもしれません。EVMとBERには確かに密接な関係があります。しかし、信号の歪みが非常に大きい場合には、想定している関係が成り立たないことがあるということです。

最新の通信規格では、データ・レートや帯域幅といった送受信信号の特性に基づいて、許容可能なEVMの値を規定しています。そのレベルを達成している機器はその規格を満たしており、達成していない機器は規格に準拠していないということになります。通常、通信規格に対する検証に用いられるテスト/計測機器は、EVMの達成目標としてより厳しい値を採用しています。対象とする規格より1桁優れた値を達成しているものもあります。そのようなテスト/計測機器を使用することで、信号を大きく歪ませることなく、対象とする機器のEVMを評価することが可能になります。

何がEVMに影響を及ぼすのか？

ここまでで説明したように、EVMは誤差に関する指標です。また、システム内で発生するあらゆる誤差の原因と密接に関係しています。そうした問題によってもたらされたEVMへの影響は、送信/受信信号がどれくらい歪むのかを計算することで定量化することができます。以下では、熱ノイズ、位相ノイズ、非直線性など、いくつかの主要な問題がEVMに及ぼす影響について分析してみましょう。

ホワイト・ノイズ

あらゆるRFシステムにはホワイト・ノイズが存在します。ここでは、ホワイト・ノイズがシステムにおける唯一の問題であると仮定しましょう。その場合、EVMは以下のような式で表すことができます。

$$EVM_{WN} = -SNR + PAPR + 3 \quad (2)$$

ここで、SNRはシステムのS/N比、PAPRは信号のピーク対平均電力比 (Peak-to-average Power Ratio) です (共に単位はdB)。通常、SNRはシングル・トーンの信号に対して規定されることに注意してください。変調信号に対しては、信号のPAPRを考慮する必要があります。シングル・トーンの信号では、PAPRは3dBです。そのため、PAPRが任意の値の信号については、そのSNRの値から3dBを差し引く必要があります。

高速のA/Dコンバータ (ADC) やD/Aコンバータ (DAC) については、ノイズ・スペクトル密度 (NSD) を用いて式 (2) を以下のように書き直すことができます。

$$EVM_{WN} = NSD + 10\log BW + PAPR + P_{backoff} + 3 \quad (3)$$

ここで、NSDはノイズ・スペクトル密度 (dBFS/Hz)、BWは信号の帯域幅 (Hz)、PAPRはピーク対平均電力比、 $P_{backoff}$ は信号のピーク電力とADC/DACのフルスケール・レンジの差です。この式は非常に便利であり、NSDの仕様を参照することにより、デバイスで期待されるEVMを直接計算することができます。最新の高速ADC/DACでは、NSDの値が規定されることが一般的になっています。高速ADC/DACでは、量子化ノイズも考慮しなければならないことに注意してください。ただ、ほとんどの高速ADC/DACでは、仕様で定められたNSDの値に量子化ノイズの値も含まれています。そのため、式 (3) は、熱ノイズだけでなく、高速ADC/DACの量子化ノイズも包含していることとなります。

これら2つの式により、次のことがわかります。それは、信号のEVMは、信号の帯域幅、PAPR、システム全体の熱ノイズに直接的に依存しているということです。

位相ノイズがEVMに及ぼす影響

システムのEVMに影響を及ぼすノイズはもう1つあります。それは位相ノイズです。位相ノイズは、信号の周波数と位相のランダムな変動を表します³。非線形なすべての回路素子は、位相ノイズの発生源となります。システムに位相ノイズを発生させる主な原因は、システムの発振器にまで遡ることができます。例えば、リファレンス・クロック、局部発振器 (LO)、サンプリング・クロックなどが主原因になり得ます。また、ADC/DACのサンプリング・クロックや、周波数変換用のLO、周波数リファレンスなどを生成する発振器なども、システムに位相ノイズをもたらす可能性があります。

位相ノイズによる性能の低下は、周波数に対する依存性を持ちます。一般的な発振器では、キャリアのエネルギーのほとんどはその基本発振周波数に集中します。この周波数を中心周波数と呼びます。図2のように、信号のエネルギーのほとんどが中心周波数に集中し、残りのエネルギーが広がりを持って分布する状態になるということです。位相ノイズについては、この図2を基にして定義することができます。すなわち、特定の周波数オフセット位置において、1Hzの帯域幅に含まれる信号の振幅と中心周波数の振幅の比をとります。その値を、その周波数オフセット位置における位相ノイズと定義します。

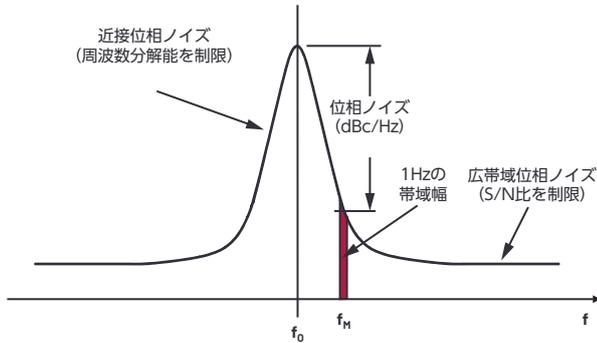


図2. 位相ノイズの定義

システムの位相ノイズは、EVMに直接影響を及ぼします。システムの位相ノイズに対するEVMの依存性は、帯域幅にわたって位相ノイズを積分することで計算できます。最新の通信規格では、OFDM (直交周波数分割多重: Orthogonal Frequency Division Multiplex) 方式を採用しています。その場合、サブキャリア間隔の約10%の位置から全信号帯域幅までの範囲で位相ノイズを積分することになります (以下参照)。

$$EVM_{PhN} = \int_{0.1f_{sc}}^{BW} L df + 3 \quad (4)$$

ここで、Lは単側波帯の位相ノイズ密度、 f_{sc} はサブキャリア間隔、BWは信号帯域幅です。

周波数の生成に使用するほとんどのデバイスでは、2GHz未満の周波数領域において位相ノイズが低く抑えられています。また、ジッタの標準的な積分値も、規格で定められているEVMの値よりも数桁良好なレベルまで抑制されています。しかし、より高い

周波数で、より広い信号帯域幅を扱う場合、位相ノイズの積分値は著しく増大します。その結果、EVM性能も大きく低下する可能性があります。ここで説明した内容は、20GHzを超える周波数 (ミリ波) に対応するデバイスに当てはまります。後述するように、総合的なEVMとして最良な値を達成するためには、システム全体の位相ノイズを算出する必要があります。

非直線性がEVMに及ぼす影響を算出する

システム・レベルの非直線性は、相互変調歪み (相互変調積) の原因になります。しかも、その歪みは信号帯域幅内に現れることがあります。この相互変調歪みはサブキャリアに重なり、その振幅と位相に影響を及ぼす可能性があります。ここでは、この相互変調歪みの項に起因して生じる平均誤差の項の計算方法を示します。3次相互変調歪みによってシステムのEVMがどのようなのか計算するための簡単な式を導出してみましょう。

図3 (a) に示すように、2つのトーン信号は2つの相互変調歪みを生じさせます。相互変調歪みの電力は、以下の式で表されます。

$$OIP_3 = P_{tone} + \frac{|P_e|}{2} \quad (5)$$

$$P_e = 2P_{tone} - 2OIP_3 \quad (6)$$

ここで、 P_{tone} はテスト用のトーンの電力、 OIP_3 は出力3次インターセプト・ポイントです。 P_e は誤差成分であり、基本波と相互変調歪みの電力の差を表しています。

図3 (b) に示すように、N個のトーンから成るOFDMの信号の場合、式 (6) に相当する式は次のように表されます。

$$P_{e,i} = 2P_{tone} - 20\log N - 2OIP_3 \quad (7)$$

ここで、 $P_{e,i}$ はトーンの各ペアに対応する誤差の項です。

各サブキャリアの位置にはN/2個の相互変調歪みが重なるので、上式は次のように書き換えることができます。

$$E_{sc,j} = \sum_{i=1}^{N/2} P_{e,i} = P_e + 10\log \frac{N}{2} \quad (8)$$

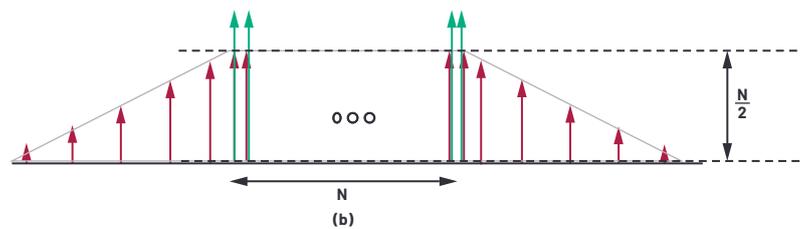
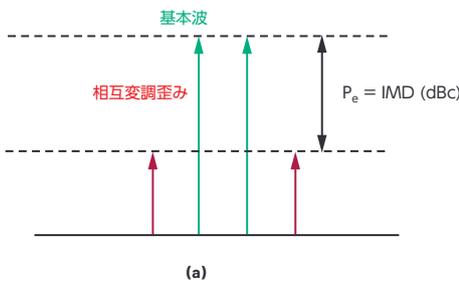


図3. OFDMにおける相互変調歪み

すべてのサブキャリアの位置を網羅したトータル誤差は、次式のように表されます。

$$E_{total} = \sum_{j=1}^N E_{sc,j} = P_e + 10\log \frac{N}{2} + 10\log N \quad (9)$$

式 (6) を式 (9) に代入すると、EVMは次のように求まります。

$$E_{total} = 2P_{RMS} - 20\log N - 2OIP_3 + 10\log \frac{N}{2} + 10\log N \quad (10)$$

$$EVM_{linearity} = 2P_{rms} - 2OIP_3 + C \quad (11)$$

ここで、 P_{RMS} は信号のrms値、 C は変調方式に応じて0dBから3dBまでの値をとる定数です。式 (11) のとおり、システムの OIP_3 が増加すると、EVMは減少します。一般に、 OIP_3 が高いほどシステムの直線性も高いからです。また、信号の電力が減少すると、非直線性の電力が減少し、EVMも減少します。

EVMを利用して、システム・レベルの性能を最適化

通常、システム・レベルの設計はカスケード解析から始めることとなります。カスケード解析では、各種の性能パラメータを使用し、各ビルディング・ブロックを組み合わせて構成したシステムの総合的な性能を決定します。各パラメータの値は、十分に確立された解析用の公式やツールを使用することにより算出できます。では、カスケード解析用のツールを適切に使用し、完全に最適化されたシステムを設計するには、具体的にどのようなことを行えばよいのでしょうか。実は、これについて理解していない技術者は少なくありません。

システム・レベルの性能指標としてEVMを使用すると、システムの設計を最適化するための貴重な知見を得ることができます。複数のパラメータについて検討する代わりに、EVMのrms値を最適化すればよいので、システム設計の最適化が容易になります。

EVMのバスタブ曲線

上述したアプローチでは、システムの性能に影響を及ぼす各種の問題がEVMと出力電力レベルにどのように寄与するのかを検討します。そうすれば、それらの要因を1つのプロットにまとめることができます。図4に示したのは、電力レベルに対するシステムの標準的なEVMをプロットしたものです。これはバスタブ曲線と呼ばれます。電力レベルが低い場合、EVM性能はシステムのノイズ性能によって制限されます。一方、電力レベルが高い場合には、システム非直線性がEVMに影響を及ぼします。通常、システムのEVMの最小レベルは、位相ノイズなどすべての誤差要因が組み合わさることによって決まります。

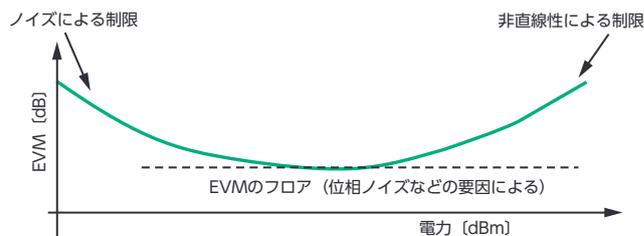


図4. 電力とEVMの関係を表すバスタブ曲線

総合的なEVM性能は、以下の式によって表すことができます。

$$EVM^2 = EVM^2_{WN} + EVM^2_{PhN} + EVM^2_{linearity} \quad (12)$$

ここで、 EVM_{WN} はホワイト・ノイズによるEVMへの寄与分、 EVM_{PhN} は位相ノイズによる寄与分、 $EVM_{linearity}$ は非直線性歪みによる寄与分です。与えられた電力レベルに対し、これらすべての誤差項の電力を合計することによって、システムの総合的なEVMのレベルが決まるということです。

図4に示したバスタブ曲線や式 (12) は、システム・レベルの最適化を実施する上で非常に役に立ちます。システムが内包するすべての問題を統合し、その結果を可視化することができるからです。

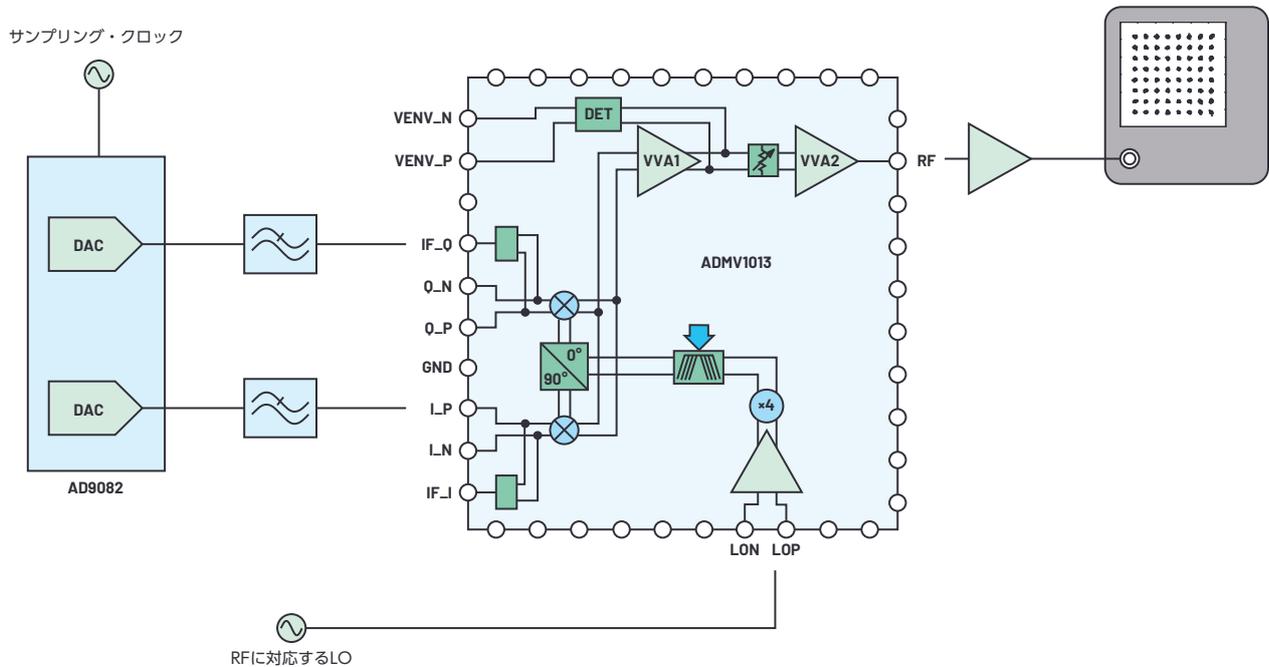


図5. ミリ波に対応するトランスミッタのシグナル・チェーン

設計の実例

EVMを指標として使用して、シグナル・チェーンを実際に最適化してみましょう。ここでは、図5のような回路を例にとることにします。この回路では、RF帯のサンプリングに対応するDAC、ミリ波に対応する変調器、ミリ波に対応する周波数生成デバイスを組み合わせています。それ以外のシグナル・コンディショニング用コンポーネントも組み合わせて、ミリ波に対応するトランスミッタを構成するものとします。

このシグナル・チェーンでは、ミックスド・シグナル・フロント・エンドIC「AD9082」を使用しています。このICは、サンプリング・レートがそれぞれ12GSPSと6GSPSのクワッドDAC、デュアルADCを搭載しています。これらを使用して、RF信号のダイレクト・コンバージョンを実現します。その結果、ミリ波に対応するシグナル・チェーンを柔軟に設計し、比類のない性能を実現することが可能になります。図6に、AD9082のEVMを計測した結果を示しました。これは、分解能が12ビット、サンプリング・レートが10GSPSのA/Dコンバータ「AD9213」とAD9082を組み合わせて取得しました。これら2つのデバイスをループバック構成で使用することにより、規格の上限値よりも27dB低い-62dBというEVM性能が得られています。

また、図5のシグナル・チェーンでは、ミリ波対応の変調器「ADMV1013」を使用しています。このICは、周波数倍倍器、直交ミキサー、アンプなど、従来のシグナル・チェーンの構成要素であった数多くのサブブロックを集積しています。フィルタリングに関する複雑さを軽減するために、複素IFトポロジを採用して設計されています。この場合、変調器の直交ミキサーには直交信号を供給します。それにより、アップコンバートされた信号において、側波帯の片側の成分が除去されます。結果として、両側波帯をアップコンバージョンする場合と比べてフィルタリングの複雑さが軽減されています。

以下では、このシグナル・チェーンを最適化してEVMを最小限に抑える方法を説明します。それに向けては、まずシステム・レベルの位相ノイズについて分析を行います。次に、ノイズと直線性のトレードオフについて考察します。最後に、すべてのビルディング・ブロックを統合することになります。

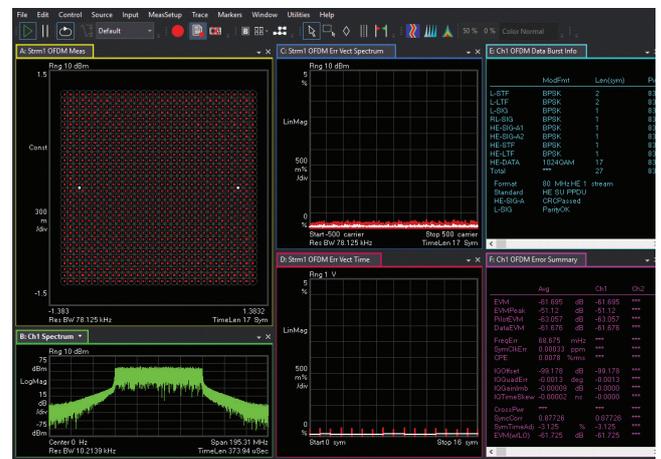


図6. AD9082のEVMの計測結果。AD9213と組み合わせて取得しました。変調方式は1024QAM、IF周波数は400MHzで、IEEE 802.11axで定められた帯域幅80MHzの信号波形を使用しました。

位相ノイズの寄与分を予測し、EVMを改善する

先述したように、ミリ波帯における総合的なEVM性能は、システム全体の位相ノイズによって制限される可能性があります。EVMを確実に最小限に抑えるためには、各段の位相ノイズの寄与分を分析しなければなりません。その上で、シグナル・チェーンに最適なコンポーネントを選択します。

このシグナル・チェーンにおいて周波数信号を生成するコンポーネントは、シンセサイザからのクロックを受け取るDACとLOです。トータルの位相ノイズは、次式によって表すことができます。

$$\mathcal{L}_{Tx} = 10\log_{10}(\mathcal{L}_{IF}^2 + \mathcal{L}_{LO}^2) \quad (13)$$

ここで、 \mathcal{L}_{Tx} はトランスミッタのトータルの位相ノイズ、 \mathcal{L}_{IF} はDACの出力の位相ノイズ、 \mathcal{L}_{LO} はLO信号の位相ノイズです。

この例で使用しているDAC (AD9082) では、付加位相ノイズが極めて小さく抑えられています。DACから出力される信号 (IF信号) のトータルの位相ノイズは、以下に示す簡単な式によって計算できます。

$$\mathcal{L}_{IF} = \mathcal{L}_{CLK} + 20\log_{10}\left(\frac{f_{IF}}{f_{CLK}}\right) \quad (14)$$

ここで、 \mathcal{L}_{CLK} はクロック信号の積分位相ノイズ、 f_{IF} はIF信号 (DACの出力) の周波数、 f_{CLK} はDACのサンプリング・クロックです。サンプリング・クロックとLOについて分析し、位相ノイズと複雑さが最小になるコンポーネントを選択するようにしてください。

このシグナル・チェーンで使用するシンセサイザについては、[ADF4372] と [ADF4401A] が有力な候補として挙げられます。図7に、それぞれの単側波帯の位相ノイズを示しました。また、5G NR (New Radio) の信号に対する両製品の積分位相ノイズを表1にまとめました。この結果は、信号源の位相ノイズを6kHz~100MHzの積分帯域幅で積分することによって取得することが可能です。

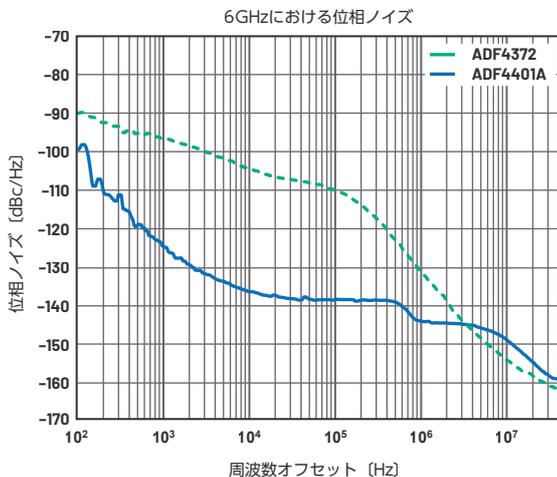


図7. 各シンセサイザの位相ノイズ。ADF4372とADF4401Aは、クロックとLOの生成に使用する製品の有力な候補です。

表1. 各シンセサイザの積分位相ノイズの測定結果

品番	6GHzにおける積分位相ノイズ [dBc/Hz]	2GHzにおける積分位相ノイズ [dBc/Hz]	30GHzにおける積分位相ノイズ [dBc/Hz]
ADF4372	-54.6	-64.1	-40.6
ADF4401A	-73.1	-82.6	-59.1

このシグナル・チェーンの標準的なIF周波数において、ADF4372とADF4401Aの積分ノイズは非常に低いレベルに抑えられます。また、ADF4372を使用する場合、プリント回路基板において実装面積を非常に小さく抑えることができます。そのため、同製品は、IF信号を生成するDAC用のサンプリング・クロックの発生源として非常に適しています。一方、ADF4401Aは本質的に位相ノイズが小さい製品なので、LOの生成に適した製品だと言えます。30GHzにおいては、ADF4401Aの積分ノイズはADF4372と比べて約20dB小さく抑えられます。積分位相ノイズをこのような低いレベルに抑制できれば、LO信号の位相ノイズによってシステム全体のEVM性能が制限されるのを避けることが可能です。

式 (13) を使用すると、位相ノイズによる総合的なEVM_{PhN}は以下のように計算できます。

$$EVM_{PhN} = 10\log_{10}\left(10^{\frac{-64.1}{10}} + 10^{\frac{-59.1}{10}}\right) + 3 \cong -55 \text{ dB} \quad (15)$$

5G NRの規格では、EVMのレベルは約-30dBとなっています。上記の計算結果から、そうした信号の測定に十分なレベルのEVMを達成できていることがわかります。

ノイズと直線性のトレードオフ

RFシステム的设计には、1つの基本的なトレードオフが存在します。それは、システム全体のノイズ性能と直線性のうち、どちらをどれだけ優先するかというものです。これら2つのパラメータについては、一方を改善すると、もう一方が劣化することがほとんどです。システム全体の性能を最適化する上では、システム・レベルのEVMの分析が非常に有用です。

図8は、上で構築したシグナル・チェーンのノイズと直線性のトレードオフについて示したものです。それぞれの曲線は、電圧可変アンプ (VVA: Voltage Variable Amplifier) の制御電圧を変化させて取得しました。ご覧のように、DACの出力電力レベルが高くなるにつれ、システムのトータルのS/N比が高くなり、EVMの値が低下する点に注目してください。但し、ある電力レベルを超えると、信号パス全体の非直線性が原因でEVM性能が下がり始めます。その結果、VVA構成におけるEVMのバスタブ曲線が非常に狭くなります。

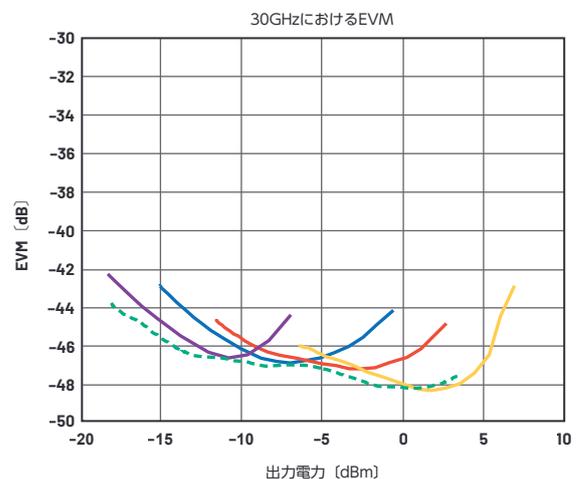


図8. システム全体におけるノイズと直線性のトレードオフ

VVAの制御電圧を調整すれば、システム全体のEVMが低くなる別の曲線へ移行させることができます。図8に破線で示した曲線は、システム・レベルで最適化した結果です。これは、ADMV1013が内蔵するVVAを使用することによって実現できます。ご覧のように、最適化を図った後のパスタブ曲線は、最適化を図る前よりもはるかに広がっています。つまり、広範な出力電力レベルに対してEVMを非常に低く抑えられます。

まとめ

本稿では、EVMをシステム・レベルの性能指標として活用するために必要な知識を提供しました。また、EVMによってシステム・レベルの性能を最適化する方法について解説しました。EVMは、システム・レベルの多くの問題に対応するための指標として非常に有用です。あらゆる誤差要因に応じて変化するEVMを利用すれば、システム全体としての性能を最適化することができます。最新の高速ADC/DACやミリ波対応の変調器を採用すれば、計測器のレベルの性能を実現することができます。その場合、各種の通信規格で定められた値に比べて桁違いに優れたEVM性能を達成することが可能です。

参考資料

¹ Kenneth M Voelker 「Apply Error Vector Measurements in Communication Design (エラー・ベクトルの測定値を通信システムの設計に活かす)」 Microwaves & RF、1995年12月

² 「IEEE 802.11a-1999 – IEEE Standard for Telecommunications and Information Exchange Between Systems – LAN/MAN Specific Requirements – Part 11: Wireless Medium Access Control (MAC) and Physical Layer (PHY) Specifications: High Speed Physical Layer in the 5 GHz Band (IEEE 802.11a-1999 – システム間の通信/情報交換に関するIEEEの規格 – LAN/MANに固有の要件 – Part 11: 無線におけるMAC/PHYの仕様: 5GHz帯における高速物理層)」 IEEE Standard Association、1999年9月

³ Walt Kester 「MT-008 Tutorial: Converting Oscillator Phase Noise to Time Jitter (MT-008 チューリアル: 発振器の位相ノイズを時間領域のジッタに変換する)」 Analog Devices、2009年

著者について

Erkan Acar (erkan.acar@analog.com) は、アナログ・デバイスで計測/RFシステム・アプリケーションを担当しています。主にベースバンドから110GHz以上までを対象とするRF/ミリ波対応のシグナル・チェーンに関する業務に携わっています。以前は、低コストのRFテスト、自動テスト装置、高速インターフェースの信号品質/電力品質などに関する数多くの研究開発プロジェクトを率いていました。また、複数の特許を取得し、数多くの記事を発表しています。デューク大学(米ノースカロライナ州ダーラム)で修士号と博士号を取得しました。

EngineerZone®

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。



Visit ez.analog.com

*英語版技術記事は[こちら](#)よりご覧いただけます。



想像を超える可能性を
AHEAD OF WHAT'S POSSIBLE™

アナログ・デバイセズ株式会社

お住いの地域の本社、販売代理店などの情報は、analog.com/jp/contact をご覧ください。

オンラインサポートコミュニティEngineerZoneでは、アナログ・デバイセズのエキスパートへの質問、FAQの閲覧ができます。

©2021 Analog Devices, Inc. All rights reserved.
本紙記載の商標および登録商標は、各社の所有に属します。
Ahead of What's Possibleはアナログ・デバイセズの商標です。

TA22797-4/21(A)

VISIT ANALOG.COM/JP