

Lattice CertusPro-NX FPGA 評価用ボードを使って 効率とコストの優先順位を決める方法

James R. Staley、アプリケーション・エンジニア
Matthias Bust、主席エンジニア

概要

Lattice SemiconductorのCertusPro™-NXなどの最新のフィールド・プログラマブル・ゲート・アレイ (FPGA) ファミリは広範なアプリケーションに使用できますが、その電力条件は特定市場の要求に合わせて最適化されています。これらのデバイスに最も適した電力供給方法を選ぶのは、コスト、性能、サイズの3つ要素を注意深くバランスさせる方法を理解しない限り、難しい作業となりがちです。この記事ではCertusPro-NX評価用ボードに使用するソリューションについて検討しますが、特定のニーズに合わせてそれらのソリューションを最適化する方法と理由についても解説します。μModule®電力ソリューションはサイズが小さく設計もシンプルなので、非常に魅力的な設計アプローチをFPGAシステムに提供しますが、電力システム・アーキテクトが検討すべきオプションはその他にもあります。

はじめに

Lattice SemiconductorのCertusPro-NX評価用ボードは、ユーザがCertusPro-NX FPGAの機能を調べて実験できるように設計されています。その機能は、ユーザ固有設計のラピッド・プロトタイピングやテストの助けとなります。この評価用システムには、FPGAの電源供給オプション用に複数のレギュレータが搭載されています。ほとんどの電源レールは、ユーザの好みに応じて選択できるようになっています。

この文書の目的は、Lattice SemiconductorのCertusPro-NX FPGA評価用ボードのそれぞれの電源オプションに関する最新の推奨事項を示すことにあります。設計の複雑さ、効率、ソリューションのサイズ、そしてコストを考慮すると、この電源ソリューションには、最先端かつ最良の性能を備えたパワー製品を使用する必要があります。多くの評価用ボードは、FPGAのすべての機能セットを確認するためのパワー・アーキテクチャを使って設計されています。このアプローチは評価のために必要なものですが、

すべての性能を必要としないシステムの場合は、そのシステムへの使用に適しているとは限りません。物理的に小さいボード・サイズに合わせて最適化されたスケール・ダウン実装には大きすぎる場合もあります。所定のCertusPro-NXアプリケーションにどのソリューションが最も適しているのかは、特定のプロジェクトにおいてシステム・アーキテクトが何を優先するかによって異なります。

専用の電力ICと外付けの電力部品で構成されるディスクリート・ソリューションでは、物理的なレイアウト・サイズよりも効率性能とコストが優先されます。できるだけサイズを小さくすることが優先されるシステムでは、アナログ・デバイスズのμModuleソリューションが、従来型のレイアウトでは望めない抜群のエネルギー密度を実現する一方で、既存のCertusPro-NXリファレンス設計より優れた性能を提供します。このリファレンス設計は、以上の点についてユニークな特長を備えています。システム・アーキテクトが、自分の望むプラットフォーム設計上の目標と制約の十分な理解に基づいて、自分のプラットフォームに組み込みたい電源ソリューションのバージョンを選ぶことができるからです。上記2つのバージョンのデータを慎重に検討することによって、どちらの設計の方がサイズ、性能、およびコストの間のトレードオフに適していて、プロジェクトのエンジニアリング仕様に近付けることができるのかを熟考した上で、選択を行うことができます。

CertusPro-NX評価用ボードの電力アーキテクチャ

CertusPro-NX評価用ボードに搭載されているほとんどのレギュレータには、外部12V電源から電力を供給することができます。FPGAの各VCCIOピンにはデフォルトの電源オプションと選択可能な電源オプションがあり、これはアプリケーションに応じてユーザが設定できます。FPGAの特定のVCCIOピンに接続して使用できる電圧レールを図1に、VCCIOピンに使用できる電圧オプションの概要を表1に示します。



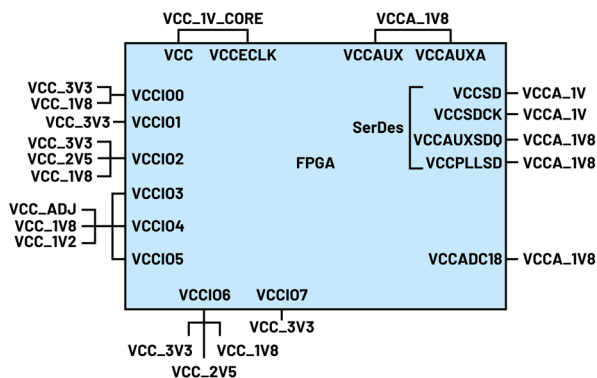


図1 CertusPro-NX FPGAのVCCIOピンの電圧オプション

表1 VCCIOの電源オプション

VCCIO バンク	3.3V	2.5V	1.8V	1.5V	1.2V	V-ADJ
VCCIO0	選択 可能		デフォ ルト			
VCCIO1	固定					
VCCIO2	デフォ ルト	選択 可能	選択 可能			
VCCIO3						
VCCIO4			選択 可能		選択 可能	デフォ ルト
VCCIO5						
VCCIO6	デフォ ルト	選択 可能	選択 可能			
VCCIO7	固定					

FPGAのそれぞれのVCCIOピンが使用する電圧レベルは、様々なオンボード電圧レギュレータによって生成されます。主電源は外部12V DC電源を介して供給されますが、これについては [CertusPro-NX評価用ボード・ユーザ・ガイド](#)のセクション1.4に説明があります。図2に、12V DCの外部電源から電力が供給されるオンボード・レギュレータで生成される様々な電圧レベルを示します。電圧を下げて出力ノイズを減らすために、ポストレギュレーションにはLDOレギュレータも使われています。

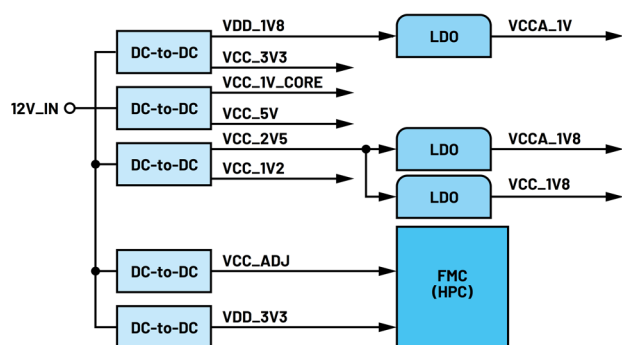


図2 CertusPro-NX評価用ボードの電力スキーム

推奨される電源ソリューション・アーキテクチャ

評価用ボードへの入力電圧には、レギュレーションされた12VのACアダプタを使用します。この入力源とボードに必要な電圧レベルがあれば、1段階降圧アプローチを使用して、必要なすべての電圧レベルを12Vから生成することができます。より広い入力電圧範囲が必要な場合、あるいはもっと高い入力電圧（例えば24V）を使用する場合は、2段階アプローチへの切替えをすることもできます。この場合は、図3に示すように、まず中間電圧レー

ル（例えば5.0Vや3.3V）を生成し、それを次のレギュレータへ供給して更に低い電圧を生成します。

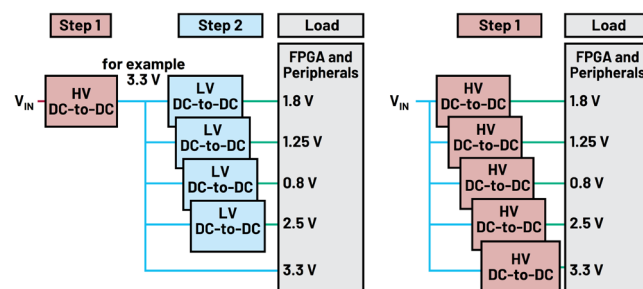


図3 2段階降圧アプローチと1段階降圧アプローチ

どのトポロジを選ぶかの決定は、効率、各コンバータのスイッチング周波数、ソリューションの総合的なフットプリントなど、様々なパラメータに影響します。これらは、新たな製品設計ごとにパワー・アーキテクチャを最適化するために、実装が新しくなるたびに慎重に考慮する必要があります。また、適切な入力保護とフィルタ回路が必要になることもあります。

CertusPro-NX評価用ボードに使用する2つの異なる電力ソリューションは、異なる優先度を念頭に設計されていますが、どちらも上に述べた1段階降圧アプローチを使用しています。1つめはモノリシックDC/DCレギュレータを使用するディスクリート・ソリューションで、コンポーネントを最適化して異なるレールごとに最大限の性能を得ることができる外部回路を備えています。もう1つはアナログ・デバイスズのμModule技術を使用する全機能内蔵型のソリューションで、レイアウトをできるだけ小型かつ単純なものとしながら、優れた電力性能を実現します。

CertusPro-NX評価ボード用に更新された電力ソリューション・アーキテクチャは、システム・レベルでパワー・ツリーを最適化できるツールLTpowerPlanner®内で使用できます。次にLTpowerCAD®を使い、選択したDC/DC ICに従って詳細な回路案を作成します。これには、そのICを使用するための各種入力や、周囲の受動部品に基づく予想回路性能の計算が含まれます。これらのプログラムは、[LTpowerCADのウェブページ](#)からダウンロードできるWindows用ツール・スイートの一部です。このウェブページでは、各種ドキュメント、トレーニング資料、入門ビデオを利用することもできます。

ディスクリート電力ソリューション

ディスクリート電力ソフトウェアは、特定ソリューション用の外部回路部品を設計者が最適化できるようにすることで、異なるレールごとに個々のDC/DCレギュレータの性能を最大限に引き出します。更新された推奨ディスクリート電力ソリューションは、既存の電力ソリューションと比較して大幅な性能の向上を実現します。すべてのDC/DCレギュレータは、同期整流式の内部スイッチを使用して最大限の効率を実現しながら、コンパクトな設計とずば抜けたEMI性能を維持します。図4に、CertusPro-NX評価ボード用ディスクリート・ソリューションのパワー・ツリーを示します。

スイッチング・レギュレータ

LT8653S

LT8653Sは、EMI放出を最小限に抑えながら高いスイッチング周波数で高い効率を実現するために、第2世代のSilent Switcher®アーキテクチャを採用しています。広い V_{IN} 範囲とデュアル2A出力を備えたこのデバイスは、理想的な選択肢です。

ADP2387

LT8653Sの出力電流より大きい電流を出力するには、2つのレール（1.8Vと3.3V）が必要です。それぞれの電流値は4Aと3Aです。これらの条件に基づき、ADP2387はこのアプリケーションに最適な選択肢とされています。

リニア・レギュレータ

MAX38903C

高いノイズ除去性能を備えたポストレギュレータとしてCertusPro-NX評価用ボードの1Vレールに使われるMAX38903Cは低ノイズのリニア・レギュレータで、最大1Aの電流を出力し、10Hzから100kHzまでの出力ノイズはわずか

5.5 μ V rmsです。この低い出力ノイズと高いノイズ除去特性によって、MAX38903Cは、CertusPro-NX評価用ボードの電力ソリューションに使用できる優れた選択肢となっています。

ADP1707

ADP1707-1.8は低ドロップアウトのCMOSレギュレータです。3mm × 3mmの露出パドル付きLFCSPで提供され、1.8Vの出力電圧で最大1Aの電流を出力できます。このため、このデバイスは非常にコンパクトなソリューションとなっています。また、CertusPro-NX評価用ボードの電力ソリューションに適した小型のロー・プロファイル・フットプリントでありながら、最大1Aの出力電流を必要とするアプリケーション用として非常に優れた熱性能を備えたソリューションでもあります。

μ Module電力ソリューション

このモジュール・ソリューションは、性能品質を犠牲にすることなく、アナログ・デバイセズの μ Module技術を利用することによって極めて小型かつシンプルなソリューションを提供します。アナログ・デバイセズの μ ModuleレギュレータとDC/DCパ

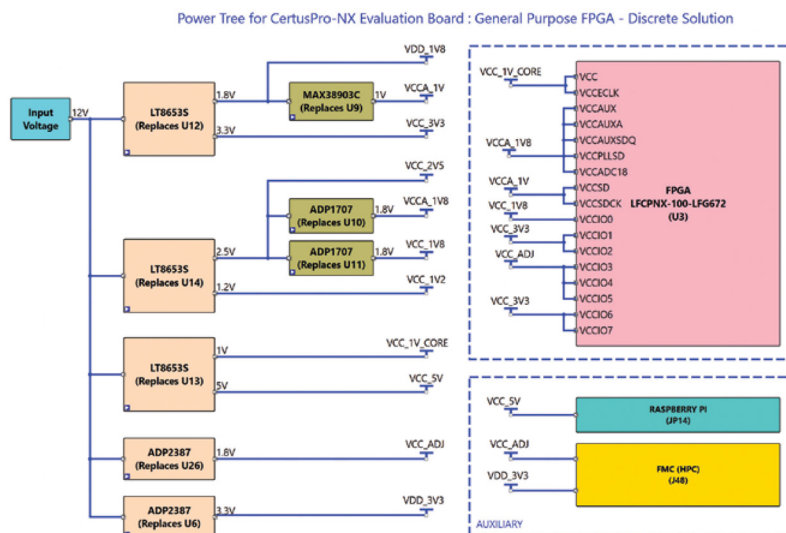


図4 LTPowerPlannerツールによってモデル化したディスクリート・ソリューションのパワー・ツリー

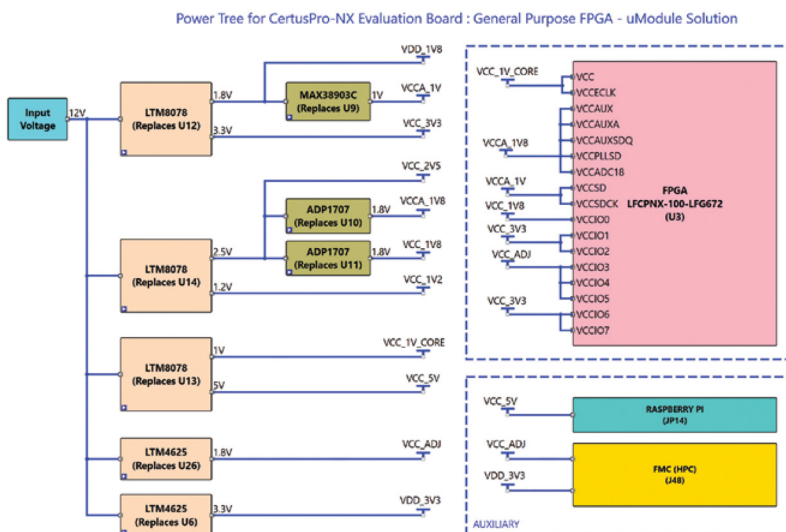


図5 μ Moduleソリューションの電力ツリー

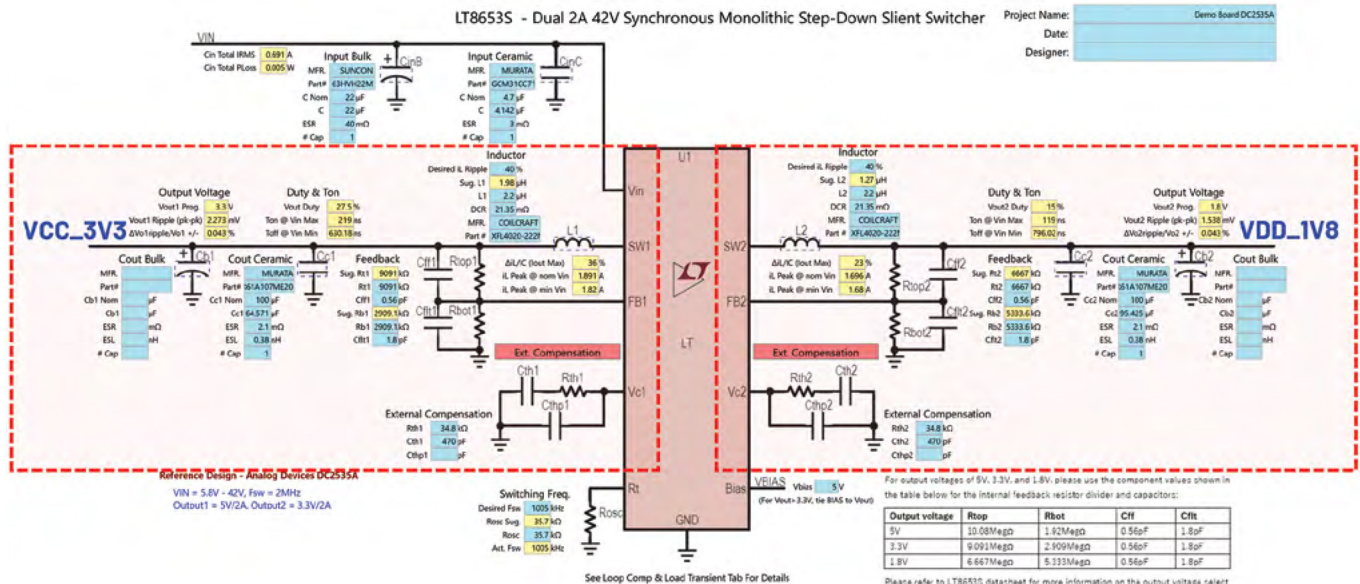


図6 ディスクリット・ソリューションのVDD_1V8レールとVCC_3V3レールの回路図

ワー製品は、フル機能のシステム・イン・パッケージ（SiP）のパワー・マネージメント・ソリューションで、コンパクトな表面実装BGAまたはLGAパッケージ内に、DC/DCコントローラ、パワー・トランジスタ、入力および出力コンデンサ、補償部品、およびインダクタを内蔵しています。μModuleパワー製品は、降圧、昇降圧、バッテリー・チャージャ、絶縁型コンバータ、LEDドライバなどの機能をサポートしています。

図5に、μModuleデバイスを使用したCertusPro-NX評価ボード用電力ソリューションのツリーを示します。外部12V入力電源の後の最初の段は、μModule DC/DCレギュレータ・アレイです。次の段はリニア・レギュレータで構成されています。選択されたリニア・レギュレータは、μModule設計（図5）でもディスクリット・ソリューション（図4）でも同じです。

スイッチング・レギュレータ・モジュール

LTM8078

LTM8078は、40V_{IN}、デュアル1.4A/シングル2.8Aの降圧Silent Switcher μModuleレギュレータです。そのSilent Switcherアーキテクチャは、3MHzまでの周波数で高い効率を実現しながら、EMIを最小限に抑えます。パッケージには、コントローラ、パワー・スイッチ、インダクタ、サポート部品が含まれています。このデバイスは、広い入力電圧範囲と、300kHz～3MHzのスイッチング周波数範囲で動作します。これらの電圧と周波数の値は抵抗1個で設定しますが、設計を完成させるために必要なのは入出力フィルタ用のバルク・コンデンサだけなので、CertusPro-NX評価ボード用の理想的な電力ソリューション・オプションとなっています。

LTM4625

LTM4625は、6.25mm × 6.25mm × 5.01mmの小型BGAパッケージに収容されたフル機能の5A降圧スイッチング・モードμModuleレギュレータです。高効率の設計により、最大5Aの電流を連続して出力します。必要なのは、バルク入力コンデンサとバルク出力コンデンサだけです。高いスイッチング周波数と電

流モード制御により、安定性を犠牲にすることなくラインと負荷の変化に対して非常に高い過渡応答を実現します。

LTM8078およびLTM4625 μModuleスイッチング・レギュレータは非常にシンプルな高品質のソリューションを提供し、設計の複雑化を防いでスペース的な制約を回避します。

CertusPro-NX評価ボード用電力ソリューション設計の詳細

ディスクリット・ソリューション設計

CertusPro-NX FPGAのデータシートに示されている推奨動作条件からすると、電源電圧は代表値の±5%とする必要があります。この設計では、帰還抵抗とレギュレータV_{REF}電圧の許容誤差、出力電圧リップル、および負荷過渡応答により生じるDC出力の誤差は、既にこの5%の中に含まれています。これらの誤差が存在する場合でも、誤差はFPGAの推奨動作条件に対して設定された5%の許容値内に収まります。

すべてのレールに関する完全なデータはアナログ・デバイセズのカスタム・オフィス・ソリューション・グループから入手できますが、表2にいくつかのレールを選択して、1.35AのLT8653Sと3A/4AのADP2387の代表的出力性能（代表値）を示します。

表2 ディスクリット設計の効率とリップル性能のデータ

レール	デバイス	V _{OUT} (V)	負荷 (A)	効率 (%)	p-p リップル (%)
VDD_1V8	LT8653S	1.8	1.35	86.20	0.91
VCC_3V3	LT8653S	3.3	1.35	90.65	0.42
VCC_ADJ	ADP2387	1.8	4.00	90.92	0.67
VDD_3V3	ADP2387	3.3	3.00	94.31	0.72

レール1：VDD_1V8

この電圧レールには1.8Vの出力電圧が必要で、最大1.35Aの電流を出力できなければなりません。この条件は、LT8653Sのチャンネルを1つ使用することによって満たされます。アプリケー

ションの出力負荷電流における±5%の合計出力電圧誤差は、推奨動作条件を満たすことができるように、設計時に慎重に確認されます。

高いDC精度を実現するために、内部リファレンス機能が利用されます。このデバイスのチャンネルは1.8Vの帰還リファレンス電圧に設定されて、抵抗値と許容差によって生じる誤差を取り除きます。LTPowerCADで作成したVDD_1V8とVCC_3V3の回路図を図6に示します。

出力を推奨動作条件の範囲内とするためのレール評価においては、非常に高速の大きい負荷ステップをスティミュラスとして使い、負荷過渡応答を評価しました。ステップ負荷は、10A/μsのスルー・レートと150μsのパルス幅で0A～1Aに設定されています。VDD_1V8レールの負荷過渡応答を図7に示します。上側の波形CH2は出力応答を示し、下側の波形CH4は出力負荷電流を示しています。

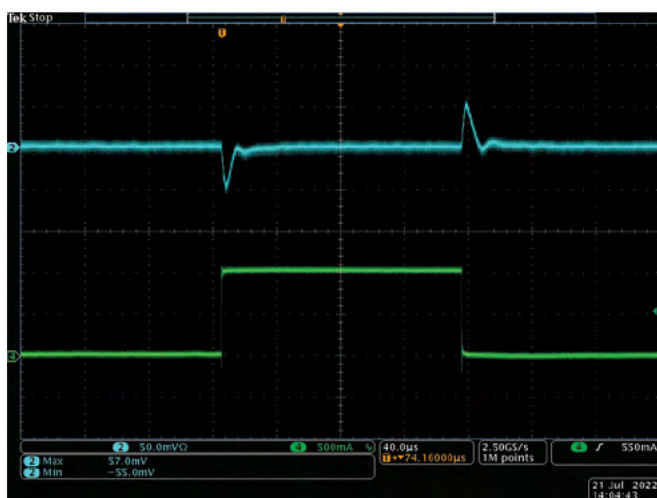


図7 VDD_1V8の負荷過渡応答

表3 VDD_1V8レールの負荷過渡データ

パラメータ	電圧 (V)	パーセンテージ (%)	目標限界値 (%)
オーバーシュート	0.057	3.2	4.0
アンダーシュート	0.055	3.2	4.0

結果から言うと、負荷過渡時のオーバーシュートとアンダーシュートを考慮し、更に出力リップルを含めても、電圧は±5%の推奨動作条件内に収まります。

レール2：VCC_3V3

VCC_3V3レールは、VDD_1V8と共にLT8653Sの2つめのチャンネルを利用します。VDD_1V8と同様に、VCC_3V3レールは、CertusPro-NX FPGAのVCCIOピンの電源として1.35Aの電流を出力できなければなりません。固定3.3V出力のためのICオプションもあります。このオプションはトリムされた帰還抵抗分圧器を備えているので、高いDC精度を実現できます。図6に回路図と回路部品の値を、図8に過渡応答を示します。上側の波形CH2は出力応答を示し、下側の波形CH4は出力負荷電流を示しています。表4に負荷過渡応答の結果を示します。この表から、出力リップルを含め、オーバーシュートもアンダーシュートも、電圧を±5%の推奨動作条件の範囲内に保てる値であることが分かります。



図8 VCC_3V3レールの負荷過渡応答

表4 VCC_3V3レールの負荷過渡データ

パラメータ	電圧 (V)	パーセンテージ (%)	目標限界値 (%)
オーバーシュート	0.054	1.6	4.0
アンダーシュート	0.052	1.6	4.0

レール7：VCC_ADJ

VCC_ADJ電圧レールには1.8Vの出力電圧が必要で、VCCIOとFMCコネクタに最大4Aの電流を出力できなければなりません。アプリケーションの出力負荷電流における±3%の合計出力電圧誤差は、推奨動作条件を満たすことができるように、設計時に慎重に確認されます。

高いDC精度を実現するために、内部リファレンス機能が利用されます。このデバイスのエラー・アンプは、抵抗値と許容差を補償するために1.8Vの帰還リファレンス電圧に設定されています。

レールの過渡応答は、動作時の出力電圧が常に許容限度内に収まることを確認するために、高スルー・レートの電流ステップを使って評価されています。ステップ負荷は、10A/μsのスルー・レートと150μsのパルス幅で0A～1Aに設定されています。VDD_1V8レールの負荷過渡応答を図9に示します。上側の波形CH2は出力応答を示し、下側の波形CH4は出力負荷電流を示しています。

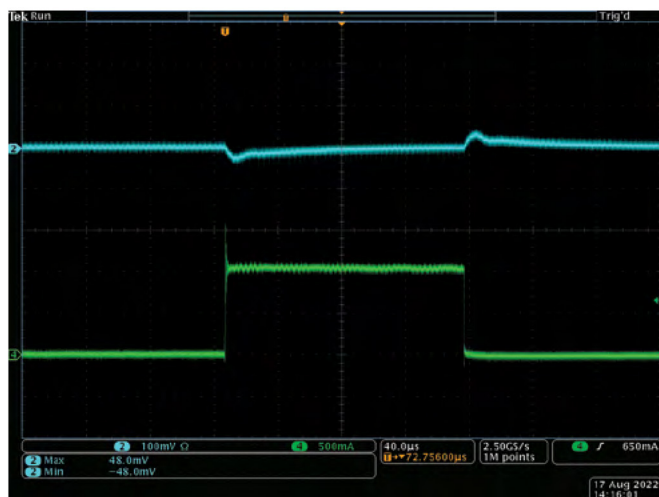


図9 VCC_ADJの負荷過渡応答

表5 VDD_1V8レールの負荷過渡データ

パラメータ	電圧 (V)	パーセンテージ (%)	目標限界値 (%)
オーバーシュート	0.048	2.7	3.0
アンダーシュート	0.048	2.7	3.0

結果から言うと、負荷過渡時のオーバーシュートとアンダーシュートを考慮し、更に出力リップルを含めても、電圧は±5%の推奨動作条件内に収まります。更に、目標値の3%より良好な値を示します。

レール8 : VDD_3V3

VDD_3V3レールは、CertusPro-NX FPGAボードのFMCコネクタ・ピンの電源として、3Aの電流を出力できなければなりません。図11に過渡応答を示します。上側の波形CH2は出力応答を示し、下側の波形CH4は出力負荷電流を示しています。表6に負荷過渡応答の結果を示します。この表から、出力リップルを含め、オーバーシュートもアンダーシュートも、電圧を±3%の推奨動作条件の範囲内に保てる値であることが分かります。

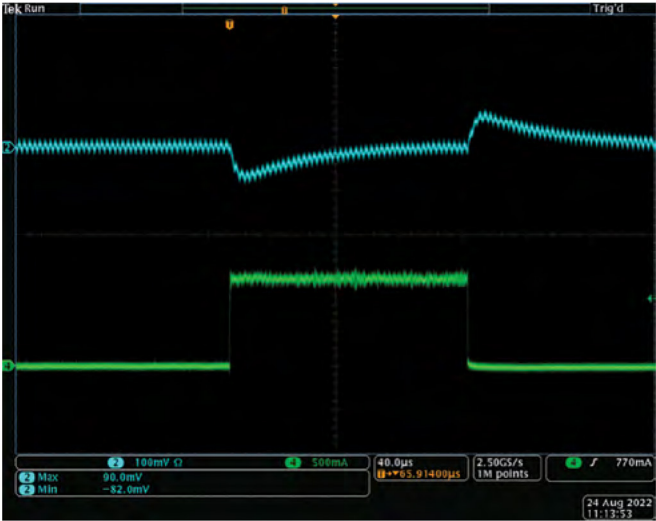


図10 VDD_3V3レールの負荷過渡応答

表6 VDD_3V3レールの負荷過渡データ

パラメータ	電圧 (V)	パーセンテージ (%)	目標限界値 (%)
オーバーシュート	0.09	2.7	3.0
アンダーシュート	0.082	2.5	3.0

μModuleソリューション設計

μModuleに関する推奨事項にも、ディスクリート設計について述べた前のセクションと同じ仕様が適用されます。したがって、それらについての詳細をここで繰り返すことはしません。μModuleソリューションでは、ある程度の性能を犠牲にすることで、はるかに小さいフットプリントのレイアウトを実現しています。ここでは、比較のために同じサンプル・ポイントを示します。

すべてのレールに関する完全なデータはアナログ・デバイセズのカスタマ・オフィス・ソリューション・グループから入手できますが、表7にいくつかのレールを選択して、1.35AのLTM8078と3A/4AのLTM4625の代表的出力性能（代表値）を示します。

表7 ディスクリート設計の効率とリップル性能のデータ

レール	デバイス	V _{OUT} (V)	負荷 (A)	効率 (%)	p-p リップル (%)
VDD_1V8	LTM8078	1.8	1.35	83.38	0.25
VCC_3V3	LTM8078	3.3	1.35	88.88	0.19
VCC_ADJ	LTM4625	1.8	4.00	83.02	0.11
VDD_3V3	LTM4625	3.3	3.00	89.60	0.11

レール1 : VDD_1V8

チャンネル1の電圧レールは、DCと過渡による合計許容誤差のためのマージンに関するアプリケーションの条件を満たすために、0.1%抵抗を利用しています。最も条件の厳しい負荷ステップについてキャプチャした波形データを図11に、同じくキャプチャしたカーソル・データの概要を表8に示します。

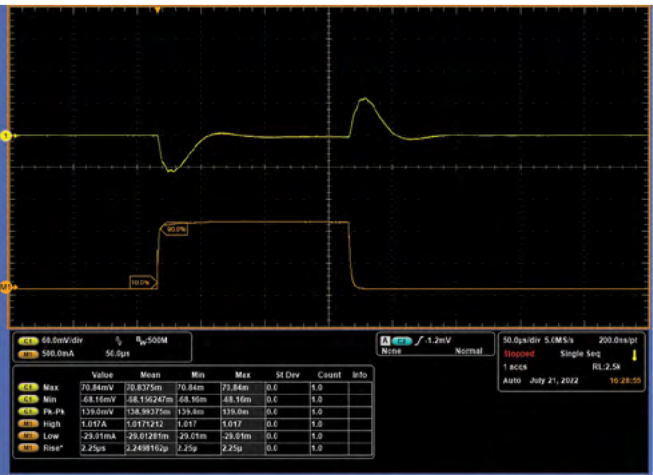


図11 VDD_1V8の負荷過渡応答

表8 VDD_1V8レールの負荷過渡データ

パラメータ	電圧 (V)	パーセンテージ (%)	目標限界値 (%)
オーバーシュート	0.0708	3.9	4.0
アンダーシュート	0.0682	3.8	4.0

レール2 : VCC_3V3

VCC_3V3レール（LTM8078のチャンネル2）も、電圧マージンに関するアプリケーションの条件を満たすために0.1%抵抗を使用しています。最も条件の厳しい負荷ステップについてキャプチャした波形データを図12に、同じくキャプチャしたカーソル・データの概要を表9に示します。

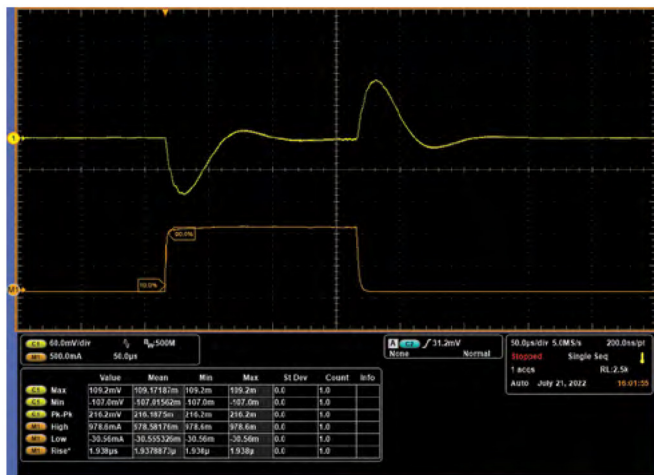


図12 VCC_3V3の負荷過渡応答

表9 VCC_3V3レールの負荷過渡データ

パラメータ	電圧 (V)	パーセンテージ (%)	目標限界値 (%)
オーバーシュート	0.109	3.3	4.0
アンダーシュート	0.107	3.2	4.0

ルール7 : VCC_ADJ

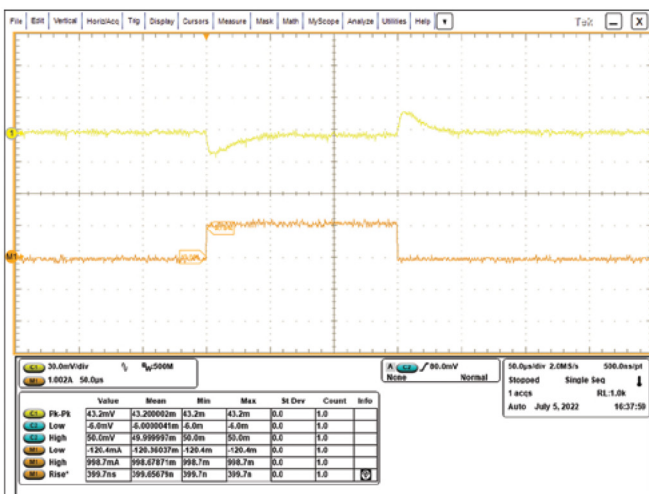


図13 VCC_ADJの負荷過渡応答

LTM4625のチャンネル1の電圧レールは、DCと過渡による合計許容誤差のためのマージンに関するアプリケーションの条件を満たすために、標準の1%抵抗を利用しています。最も条件の厳しい負荷ステップについてキャプチャした波形データを図13に、同じくキャプチャしたカーソル・データの概要を表10に示します。

表10 VCC_ADJレールの負荷過渡データ

パラメータ	電圧 (V)	パーセンテージ (%)	目標限界値 (%)
オーバーシュート	0.019	1.1	3.0
アンダーシュート	0.024	1.3	3.0

ルール8 : VDD_3V3

VDD_3V3レール (LTM3625のチャンネル2) も、電圧マージンに関するアプリケーションの条件を満たすために1%抵抗を使用しています。最も条件の厳しい負荷ステップについてキャプチャした波形データを図14に、同じくキャプチャしたカーソル・データの概要を表11に示します。

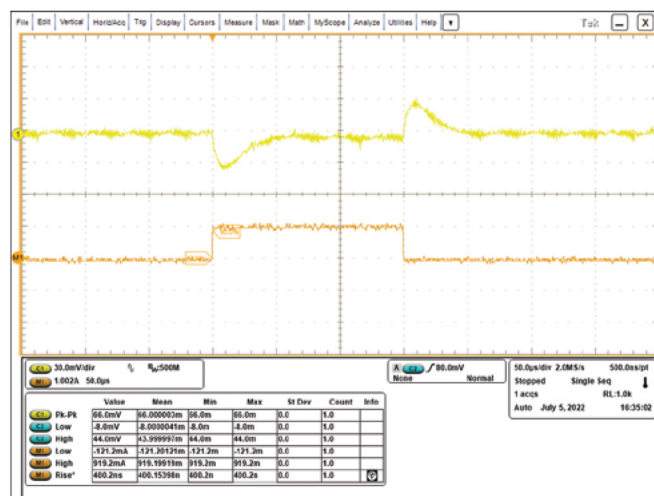


図14 1VDD_3V3の負荷過渡応答

表11 VDD_3V3レールの負荷過渡データ

パラメータ	電圧 (V)	パーセンテージ (%)	目標限界値 (%)
オーバーシュート	0.03	1.7	3.0
アンダーシュート	0.036	2.0	3.0

まとめ

安定したパワー・アーキテクチャを設計するには、サイズ、性能、コスト間のトレードオフのバランスを慎重に考える必要があります。あらゆるCertusPro-NXプラットフォームには、2種類の設計のうちより適した方を選んで利用することができます。本文中に述べたように、両方の設計のすべてのルールに関する効率、リップル、および過渡の詳細なデータは、アナログ・デバイスズに連絡して入手することができます。結果は、ディスクリート設計またはモジュール設計どちらのアプローチも、CertusPro-NXの性能パラメータに関する要求を余裕をもって満たせることを示しています。今後の設計には、目標とする市場に適したどちらかのアプローチを取り入れる必要があります。著者は、この記事に示したデータセットと設計概念を慎重に分析することで、読者が自信を持ってLattice FPGAの力を生かせるようになることを願っています。設計エンジニア、システム・アーキテクト、プロジェクト・マネージャ、その他同様の立場にあるすべての人々は、パワー製品やトポロジの選択に関するトレードオフについて、共通の理解を持つことができます。個々の設計仕様がどのような特性を要求していたとしても、アナログ・デバイスズの電力ソリューションは、調整を加えることによって特定の基準に近付けることが可能です。

著者について

James R. Staleyは、アナログ・デバイセズの産業用電力システムのエンジニアリング・マネージャです。ノースカロライナ州立大学の電子工学科の卒業です。同学ではナノテクノロジーを専攻し、電子工学の学士号を取得しました。半導体業界で20年以上の経験を有しています。リニアテクノロジーとアナログ・デバイセズでは、アプリケーション・エンジニアリング、セールス・アプリケーション・エンジニアリング、システム・エンジニアリングなどの業務を担当してきました。現在は産業用および高精度計測器用の電力システムを担当しています。家族と共にノースカロライナ州ローリーに在住。

Matthias Bustは2007年にアナログ・デバイセズに入社し、現在はパワー製品のエキスパートとしてカスタマ・オフィス・ソリューション・チームに勤務しています。アナログ・デバイセズでの前職は自動車用パワー製品のシステム・マネージャ兼フィールド・アプリケーション・エンジニアで、あらゆる市場分野の顧客にサービスを提供していました。産業界における経験は30年以上で、通信およびレーザー産業のハードウェア/ソフトウェア設計、システム・エンジニアリング、サプライ・チェーン管理などの業務に就いてきました。ドイツのイルメナウ工科大学の卒業で、電子工学および情報技術の学位を持っています。

EngineerZone®

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。



Visit ez.analog.com

*英語版技術記事は[こちら](#)よりご覧いただけます。