

高周波数で低歪みの大信号を処理する スルー・レート 2500V/ μ s のオペアンプ

Kris Lokere、Glen Brisebois 共著

[PDFをダウンロード](#)

はじめに

LT1818とLT1819は、それぞれ低歪みのシングル・オペアンプとデュアル・オペアンプで、ゲイン帯域幅積は400MHz、スルー・レートは2500V/ μ sです。 $\pm 2V \sim \pm 6V$ の電源電圧で動作し、通常の消費電流はアンプ1個あたりわずか9mAです。

また、5MHz、 $2V_{p-p}$ の信号に対して、 $-85dBc$ という低歪みで100 Ω の負荷を駆動できます。5V単電源のアプリケーションでは、出力シングは、500 Ω の負荷（2.5Vに接続）の場合どちらの電源レールからも0.8Vの値、100 Ω の負荷の場合は電源レールから1.0Vの値になります。出力電流駆動能力は70mA（代表値）です。LT1818/LT1819は、低歪み、良好な出力駆動能力、6nV/ $\sqrt{Hz}$ の入力電圧ノイズといった特長を兼ね備えているため、様々なアプリケーションに最適です。

LT1818とLT1819は省スペース・パッケージで入手できます。シングル・オペアンプLT1818ではSOT23-5、デュアル・オペアンプLT1819では8ピンMSOPです。両アンプとも、使い勝手の良い8ピンSOICでも入手可能です。どちらも、 $\pm 5V$ 電源と5V単電源で完全に仕様化されており、商用および工業用温度グレードで入手できます。

表1に、LT1818とLT1819の性能仕様の概要の概要を示します。

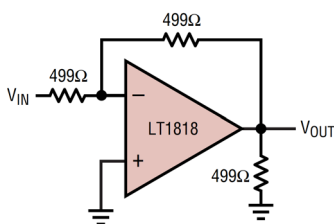


図1. ゲインを-1に設定した場合のLT1818（または競合他社のアンプ）のテスト回路。

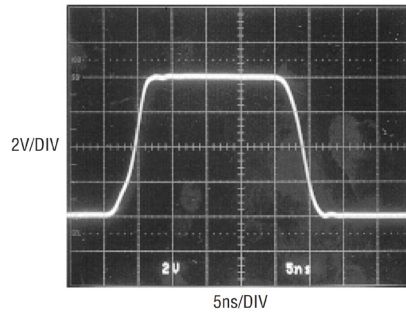


図2a. 20MHz、 $\pm 4V$ の入力パルスに対するLT1818の応答では、スルー・レートが十分速いため、パルス形状は保持されています。

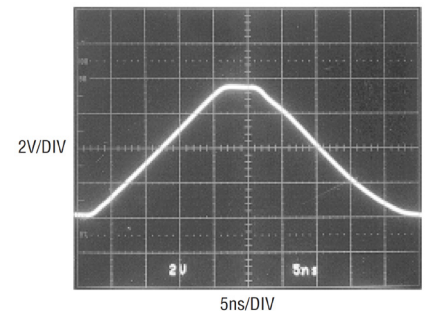


図2b. 同じ入力パルスに対する競合他社の625MHz オペアンプの応答では、スルー・レートが不十分のため、パルス形状の完全性が維持されていません。

高速スルー・レートにより大信号でも広帯域幅を維持

LT1818/LT1819は、ゲインが+1の場合2500V/ μ s、ゲインが-1の場合1800V/ μ sという超高速スルー・レートを示します。高いスルー・レートの重要性は、アンプの大信号動的応答を、帯域幅はほぼ同じながらスルー・レートが異なるアンプのそれと比較することで示されます。LT1818を、帯域幅は625MHzと広いながらスルー・レートはわずか400V/ μ sと

いう競合他社のアンプと比較しました。

図1に、反転ゲイン ($A_V = -1$) で構成されたデバイスのテスト回路を示します。図2aと図2bに、20MHz、 $\pm 4V$ の入力パルスに対するステップ応答を示します。LT1818の3.5nsの立上がり／立下がり時間（スルー・レート1800V/ μ sと一致）は、20MHzのステップを非常によく維持しています。これに対して、スルー・レートの低いアンプでは、波形を伝送できる程度の速度しか出ないため、波形が三角

表1. LT1818/LT1819の性能仕様の概要

特に断りのない限り、仕様はすべて、 $\pm 5V$ 電源、25°Cにおける標準仕様

パラメータ	値
ゲイン帯域幅積	400MHz
スルー・レート	2500V/ μ s
電源電流（アンプ1個あたり）	9mA
高調波歪み（5MHz、 $2V_{p-p}$ 、 $R_L = 100\Omega$ ）	$-85dBc$
入力ノイズ電圧	6nV/ $\sqrt{Hz}$
入力ノイズ電流	1.2pA/ $\sqrt{Hz}$
入力オフセット電圧（MAX）	1.5mV
入力バイアス電流（MAX）	$\pm 8\mu A$
入力コモンモード電圧範囲	$\pm 4.2V$
出力電圧シング ($R_L = 500\Omega$)	$\pm 4.1V$
セトリング時間（5V、 $\pm 0.1\%$ ）	9ns

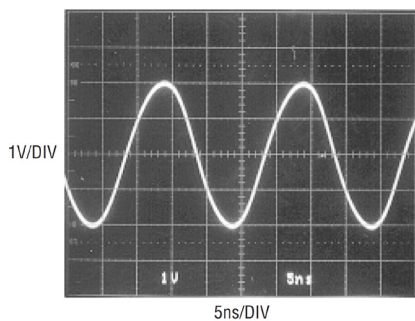


図 3a. 50MHz、4V_{p-p}のサイン波に対するLT1818の応答では、良好な忠実度が維持されています。

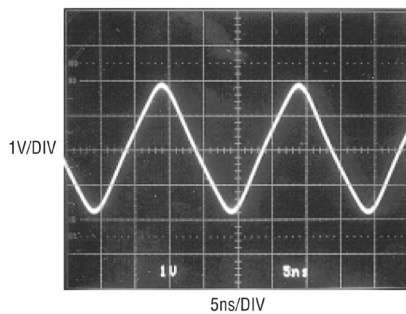


図 3b. 同じ正弦波に対する競合他社の625MHzオペアンプの応答は歪んでいます。

波になります。スルー・レートの差は、サイン波の歪みにも重要な影響を与えます。図 3a と図 3b に、50MHz、4V_{p-p}のサイン波に対する両アンプの応答を示します。LT1818 は、歪みの少ない波形を送信していますが、競合他社のアンプでは、スルー・レートが低いため、サイン波が三角波に変化しています。このことからわかるように、実世界の信号を正確に処理する上で、多くの場合、帯域幅よりスルー・レートの方が支配的なパラメータになっています。

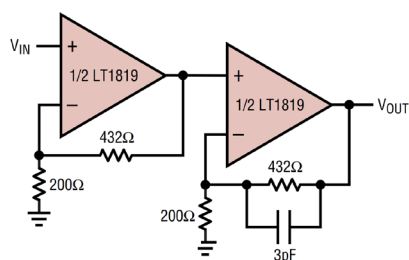


図 4. ゲインが 10 (= 20dB) になるようにカスケード接続されたデュアル・オペアンプ。

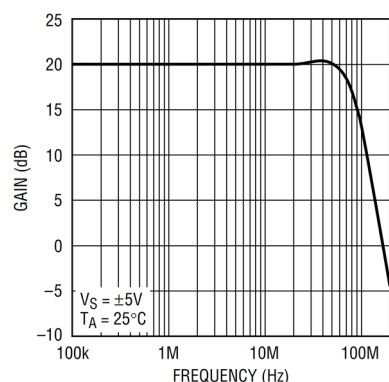


図 5. 20dB のゲイン・ブロックの周波数領域応答。

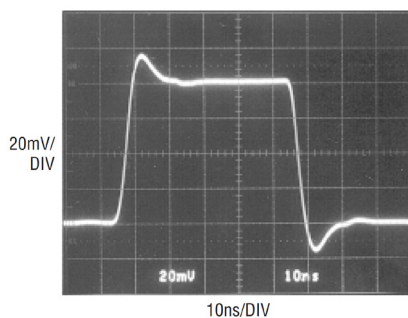


図 6. 20dB のゲイン・ブロックの小信号過渡応答。

低歪み ADC ドライバ

図 8 に、14ビット、50Msps の ADC (A/D コンバータ) である LTC1744 のバッファとして LT1818 を使用した例を示します。このアンプは、ADC によるサンプリング負荷の影響から短時間で回復するために、低ノイズ、低歪み、高速セトリングという諸特性を提供する必要があります。LTC1744 の S/N 比は 2V_{p-p} 時に 73.5dB で、これは入力換算ノイズが 149μV_{RMS} であることを意味しています。LT1818 の 6nV/√Hz という入力電圧ノイズは、(51.1Ω、18pF、および ADC の C_{IN} で形成される) 94MHz の帯域幅にわたり統合されても、わずか 91μV_{RMS} の入力ノイズにしかありません。LT1818 の入力換算電流ノイズの影響は、LT1818 を駆動する回路のソース抵抗に左右されます。ソース抵抗が 1k の場合、1.2pA/√Hz の入力電流ノイズは、同じ帯域幅に対し 18μV_{RMS} になります。両方のノイズ源を合わせても、14ビット ADC のノイズ性能の低下は起きません。図 9 に、コンバータ出力の 4096 ビン FFT を示します。これは、ADC の標準仕様である 73.5dB よりもわずかに良好な、76dB のフルスケール S/N 比を意味しています。FFT でより容易に確認できるのは、78dB の SFDR (スプリアス・フリー・ダイナミック・レンジ) です。

図 10 に示すように、オペアンプ LT1819 を 2 つ使用して、シングル・エンド入力信号を差動信号に変換し、LTC1744 の両入力を駆動することで、回路の性能が更に向上します。ADC を差動駆動する利点は、各入力における信号スイングを低

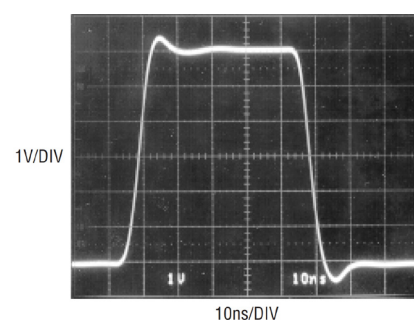


図 7. 20dB のゲイン・ブロックの大信号過渡応答。

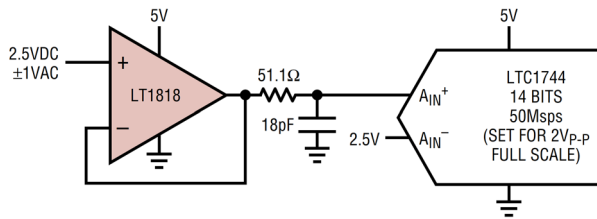


図8. シングル・エンドADCドライバ。

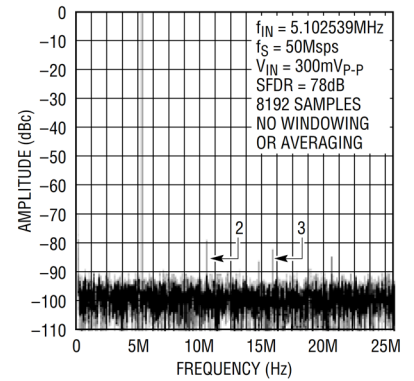


図9. シングル・エンドADCドライバのFFT。

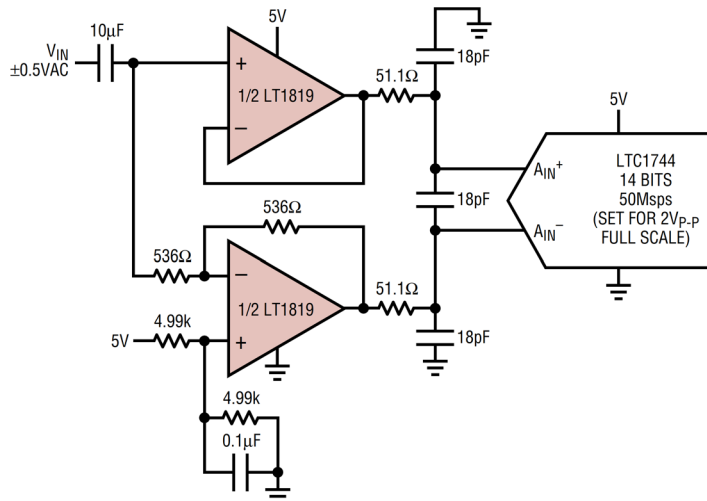


図10. シングル・エンド/差動ADCドライバ。

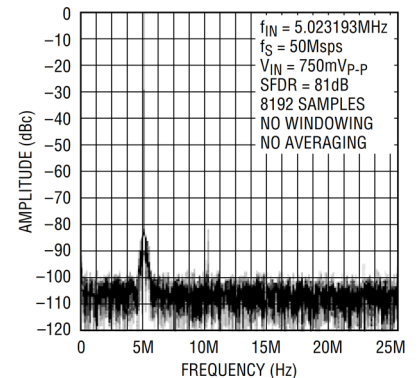


図11. シングル・エンド/差動ADCドライバのFFT。

減できることです。これにより、ADCとアンプの両方の歪みが低減します。代表的な性能は、図11のFFTに示されており、これも、8192個のサンプルから得られた4096個のビンで構成されています。

スルー・レート測定のための高速エッジ生成

2500V/µsのスルー・レートは、±2V間の遷移が1.6nsで起きることを意味しています。これほど高速なスルー・レートを正確に測定するには、被験デバイスよりも高速な入力ステップを生成する必要があります。市販の多くのファンクション・ジェネレータは、この点で不

分であり、その場合はカスタムメイドの回路が必要になることがあります。例えば、汎用の100MHzパルス・ジェネレータHP8110Aは、最小立ち上がり/立下がり時間が1.8nsであるため、このテストに十分な速度の刺激を与えることができません。旧型のパルス・ジェネレータHP8082Aは、1nsで遷移しますが、その出力振幅は50Ωに対する5Vしかありません。このため、±5Vの電源電圧でアンプを駆動できる柔軟性が限定されます。

図12の単純な回路には、NC7SZU04のような高速インバータが使用されています。インバータはゲインが高いため、そ

れを駆動するために使用されるパルス・ジェネレータの入力エッジが鋭くなります。出力はACカップリングされて、単電源インバータ出力をレベルシフトし、分離電源でバイアスされたオペアンプを駆動します。このインバータは、0.8nsという高速な立ち上がり/立下がり時間を提供できますが、最大電源電圧（および、最大スイング）は5.5Vであり、これは、LT1818/LT1819のフル・レンジ・スルー・レート試験に必要な±3Vまたは±4Vにはわずかに足りていません。更に、インバータの16mAの出力電流駆動は、50Ωでは終端できないため、この回路の普遍的な適用性が制限されます。

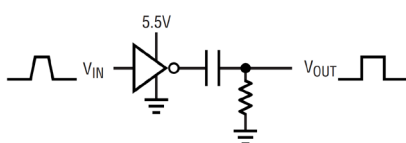


図12. 鋭いパルスを高速で発生させる単純なインバータであるが、信号スイングと出力駆動が小さすぎる。

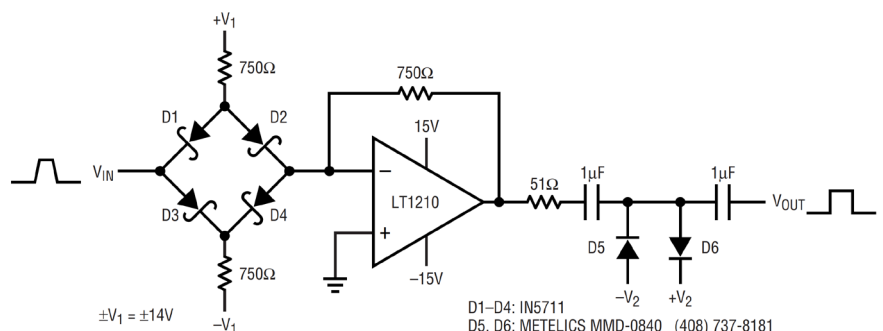


図13. 改良型パルス・シャープナー回路。

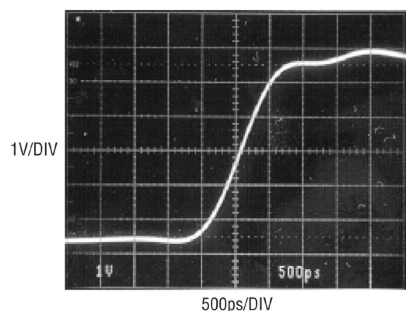


図 14. パルス・シャープナー回路の出力。

図 13 に、複雑にはなりませんが、非常に柔軟で高速なソリューションを示します。ダイオード・ブリッジ D1-D4 は、 $\pm 15V$ の電源電圧で動作する電流帰還型アンプ LT1210 をスイッチングします。この方法では、入力エッジは $\pm 1V$ 以上スイングする必要がなく、LT1210 の反転ノードに入る電流は非常に速く切り替わります。アンプの出力で既に高速の波形は、D5-D6 ステップ・リカバリー・ダイオード (SRD) に AC カップリングされます。

SRD は 2 端子 p-i-n 接合であり、その直流特性は通常の p-n 接合ダイオードと類似していますが、スイッチング特性は全く異なります。SRD の最も顕著な特徴は、その接合インピーダンスが内部電荷蓄積量に急激に依存することです。順方向バイアスされた SRD が突然、逆電流バイアスされると、最初に非常に低いインピーダンスとして現れてから、蓄積された電荷が空になります。その後、インピーダンスは突然、逆方向の通常の高い値まで上昇するため、逆方向電流の流れが停

止します。このインピーダンス遷移は一般に、数百ピコ秒しかかかりません。図 13 の回路は、この SRD 特性をパルス・シャープナーとして利用するもので、出力に 1 ナノ秒以下のエッジを生成します。出力波形の電圧レベルの設定は、 $\pm V_2$ の調整で行います。図 14 に、この回路で生成した 5V、0.8ns の出力波形を示します。

最後に、これらの測定において重要な考慮事項は、使用されるオシロスコープの帯域幅です。図 14 の写真撮影には、Tektronix 社の 6GHz デジタイジング・オシロスコープ TDS820 を使用しました。低速オシロスコープが高速エッジの測定に及ぼす影響の詳細については、Linear Technology のアプリケーション・ノート 47 を参照してください。

LT1818 の回路設計

図 15 に、LT1818/LT1819 の簡略化した回路図を示します。どちらの入力も高インピーダンスであり、アンプは電圧帰還型に分類されます。相補的な NPN と PNP のエミッタ・フォロワ Q1-Q8 は、内部抵抗 R1 に差動入力信号を出力します。入力コモンモード電圧範囲は通常、どちらの電源からも 0.8V の値まで広がりますが、Q10/Q14 の V_{BE} と Q5/Q6 の V_{SAT} により制限されます。

NPN と PNP のカレント・ミラー Q10-Q11 と Q14-Q15 は、R1 を介して生成された電流を高インピーダンス・ノードに複製します。カスコード・デバイス Q9 と Q13 により、ミラーの出力インピーダ

ンスが上昇し、オープン・ループ・ゲインが向上します。

抵抗 R1、Q5-Q8 のトランスコンダクタンス、補償コンデンサ C1 により、アンプのゲイン帯域幅積 400MHz が設定されます。高インピーダンス・ノードと出力の間の R_C 、 C_C ネットワークは、出力が容量性負荷を駆動するときに補助的な補償を提供します。これにより、LT1818/LT1819 のユニティ・ゲインの安定性が最大 20pF の C_{LOAD} で維持されます。アンプは、より高いノイズ・ゲインで構成される場合、または、負荷と直列に 10~50 Ω の絶縁抵抗を用いる場合に、より大きな容量性負荷を駆動することができません。カレント・ミラー上の R_2 、 C_2 ネットワークは、ユニティ・ゲイン周波数より低い周波数で極とゼロを提供します。これにより、オープン・ループ・ゲインが 0dB と交差する周波数が低下するため、より低い周波数で高いオープン・ループ・ゲインを維持しながら、アンプの位相マージンが向上します。

R1 に生じた電流の値をコンデンサ C1 の容量で割ると、スルー・レートが求められます。この電流、およびスルー・レートは、入力ステップの大きさに比例することに留意してください。入力ステップは、出力ステップをクローズド・ループ・ゲインで割った値に等しくなります。したがって、最も高いスルー・レートは、ゲインが最も低い構成で得られます。データシートに記載されている 2500V/ μs のスルー・レートは、非反転ユニティ・

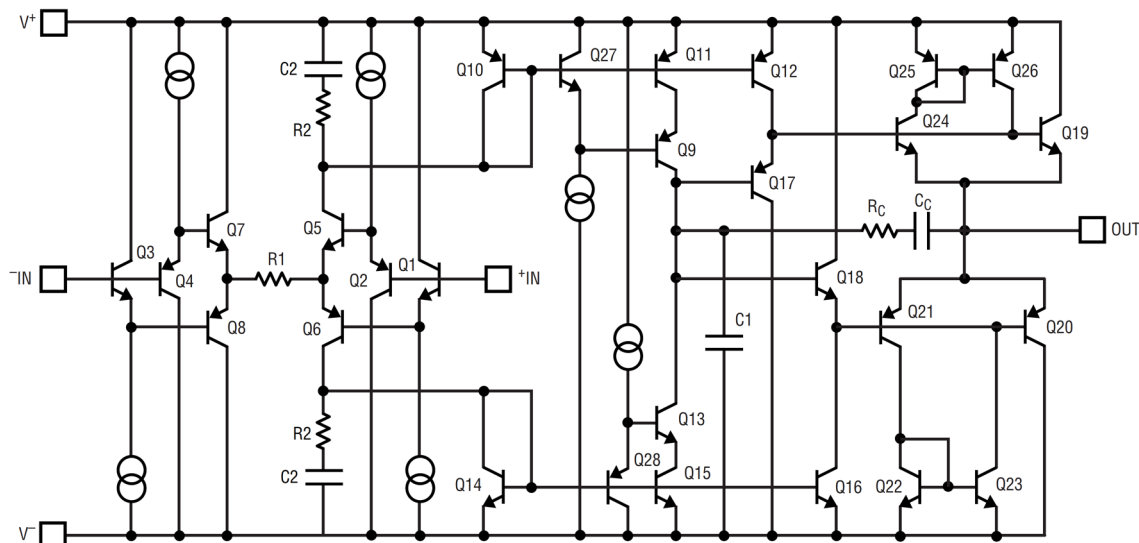


図 15. アンプ LT1818/LT1819 の簡略化した回路図。

ゲイン構成で測定されたものです。製品テストによる $1800\text{V}/\mu\text{s}$ のスルー・レートは、(反転) ゲインが -1 で測定されたものです。これは、非反転ゲインが 2 の状態と同等です。

入力抵抗に生じた内部電流は、自己消費電流 (最大 80mA) よりはるかに高くなる場合があります。通常のトランジェント・クローズド・ループ動作では、数ナノ秒後にフィードバックにより差動入力信号がゼロに戻るため、これが問題になることはありません。しかし、差動入力電圧が持続する (オープン・ループである) 場合、電力消費が過剰になる可能性があるため、このアンプはコンパレータとしては使用できません。

出力段は、電流ゲインの提供により、高インピーダンス・ノードを負荷からバッファリングします。エミッタ・フォロウ Q17-Q20 は、 $\text{Beta}_{\text{NPN}} \times \text{Beta}_{\text{PNP}}$ に等しい電流ゲインを生じますが、実効電流ゲインは、Q24-Q26 と Q21-Q23 に

より与えられる動的ベース電流補償により大幅に向上します。Q24 は、Q19 を流れる出力電流の一部を測定し、ミラー Q25-Q26 は、適切な電流を Q19 のベースに戻します。この信号依存のブーストにより、所定の出力電流に必要な差動入力信号の量が減少して、アンプの線形性が向上します。さらなる利点は、出力デバイスを小さくできることで、より少ない静止電流で所定のアンプ速度が得られます。

まとめ

オペアンプ LT1818 および LT1819 は、超高速スルー・レートと高帯域幅により、高周波数の大信号を低歪みで処理することができます。両アンプは、その低ノイズ性能と適度な電源電流を組み合わせることで、高速通信やデータ・アキュイジション・システムにおけるレシーバー、フィルタ、あるいはケーブルおよび ADC のドライバでの使用に適しています。

著者について

Kris Lokere

Kris Lokere は、シグナル・チェーン製品の戦略的アプリケーション・マネージャで、リニア・テクノロジーの買収に伴いアナログ・デバイセズに入社しました。複数の製品ラインの技術を組み合わせるシステムを設計することに取り組んでいます。過去 20 年間に、オペアンプの設計、エンジニアリング・チームの構築、製品ライン戦略の管理に従事してきました。複数の特許を保有し、また、ルーヴェン・カトリック大学で M.S.E.E.、バブソン大学で M.B.A の学位を取得しています。

Glen Brisebois

Glen Brisebois は、アナログ・デバイセズのシグナル・コンディショニング・グループ (シリコン・バレー) に所属するアプリケーション・エンジニアです。カナダのアルバータ大学で物理学と電気工学の学士号を取得しています。同大学を卒業後、トラピスト修道院とカルトゥジオ修道院で数年間、修道生活を送ろうとしました。しかし、その間も「回路」のことが頭から離れませんでした。現在は結婚し、子どもたちと一緒に幸せに暮らしています。業務の大半は回路に関連する事柄で、ADCにかかわることもあります。EDN 誌向けに執筆した「[Signal Conditioning for High Impedance Sensors](#) (高インピーダンスのセンサー向けのシグナル・コンディショニング)」は、2006 年の最優秀記事賞を受賞しました。