

瞬断時に出力を保持する、スーパーキャパシタによるバックアップ電源を実現するμModuleソリューション

Andy Radosevich

LTM8001は、5Aスイッチング・レギュレータと5つの1.1A低ノイズLDOを備えたμModuleレギュレータです。スイッチング・レギュレータは定電流出力用に設定できますが、これは電源バックアップ用のスーパーキャパシタを充電するのに適しています。LTM8001は6V~36Vの入力電圧範囲で動作します。スイッチング・レギュレータは、200kHz~1MHzの範囲のスイッチング周波数で定電圧レギュレーションおよび定電流レギュレーションが可能です。スイッチング・レギュレータの出力は1.2V~24Vの範囲で設定可能であり、LDOの出力は0V~24Vの範囲で設定可能です。

スイッチング・レギュレータは出力電流を5.6A（標準）で安定化するように設定されており、最大出力電流である5Aより高い電流制限値を実現しています。安定化電流レベルは簡単に下げることができます。3つのLDOの入力はスイッチング・レギュレータの出力に配線されていますが、残る2つのLDOの入力は配線されていないので、スイッチング・レギュレータまたはそれ以外の出力に接続することができます。LDOのバイアス入力は配線されていませんが、2つの入力に分かれています。1つはスイッチング・レギュレータに接続されている3つのLDO用であり、もう1つは残る2つのLDO用です。LDOの出力は独立して動作させることも、並列にして大きい出力電流を取ることでもできます。

2出力レギュレータと入力瞬断用スーパーキャパシタの組み合わせ

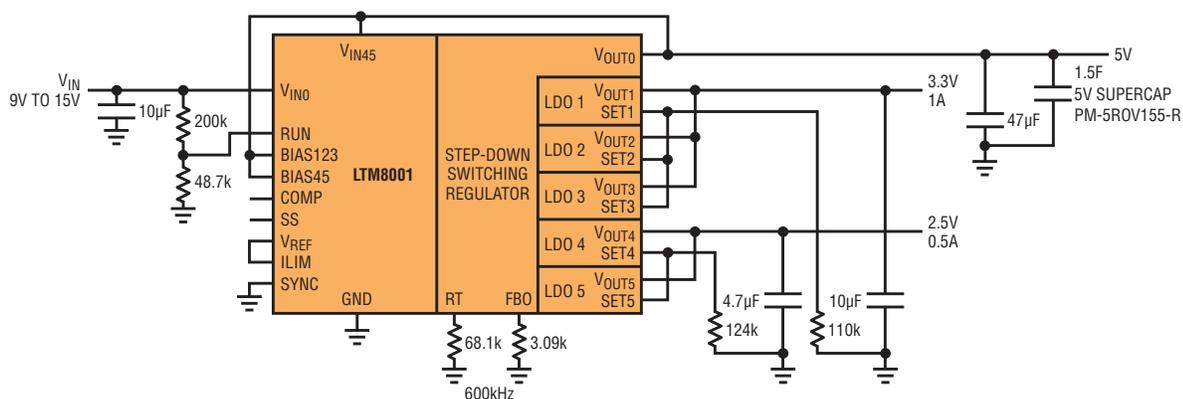
図1に示すのは、LTM8001のデュアル出力アプリケーション（3.3V/1Aおよび2.5V/0.5A）です。この構成では、スーパーキャパシタも充電され、入力電源に障害が発生した場合はスーパーキャパシタを利用して出力を維持します。

スイッチング周波数は600kHzで、スーパーキャパシタが満充電状態の場合、スイッチング・レギュレータの出力電圧は5Vです。入力電圧範囲は9V~15Vで、LTM8001は標準5.6Aでスーパーキャパシタを充電します。RUNピンに接続されている分圧抵抗により、デバイスは9V以上でオンになるよう設定されており、入力電源が遮断されてスーパーキャパシタによる逆給

電を受けている状態では、スイッチング・レギュレータの動作が止まるように設計されています。

LDOの V_{BIAS} と出力間のドロップアウト電圧と出力電流の関係を表したグラフを図2に示します。図2によると、正常なレギュレーションのためには、電圧が高い方のLDO出力（3.3V/1A）のバイアスは3.3Vより1.5V高く、つまり4.8Vにする必要があります。これは、スーパーキャパシタの電圧が4.9Vから4.8Vに100mV低下するまでの間、LDO出力がレギュレーション状態を維持するということを意味しています。PM-5R0V155-Rスーパーキャパシタの0.07ΩというESRにより、スーパーキャパシタがLDOに1.5Aを供給している間、スーパーキャパシタから得られる電圧は5Vから4.9Vに低下します。

図1. 3.3V/1Aおよび2.5V/0.5Aの安定化出力を発生しながらバックアップ電源用のスーパーキャパシタを充電するLTM8001



LTspice IV
circuits.linear.com/629

3つのLDOの入力はスイッチング・レギュレータの出力に配線されていますが、残る2つのLDOの入力は配線されていないので、スイッチング・レギュレータまたはそれ以外の出力に接続することができます。LDOの出力は独立して動作させることも、並列にして大きい出力電流を取ることもできます。

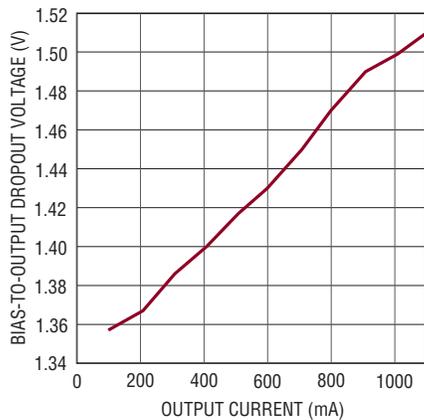


図2. LDOのV_{BIAS}-出力間ドロップアウト電圧と出力電流

スーパーキャパシタの容量が1.5FでLDOの全出力電流が1.5Aの場合、3.3V LDO出力の保持時間は次のようになります。

$$\begin{aligned} 3.3V \text{ HOLDUP TIME} &= \frac{C}{I} \Delta V \\ &= \frac{1.5}{1.5} 0.1 \\ &= 100\text{ms} \end{aligned}$$

LDOのバイアスとLDOの入力電源はスーパーキャパシタからの5Vに接続されています。5V

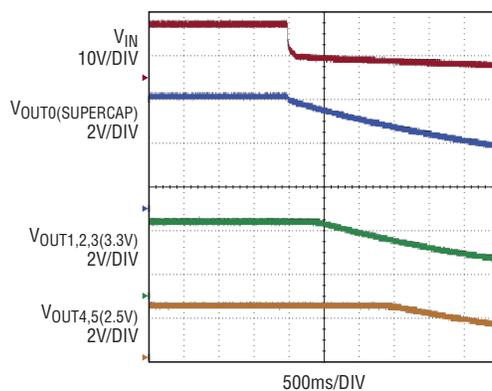


図3. 100msよりはるかに長く3.3V出力を保持するスーパーキャパシタ電源バックアップ・システム

は電力損失に関しては最適という訳ではありませんが、入力電源に障害が発生した場合の保持時間を長くするためには役立っています。3.3V LDOのバイアス・ドロップアウト要求条件を満たしながら、かつ高すぎない入力電圧を用いてLDOを動作させることによって、電力損失を最小限に抑えることができます。ただし、スーパーキャパシタの電圧は入力電源のドロップアウト条件ではなく、バイアス・ドロップアウト条件と保持時間の条件を満たす必要があります。

これによる電力損失の増加に対応するため、LTM8001ではLDOを並列に接続して熱を分散させ、動作温度を低くしています。

スーパーキャパシタがLDOにバイアスを供給する方が従来型のコンデンサを使用した場合と比較して保持時間は長くなります。これにより、入力電圧で大型のコンデンサを直接充電することに伴う種々の問題を回避することができます。図3は、スーパーキャパシタが5Vに充電されており、LDO出力が3.3V/1Aおよび2.5V/0.5Aのとき、3.3V出力の保持時間が100msを超えていることを示しています。

まとめ

LTM8001を使用すると、スーパーキャパシタ・バックアップ電源機能を備えた複数出力の電圧レギュレータ回路を簡単に設計することができます。入力電源に大容量のコンデンサを直接接続するという問題の多い方法を使うことなく、十分に長い保持時間を実現することが可能です。

データシート、デモ基板、その他のアプリケーション情報については、www.linear-tech.co.jp/LTM8001をご覧ください。■

(LT3504、27ページからの続き)

圧のスルーレートを制御することにより、これらの突入電流を小さくします。V_{IN}はQ1のゲート電圧に従って変化するので、図6に示すように、V_{SUPPLY}に発生する急激な入力電圧トランジェントと比較して、V_{IN}の電圧は外付けのゲート回路網によってゆるやかに増加するように制御できます。

まとめ

直列に接続されたMOSFETの高電圧分離機能により、危険なスパイクがLT3504まで届くことを防ぐことができます。LT3504に内蔵されて

いる昇圧レギュレータは、通常動作時にデュティ・サイクル100%のスイッチ動作が可能であり、優れたMOSFETゲート・ドライバとして機能します。LT3504は、MOSFETやゲート・クランプ回路と組み合わせることにより、トランジェント耐性が高い小型の多出力ソリューションを実現します。

データシート、デモ基板、その他のアプリケーション情報については、www.linear-tech.co.jp/LT3504をご覧ください。■

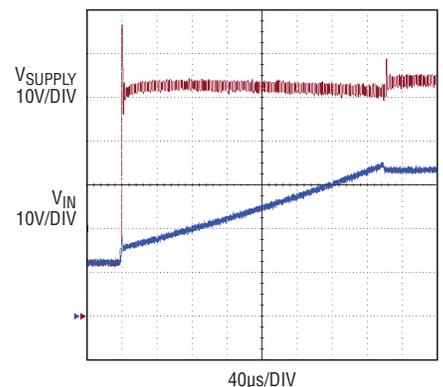


図6. MOSFETとゲート回路網を直列に接続することにより、V_{SUPPLY}の急激なdV/dtをV_{IN}から遮断