絶縁型高周波プッシュプル DC/DC コンバータの設計方法

Dawson Huang 著

デューティ・サイクルが 50%に固定されたシンプルなプッシュプル DC/DC コンバータは、主に低ノイズのトラン ス・ドライバとして通信システム、医療機器、分散型電源に使われています。このシンプルな方式では電圧レ ギュレーションを行わないため、レギュレーションには低ドロップアウト (LDO) のポスト・レギュレータが必 要となりますが、この組み合わせは深刻な問題を引き起こすおそれがあります。第一に、50%固定のデューテ ィ・サイクルでドライバの入力電圧が大きく変動すると LDO 前後の電圧差が増大し、LDO に著しい電力損失と温 度上昇が生じる可能性があります。第二に、低スイッチング周波数では比較的大きなトランスが必要となり、 場合によってはコンバータ・スペースの30%~50%を占めてしまうことがあります。

LT3999 モノリシック DC/DC プッシュプ ル・ドライバは、2つの重要な特徴であ るデューティ・サイクル制御と高周波数 動作によって、これらの問題を回避しま す。

● デューティ・サイクル制御は、標準 的な固定デューティ・サイクルのト ランス・ドライバでは望めない幅広 い V_{IN} の変動を補償して、入力範囲 が広い場合でもLDOの損失を大幅に 減らします。

●最大 1MHz の高スイッチング周波数 は、より小さいトランスの使用を可 能にして出力リップルを減らしま す。

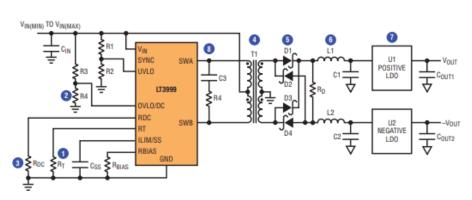
LT3999 は、これら2つの特徴と、36Vの 高入力電圧および 1A の入力電流を組み 合わせることで、高出力で柔軟な低ノイ ズのプッシュプル・コンバータ IC を実 現しています。

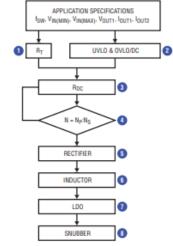
本稿では、2つの段階的設計手順を示し ます。1 つは広い入力範囲を持つプッシ ュプル DC/DC コンバータの設計手順で、 もう1つは固定入力電圧のコンパクトな 高周波トランス・ドライバの設計手順で す。

広い入力範囲に対応したプッシュ プル DC/DC コンバータの設計

図 1b のフローチャートは、8 つの簡単な ステップでプッシュプル・コンバータを 設計する方法を示しています。図 1a に 示す LT3999 プッシュプル・コンバータ (10V~15V 入力、±12V 出力、200mA、 1MHz) は、このステップに従って作成さ れています。

図 1.(a) 広い入力範囲を持つデューティ・サイクル制御可能な LT3999 プッシュ プル DC/DC コンバータ (b) 簡単な 8 ステップのプッシュプル・コンバータ設計





モノリシック DC/DC トランス・ドライバ LT3999 は、デューティ・サイクル制御、高周波数、高出力が特長です。このデバイスは広い入力電圧範囲に対応しており、LDO の損失を低く抑えることができるほか、高周波動作なので小型の受動部品を使用することができます。入力電圧は最大 36V、入力電流は最大 1A です。

図 2.(a) 2抵抗法または(b) 3抵抗法を使用した抵抗分圧器による高精度 UVLO および OVLO/DC の設定

ステップ 1:スイッチング周波数 (R_T) の設定

最初に、 R_T (LT3999 のデータシートの表 1 から選択した値)を使ってスイッチング周波数を設定します。

 R_T = 12k のとき f_{SW} = 1MHz に設定されます。

ステップ 2:入力電圧範囲(UVLO、 OVLO/DC) の設定

UVLO(低電圧ロックアウト)および OVLO/DC(過電圧ロックアウト/デューティ・サイクル)ピンを使って、入力電圧範囲を設定します。2 抵抗法と3 抵抗法のどちらも使用できます。図 2a に示す2 抵抗法の場合は、UVLO には式1 を、 OVLO/DC には式2 を使って R_B を計算します。損失を低く抑えるために、 R_A = $1M\Omega$ と仮定できます。

For UVLO:
$$R_{B(UVLO)} = \frac{R_A}{\left(\frac{V_{IN(MIN)}}{1.25} - 1\right)}$$
 (1)

For OVLO:
$$R_{B(OVLO)} = \frac{R_A}{\left(\frac{V_{IN(MAX)}}{1.25} - 1\right)}$$
 (2)

図 2b に示す 3 抵抗法の場合は、UVLO に は式 3 を、OVLO/DC には式 4 を使って、 R_{A1} と R_{B} を計算します。 R_{A2} には約 $1M\Omega$ の値を選択できます。

$$R_{A1} = R_{A2} \frac{\left(1 - \frac{V_{IN(MIN)}}{V_{IN(MAX)}}\right)}{\left(\frac{V_{IN(MIN)}}{1.25} - 1\right)}$$
(3)

$$R_{B} = R_{A2} \frac{\left(\frac{V_{IN(MIN)}}{V_{IN(MAX)}}\right)}{\left(\frac{V_{IN(MIN)}}{1.25} - 1\right)}$$
(4)

図 1a に使用されている 2 抵抗法の場合は、次のようになります。

 $V_{IN(MIN)} = 10V$, $R_A = 1M$, $R_B = 143k$.

 $V_{IN(MAX)} = 15.5V$, $R_A = 1M$, $R_B = 86.6k$.

ステップ 3: 最大デューティ・サイクル(R_{DC(MAX)})の設定

最大デューティ・サイクル(DC_{MAX})は、式 5 に示すように、スイッチング周期(T_S = 1/fSW)と、2 つのパワー・スイッチ間の非オーバーラップ時間($T_{D(MIN)}$)によって決まります。2 抵抗法では、 R_{DC} は式 6 で計算します。3 抵抗法の場合は、式 6 の R_A を R_{A1} + R_{A2} に置き換えます。

$$DC_{MAX} = \frac{T_S - 2T_{D(MIN)}}{2T_O}$$
 (5)

 R_{D0}

$$= \frac{V_{\text{IN(MIN)}} \bullet \frac{R_B}{R_A + R_B} \bullet R_T \bullet DC_{\text{MAX}} \bullet 4}{1.25}$$
 (6)

図 1(a)の例では、 $T_{S=1}_{\mu s}$ 、 $T_{D(MIN)}=70 ns$ (データシートの代表値)、 $V_{IN(MIN)}=10 V$ 、 $R_{A}=1 M$ 、 $R_{B}=143 k$ です。式 5 と式 6 を計算すると、 $DC_{MAX}=0.43$ 、 $R_{DC}=13.3 k$ となります。

ステップ 4:トランス (T1) の選択 トランスの巻数比は、式7で表されます。

$$N = \frac{N_{s}}{N_{p}}$$

$$= \frac{|V_{OUT1}| + |V_{OUT2}| + V_{LDO1} + V_{LDO2} + 2V_{F}}{2(V_{IN(MIN)} - V_{SW}) \cdot 2DC_{max}}$$
(7)

 V_{SW} は内部スイッチのスイッチ飽和電圧、 V_F は整流ダイオードの順方向電圧です。 V_{LD01} と V_{LD02} は、正電圧 LDO と負電圧 LDO のドロップアウト電圧です。およその目安となる値は、 $V_{SW}=0.4V$ 、 $V_F=0.7V$ 、 $V_{LD01}=V_{LD02}=0.8V$ です。計算した巻数比とまったく同じ巻数比の市販トランスが見つからない場合は、近い値のものを選び、その値に応じて式 7 から DC_{MAX} を計算します。次に、新しい DC_{MAX} に基づいて、式 6 から R_{DC} を計算します。

図 1(a)の例では、 $V_{OUT1} = -V_{OUT2} = 12V$ 、 $V_{IN(MIN)} = 10V$ なので、 $D_{CMAX} = 0.43$ に対して Wurth 750314781(N = 2)を選択します。

ステップ 5: 整流器 (D1、D2、D3、 D4) の設計

整流器ブリッジにかかるピーク電圧は、トランスの2次側電圧(V_{SEC})とリンギング電圧スパイクから成ります。V_{SEC} は式8を使って計算します。しかし、リンギング電圧スパイクはループ抵抗、トランスの漏れインダクタンス、および整流器の接合容量に依存するので、その値を予測するのは困難です。原則として、整流器の電圧定格(V_{REC})は、トランスの巻数比に最大入力電圧を乗じた値の1.5倍以上にする必要があります。ここでは、整流器ブリッジを介して2つの2次巻線が接続されているので2倍にする必要があ

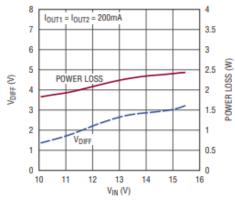


図 3. LDO (U2) の入出力電圧差 V_{IN} - V_{OUT} および電力 損失と入力電圧の関係

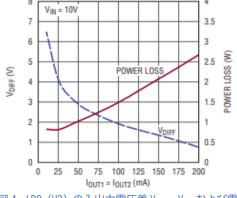


図 4. LDO (U2) の入出力電圧差 V_{IN} - V_{OUT} および電 力損失と負荷の関係

り、次のような整流器電圧定格の式が得 られます。

$$V_{REC} \ge 1.5 \cdot 2N \cdot V_{IN(MAX)}$$
 (8)

整流器の電流定格(IREC)は、負荷電流よ り大きくする必要があります。

 $V_{IN(MAX)}$ = 15.5V, N = 2, $V_{REC} \ge 93V$, $I_{REC} \ge$ 200mA の場合は、Central CMSH1-200HE (200V、1A) がこれらの条件を満たしま す。

ステップ 6: インダクタ (L1、L2) の選択

最小インダクタ値(LMIN)は、式9に示す ように内部スイッチャのピーク電流制 限値(ILIM)によって設定されます。

 L_{MIN}

$$= \frac{2N \cdot V_{\text{IN(MAX)}} \cdot (1 - 2DC_{\text{MIN}}) \cdot DC_{\text{MIN}} \frac{T_{\text{S}}}{2}}{2\left(\frac{I_{\text{LIM}}}{2N} - I_{\text{OUT1}}\right)} \tag{9}$$

インダクタンスが大きいほどレギュレ ーションは良くなり電圧リップルは低 くなりますが、それに応じて、より大き な部品が必要になります。最適なインダ クタ値は、出力ノイズとソリューショ ン・サイズの両方の要求を考慮した上で 決定します。

 $V_{IN(MAX)} = 15.5V, DC_{MIN} = 0.28, TS = 1 \mu s,$ N = 2, $I_{LIM} = 1A$, $I_{OUT1} = I_{OUT2} = 200 \text{mA}$, Lmin = 38.3μH の場合は、Coilcraft XFL3012-393MEC (39.3µH) がこれらの条 件を満たし、不必要にサイズが大きくな ることもありません。

ステップ 7: 低ドロップアウト・リ ニア電圧レギュレータ(U2、U3) の選択

LDO の最大電圧は、無負荷、最大入力電 圧で V_{SEC} = V_{IN(MAX)} ・ N のときに発生し ます。LDO の電流定格は負荷電流より大 きくする必要があります。

 $V_{IN(MAX)}$ = 15.5V、N = 2のときのLDOの 電圧定格は 31V および-31V とする必要 があり、これらの条件はそれぞれ LT3065 (45V, 500mA) ≥ LT3090 (-36V, 400mA) によって満たすことができます。

ステップ 8: スナバ (Csと Rs) の 追加

RC スナバ (図 1 の C₅ と R₅) の設計に推 奨されるアプローチは、スナバなしの状 態で、LT3999 のスイッチャがオフになる ときにその SWA ピンと SWB ピンにおける リンギングの周期を測定して、リンギン グ周期が 1.5 倍~2 倍になるまで容量を 増やしていく方法です(100pF 程度のも のから始めます)。

この周期の変化が寄生容量(CPAR)の値を 決定し、さらにこれを使って最初の周期 から寄生インダクタンス (LPAR) を決定す ることができます。同様に、データシー トに記載されているスイッチ容量とト ランスの漏れインダクタンスの値を使 い、初期値を予測することができます。 ドレイン・ノードの容量とインダクタン スの値が分かれば、スナバ容量に直列抵 抗を追加して電力を消費し、リンギング を大幅に減衰させることができます。測 定した周期(tperiod および tperiod (SNUBBED)) とスナバ容量(CS)を使って、最適な直 列抵抗を求めるための式を下に示しま す。詳細については LT3748 のデータシ ートを参照してください。

$$C_{PAR} = \frac{C_{S}}{\left(\frac{t_{PERIOD(SNUBBED)}}{t_{PERIOD}}\right)^{2} - 1}$$
(10)

$$L_{PAR} = \frac{\left(t_{PERIOD}\right)^2}{C_{PAR} \cdot 4\pi^2} \tag{11}$$

$$R_{SNUBBER} = \sqrt{\frac{L_{PAR}}{C_{PAR}}}$$
 (12)

結果

図3、4、5の測定結果は、図1に示すプ ッシュプル・コンバータのデューティ・ サイクル制御が LDO の入出力電圧差 V_{IN} - V_{OUT}を低い値に抑えて、電力損失と 温度上昇を最小限に止めていることを 示しています。図3は、LDOあたりの電 流が 200mA の場合、10V~15V の入力電圧 範囲全体にわたり、V_{DIFF} が 2.5V 未満で あることを示しています。図4は、負荷 電流範囲では電力損失が低い値に止ま ることを示しています。熱測定の結果を 図5と図6に示します。

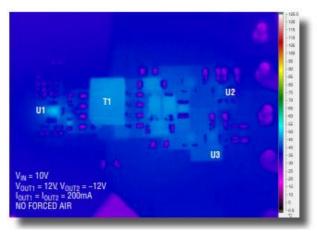


図 5. 図 1 の回路を動作させた場合の熱画像(V_{IN} = 10V)

図 6. 熱画像 (V_{IN} = 15V)

さらに、デューティ・サイクル制御を無 効にした場合と有効にした場合で、設計 回路の効率を比較した結果を図7に示し ます。入力電圧が増加すると効率は大幅 に低下します。図8は、デューティ・サ イクル制御を無効にした場合と有効に した場合の、正電圧 LDO の入出力電圧差 です。図9と10は熱測定の結果です。 デューティ・サイクル制御によって入出 力電圧差が小さくなり、効率と熱性能が 改善することがはっきりと分かります。 固定入力電圧用のコンパクトなト ランス・ドライバ

通常、レギュレーションされていない基 本的なトランス・ドライブ・コンバータ の出力電圧は、負荷電流の変化に応じて 大きく変化します。レギュレーションさ れた電圧を生成するには、出力に LDO を 置くことを強く推奨します。LT3999 を使 用した、部品数の少ないトランス・ドラ イバの回路図を図 11a に示します。図 11b は設計フローチャートです。

フローチャートに示す4つの簡単なステ ップを使って、たとえば、1MHz、5V入力、 5V/400mA 出力の、部品数の少ないトラン ス・ドライバを設計することができます。 ステップ 1:スイッチング周波数 (R_T)の設定

LT3999 のスイッチング周波数は、LT3999 データシートの表に基づいて選択した1 個の R_T抵抗によって設定できます(周波 数範囲は50kHz~1MHz)。

この設計例では、fsw = 1MHz の高周波数 に対して R_T = 12.1k です。

ステップ 2:トランスの選択

トランスの巻数比は、次式で決まります。

$$N = \frac{N_S}{N_P} = \frac{V_{OUT} + V_{LDO(OPTIONAL)} + V_F}{V_{IN} - V_{SW}}$$
 (13)

ここで、Vswは内部スイッチャのスイッチ 飽和電圧、VFは整流ダイオードの順方向 電圧です。

V_{LDO} は、レギュレーションされていない

トランス・ドライバ出力からポスト・レ ギュレーションされた低ノイズ出力へ の電圧の低下です。VLDO は最大電流時の 低下なので、最小限に抑える必要があり ます。低下が 0.8V であれば、LDO を過熱 させることなく十分にドロップアウト を防ぐことができます。およその目安と なる値は、VSW = 0.4V、VF = 0.7V、V_{LD0} = 0.8Vです。

トランスの電流定格は、ある程度の余裕 を持たせるために、出力電流より 20%~ 50%大きくする必要があります。

ピーク磁化電流(I_{M(PEAK)})と1次側に反 映される全負荷電流(N・ Igur)の合計 は、内部スイッチャのピーク電流制限値 (ILIM) 未満とする必要があります。これ に基づく最小 L_M (L_{M(MIN)}) が必要です。

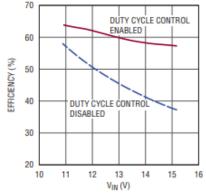
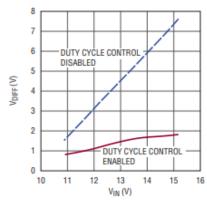


図 7. Iouti = Iout2 = 200mA でデューティ・サイク 図 8. LDO (U2) の入出力電圧差 VIN - VOUT と ル制御を無効にした場合と、有効にした場合の VINの関係(全負荷時にデューティ・サイク 設計回路の効率の比較



ル制御を無効にした場合と有効にした場 合、 $I_{OUT1} = I_{OUT2} = 200$ mA)

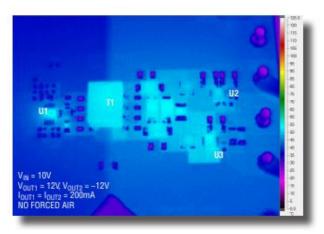


図 9. 図 1 の設計回路でデューティ・サイクル制御を有効にし た場合の熱画像、V_{IN} = 10V

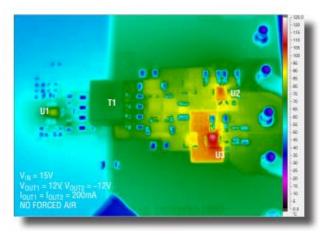


図 10. 図 1 の設計回路でデューティ・サイクル制御を無効 にした場合の熱画像、V_{IN} = 15V

$$I_{M(PEAK)} + N \bullet I_{OUT}$$

$$= \left(\frac{V_{IN} - V_{SW}}{L_{M}} \bullet \frac{T_{S}}{4}\right) + N \bullet I_{OUT}$$

$$< I_{LIM}$$
(14)

$$L_{M} > \frac{V_{IN} - V_{SW}}{I_{LIM} - N \cdot I_{OUT}} \cdot \frac{T_{S}}{4} = L_{M(MIN)}$$
 (15)

Vout = Vin = 5V の場合は、Coilcraft PA6383-AL (N = 1.5) が好適です。

ステップ 3:整流器 (D1、D2)

電圧と電流に基づいて整流ダイオード を選択します。トランスはセンター・タ ップ構造なので、ダイオードにかかる電 圧は2次側電圧の2倍以上になります。 整流器の定格は、2N · V_{IN} = 15V 以上に する必要があります(約20%大きくする)。 CMSH1-20M(20V、1A)はこれらの要求を 満たします。

ステップ 4: 低ドロップアウト・リ ニア電圧レギュレータ(U2、オプ ション)

オプションのポスト・レギュレーション LDO の最大入力電圧 (VLDO_IN(MAX)) は無負 荷時に発生し、その値は V_{IN} • N = 7.5V に等しくなります。LDO の電流定格は負 荷電流より大きくする必要があります (この設計例の場合、>400mA)。

5V、400mA の出力に適した LDO は、LT1763 です (20V、500mA)。

まとめ

モノリシック DC/DC トランス・ドライバ LT3999 は、デューティ・サイクル制御、 高周波数、高出力が特長です。このデバ イスは広い入力電圧範囲に対応してお り、LDO の損失を低く抑えることができ るほか、高周波動作なので小型の受動部 品を使用することができます。入力電圧 は最大 36V、入力電流は最大 1A です。

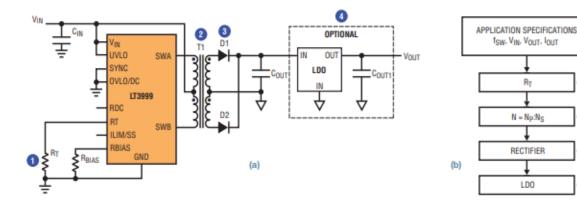


図 11. (a) 部品数の少ない固定入力電圧のトランス・ドライバ (b) トランス・ドライバの設計フローチャート