

高性能ASIC・マイクロプロセッサの電源供給

現在、高性能ASIC・マイクロプロセッサの中には、消費電力が150Wを超えるものもあります。その消費電流は、電源電圧1V~1.5Vで、100Aをゆうに超えてしまいます。このようなデバイスに対する電源供給を容易にするのが、マルチフェーズDC-DCコンバータです。

現在、DC-DCコンバータの仕様に合わせてフェーズ数を選択できるスケーラブルな電源コントローラがあります。コントローラ同士は、オンボードのPLLクロック発生器で同期します。このようにスケーラブルな電源コントローラであれば、複数のコントローラを同期させて並列使用することができます。

多相トポロジ

単相バックレギュレータで供給できる電力に超えられない限界は存在しませんが、負荷電流が20Aや30A以上では多相コンバータのほうが有利です。利点としては、入力リップル電流の減少、入力コンデンサ数の大幅削減、リップル周波数の有効倍率による出力リップル電圧の低減、電力損失を数多くのコンポーネントに分散させることによるコンポーネント温度の低減、外付部品の高さ低減などがあります。

多相コンバータとは、基本的に複数のバックレギュレータを並列にし、スイッチング周波数の位相を $360/n$ ずつずらして同期させ、使用する形式です(n は位相数)。複数コンバータを並列に接続するため、出力レギュレーションが若干複雑になりますが、この問題は、電流モード制御ICによって各コンバータの出力電圧とともにインダクタ電流を制御することにより簡単に解決することができます。

入力リップル電流

入力コンデンサを選ぶ際のポイントは、入力リップル電流の処理です。入力リップル電流は多相トポロジにすると大幅に低下します。各相の入力コンデンサに流れる入力電流パルスの振幅が小さくなります。また、位相シフトにより電流波形の有効デューティサイクルが大きくなり、リップル電流のRMSが小さくなります。この結果、表1に示すように、リップル電流の低減と入力コンデンサの削減が可能になります。

リップル電流の処理に最適で、プリント基板上の専有面積を最も小さくすることができるのが、高k誘電体を使ったセラミックコンデンサです。1812型セラミックデバイスは、コンデンサ1個当りのリップル電流定格は2A~3Aです。コストを重視する場合には、電解コンデンサが良いでしょう。

出力リップル電圧の低減

コア電圧には、通常、2%以下の精度が求められます。つまり、電源電圧が1.2Vのとき、出力電圧ウィンドウが $\pm 25\text{mV}$ でなければならないということです。この出力電圧ウィンドウをより効率的に利用する手法として、アクティブ電圧ポジショニングという方法があります。負荷が軽いときには出力電圧ウィンドウの上半分で出力電圧の調整を行い、負荷が重くなると出力電圧ウィンドウの下半分で調整を行う手法です。 $\pm 25\text{mV}$ というウィンドウにおいて、軽負荷時(重負荷時)にウィンドウのハイエンド(ローエンド)で電圧調整を行うということは、負荷のステップ増加(減少)に対し出力電圧ウィンドウ全体が利用できることを意味します。

負荷電流ステップが大きいと、遷移を最小限に抑えるためにコンデンサのESRが非常に低くなければならないとともに、負荷のステップ減少時にメインインダクタに蓄えられたエネルギーを吸収できるだけの容量をコンデンサが持たなければなりません。最近では、有機高分子化学により進化した低ESRタンタルコンデンサがあります。高分子コンデンサとよばれるもので、大容量と低ESRが両立しています。セラミックコンデンサは高周波数特性が優れていますが、デバイスあたりの静電容量が高分子タンタルコンデンサの半分から1/4しかありません。そのため、出力コンデンサとしてセラミックコンデンサが最適となることは、通常ありません。

ローサイドMOSFET

12Vから1.2Vへのコンバータでは、ローサイドMOSFETのオン時間が90%になります。この場合、スイッチング損失の大半は導通損失です。そのため、多くの場合、2個から3個のMOSFETを並列接続します。複数のMOSFETを並列動作させると、 $R_{DS(ON)}$ が低下し、導通損失が減ります。MOSFETがオフになっても、インダクタ電流はMOSFETのボディダイオードを流れ続けます。この状況ではMOSFETのドレイン電圧がほとんどゼロになり、スイッチング損失が大幅に低減されます。表1に、各種の多相構成における損失をまとめました。ローサイドMOSFETの総損失は位相数が減るほど小さくなり、MOSFETの温度上昇が減ることにご注意ください。

ハイサイドMOSFET

デューティサイクルが10%のとき、ハイサイドMOSFETのスイッチング損失の大半は導通損失です。ハイサイドMOSFETはオン時間が短いため、導通損失はそれほど大きくなりません。つまり、オン抵抗を下げることもよりスイッチング損失を下げるほうが重要になります。スイッチングする時間(t_{ON} と t_{OFF} の間)の間、MOSFETは電圧に耐え、電流を流さなければなりません。この電圧と電流の積がMOSFETのピーク消費電力です。つまり、スイッチングする期間が短くなると、消費電力が下がります。ハイサイドMOSFETには、ゲート容量とゲート-ドレイン間静電容量が小さいものを選びます。これらの特性のほうが低オン抵抗よりも重要です。表1に示すように、位相数が増えるほど、MOSFETにおける総損失は低下します。

インダクタの選択

インダクタの大きさによって、ピークトゥピークのリップル電流が決定されます。許容リップル電流は、通常、最大DC出力電流に対するパーセントとして定めます。通常のアプリケーションでは、最大DC出力電流の20% ~ 40%が選択されます。

コア電圧が低い場合、インダクタ電流の増加時に比べて、インダクタ電流の低下時の変化速度が小さくなります。負荷減少時に出力コンデンサが過充電され、過電圧状態

が起きます。小さな値のインダクタを使用すると(40%近い高リップル電流を許容)、出力コンデンサに蓄えられるエネルギーが減り、電圧サージを最小限に抑えることができます。

熱設計

表1から、位相数に応じて必要な放熱条件を見積もることができます。100LFMから200LFMという能力を持つ強制対流冷却システムにおいて、単相設計ではかなり大きなヒートシンクを用いないと0.6°C/Wという熱抵抗が得られません。4相設計にすると、2°C/Wまで熱抵抗が大きくなることができます。この程度の熱抵抗であれば、ヒートシンクなし、100LFM ~ 200LFMの空気流のみで簡単に実現することができます。

設計例

図1に、MAX5038を4相のDC-DCコンバータとして構成した例を示します。マスタ側のリモート電圧検出力(VSPピンとVSNピン)から、マスタのEAN入力とスレーブのEAN入力の両方に信号(DIFF)が供給され、並列動作します。また、MAX5038マスタからMAX5038スレーブコントローラへ、クロック(CLKOUT)が供給されます。スレーブ側はPHASEピンをフローティングにして、CLKIN信号に対し90°位相シフトでロックします。アクティブ電圧ポジショニング機能は、電圧エラーアンプの利得を調整して実現します。

表1. 同期バックレギュレータの設計に用いる主なパラメータと位相数との関係。12Vから1.2V、100Aのバックレギュレータを例として示します。

	Number of Phases			
	1	2	4	8
Current per phase	100A	50A	25A	12.5A
Input capacitor, 3A rated				
Ripple current	31.6A	22A	15.8A	11.2A
Number required	11	8	6	4
H/S MOSFET				
RMS ripple current	31.6A	15.8A	7.9A	3.9A
Package size	DPAK	DPAK	SO-8	SO-8
Number required	2	2 (1/ph)	8 (2/ph)	8 (1/ph)
Power dissipation (each)	22W	1.8W	0.32W	0.22W
Total power dissipation	4.4W	3.6W	2.5W	1.76W
L/S MOSFET				
RMS ripple current	94.8A	47.4A	23.7A	11.9A
Package size	DPAK	DPAK	SO-8	SO-8
Number required	3	2 (1/ph)	8 (2/ph)	8 (1/ph)
Power dissipation (each)	6W	12W	1.4W	1W
Total power dissipation	18W	24W	11.2W	8W
C_{OUT} 470μF, 10mΩ				
Number required	7	7	7	7
V _{SS} ripple	22mV	11mV	5mV	1mV
Heatsink capacity	0.6°C/W	1°C/W	2°C/W	4°C/W
Estimated efficiency	69	77	85	89

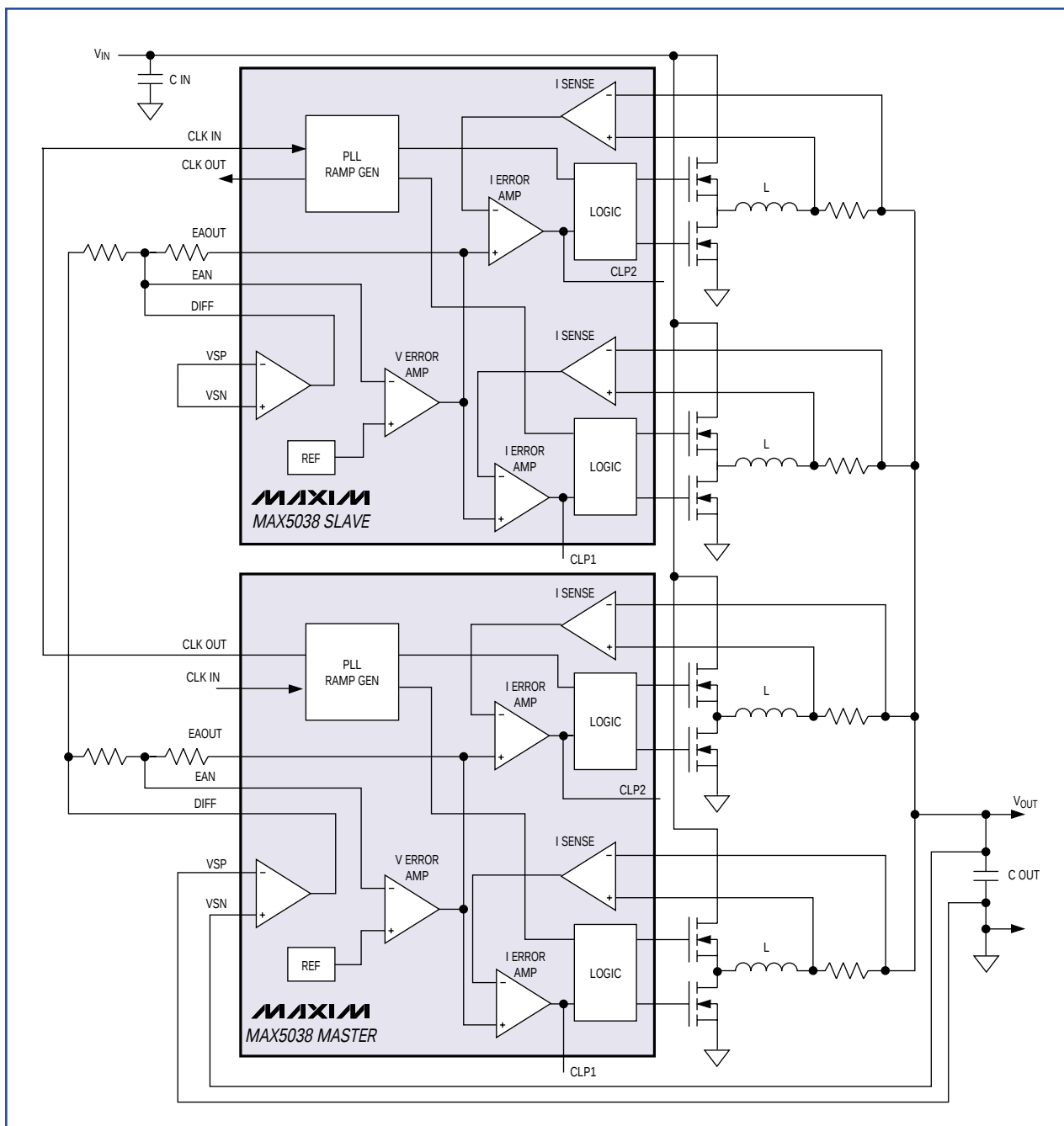


図1. 2つのMAX5038を用いた4相電源の例です。マスタ側でリモート電圧検出とクロック生成を行い、スレーブ側はこれを用いて出力電流の増幅と動作周波数の同期を行います。

高精度の利得設定抵抗を使用して、正確な負荷のシェアリングをすることができます。電圧エラーアンプの出力(EAOUT)によって、各位相の負荷電流を決定します。各電流ループの補償をCLP1ピンとCLP2ピンで行い(図では省略)、各種のライン条件と負荷条件に対し、高安定出力を実現します。

まとめ

同期多相のDC-DCコンバータによって、電圧1V~1.5Vで100A以上の電流を要求するASICやプロセッサに対し、有効に電力を供給することができます。このような構成にすると、コンデンサのリプル電流やMOSFETの消費電力、過渡応答、許容出力リップル電圧といった基本的な問題を解決することができます。