

# ミックスドモード・シグナル・ チェーンのノイズ解析に Pythonを使用する簡単な方法

Mark Thoren、システム設計/アーキテクチャ・エンジニア Cristina Şuteu、SWシステム設計エンジニア

#### 概要

物理的世界の微妙な測定を伴うあらゆるアプリケーションは、 正確で精度の高い低ノイズのシグナル・チェーンから始まりま す。近年の高集積データ・アクイジション・デバイスは、セン サー出力に直接接続できるものが多く、アナログ・シグナル・ コンディショニング、デジタル化、デジタル・フィルタリング を1つのシリコン・デバイス上で行って、システムの電子回路 を大幅に単純化します。しかし、これらの最新デバイスでも、 そこから最大限の性能を引き出したりデバッグを行ったりする には、やはりシグナル・チェーンのノイズ源とノイズ制限フィ ルタを完全に理解する必要があります。

#### はじめに

このチュートリアルは、コンバータ接続チュートリアル<sup>12</sup>の延長 です。ここでは、個々のシグナル・チェーン要素のノイズに焦点 を当て、Python/SciPy<sup>3</sup>とLTspice<sup>®</sup>を使ってそれらをモデル化 します。更に、Pythonを使い、libm2kおよびLinux<sup>®</sup>産業用入出 力(IIO)フレームワークを介してADALM2000多機能USBテス ト装置を駆動することにより、結果を検証します。すべてのソー ス・コードと補足的な検討については、関連記事「アクティブ・ ラーニング・ラボ演習」を参照してください。

ミックスドモード・シグナル・チェーンはあらゆる場所で使われ ています。簡単に言うと、現実の世界の信号を電気的表現に変換 して、更にそれをデジタル化するシステムは、すべてミックスド モード・シグナル・チェーンに分類できます。信号は、このチェー ンに沿ったあらゆるポイントにおいて様々な形で劣化しますが、 通常この劣化は、何らかの形の歪みや追加ノイズによって特性評 価することができます。デジタル領域に入ってしまうと、デジタ ル化されたデータの処理も決して完全なものではないとはいえ、 少なくとも、実用的なあらゆる目的に関する限り、アナログ信号 に有害な数多くの要素(部品公差、温度ドリフト、隣接信号から



産業界が物理的な限界の拡大を続けるにあたって、確実なことが 1つあります。計測器用のアナログおよびミックスド・シグナル 部品には、常に改善の余地があるということです。スピード、ノ イズ、消費電力、精度、あるいは価格の面で最先端技術を進歩さ せるようなA/Dコンバータ(ADC)やD/Aコンバータ(DAC) が市場に出現した場合、メーカーはそれを喜んで既存の問題に採 用し、その後に更なる改善を求めるでしょう。しかし、アプリケー ションに合った最良のアクイジション・システムを実現するには、 コンポーネントの制限を知り、それに従ってコンポーネントを選 ぶことが基本です。

# 一般的なミックスドモード・シグナル・チェーン

精密計測器アプリケーションの代表的な基本シグナル・チェーンを図1に示します。入力はアナログで、出力はデジタルです。 ADCで使用できるバックグラウンド・リファレンスは多数あり<sup>4</sup>、 ほとんどの読者が、ADCはある時点で入力信号をサンプリング して(あるいはある観測時間内における信号の平均を測定して)、 信号の数値表現を作成すると理解しているでしょう。ほとんどの 場合、この数値表現はゼロから2<sup>(N-1)</sup>までの間の二進数として表 現されます。ここで、Nは出力ワードのビット数です。

#### ADCのノイズ源

図1には複数のノイズ源がありますが、見過ごされたり過大に強調されたりしがちなのが、ADCのデジタル出力のビット数です。 歴史的に見て、ADCのビット数は最終的な性能指数であると考えられており、16ビット・コンバータは14ビット・コンバータ より4倍優れていると見なされていました<sup>5</sup>。しかし、現代の高分解能コンバータの場合は、ビット数を無視しても問題ありません。シグナル・チェーン設計の一般原則は次のようなものです。



VISIT ANALOG.COM/JP



図1. ミックスドモード・シグナル・チェーンでは、温度、光の強度、pH、力、またはトルクといったいくつかの物理現象が、電気的パラメータに変換されます (抵抗または電流への変換、または電圧への直接変換)。この信号はその後増幅されてローパス・フィルタで処理され、更にADCによってデジタル化されます。 デジタル化処理には、ADC内部でのデジタル・フィルタリングが含まれる場合があります。



図2. PGAゲインが1の場合(左)はAD7124の出力ノイズは13個のコードで表され、標準偏差は約2.5コードです。量子化ノイズが見られますが、 熱ノイズの方がより顕著です。PGAゲインが128の場合(右)は187個のコードで表され、量子化ノイズは大きくありません。 また、1個または2個の最下位ビットを切り詰めても(量子化ノイズが2倍または4倍になる)、情報が失われることはありません。

[1つの段の入力ノイズは、その前段の出力ノイズよりある程度は 小さくなければならない]

あらゆるシグナル・チェーンと同様に、多くの場合はADC内の 1つのノイズ源が支配的になります。したがって、NビットADC にノイズのない信号が入力された場合は次のいずれかになります。

- ▶ 出力は1つのコードまたは2つの隣接するコードとなり、量子 化ノイズが支配的となります。S/N比 (SNR) が(6.02 N + 1.76)dBより大きくなることはありません<sup>6</sup>。
- ▶ 出力は多数のコードのガウス分布となり、熱ノイズ源が支配 的となります。SNRは下の式で表される値以下になります。

$$20 \log\left(\frac{V_{IN} (p-p)}{\frac{\sigma}{\sqrt{8}}}\right) \tag{1}$$

ここで、

V<sub>№</sub> (p-p)はフルスケール入力信号、

 $\sigma$ はボルト単位で表した出力コードの標準偏差です。

このすぐ後に例として使用するAD7124-8のように非常に高い 分解能を持つコンバータが量子化ノイズによって制限されること は稀で、すべてのゲイン/帯域幅設定で熱ノイズが支配的にな り、短絡入力では常に出力コードのきれいなガウス分布が生成さ れます。AD7124-8(24ビット・シグマ・デルタADC)の接地 入力ヒストグラムを図2に示します。これらはそれぞれ内部プロ グラマブル・ゲイン・アンプ(PGA)を1と128に設定した時の 図です。

#### ADCノイズのモデル化と測定

熱ノイズで制限されたADCのノイズは容易にモデル化できます。 ノイズが「良好な挙動」(図2に示すようなガウス分布)を示す もので、なおかつADCの全入力範囲にわたり一定である場合、 そのADCの時間領域ノイズは、図3に示すように、正規分布に 従って乱数を生成するNumPy<sup>7</sup>の正規分布に従って乱数を生成す る関数を使ってモデル化し、標準偏差を取ることによって検証す ることができます。



図4. ADALM2000は、2個の汎用アナログ入力と2個の出力を備えた多機能USBテスト装置で、サンプル・レートは入力が100MSPS、出力が150MSPSです。ADCのノイズ帯域幅とフィルタ応答を測定するためのシンプルな信号源として使用できます。AD7124デバイス・ドライバに対応したカーネルを実行する Raspberry Pi 4は、AD7124とホスト・コンピュータ間のシンプルなブリッジとして機能します。

AD7124のデバイス・ドライバは業界標準のIIOフレームワーク に属するもので、安定したソフトウェアAPI (Pythonバインディ ングを含む)を備えています。アプリケーション・コードは、 ローカルで (Raspberry Pi上で)実行するか、ネットワーク接 続、シリアル接続、またはUSB接続を介してリモート・マシン上 で実行することができます。更に、pyadi-iio®抽象化層がIIOデ バイスとの連係に必要なボイラープレートのセットアップを処理 して、ソフトウェア・インターフェースを大幅に簡略化します。 AD7124-8への接続を開いてその設定を行い、データのブロック をキャプチャしてから接続を閉じる方法を、図5に示します。

#### # AD7124-8 Basic Data Capture

```
import adi # pyadi-iio library
# Connect to AD7124-8 via Raspberry Pi
my_ad7124 = adi.ad7124(uri="ip:analog.local")
ad_channel = 0 # Set channel
# Set PGA gain
my_ad7124.channel[ad_channel].scale = 0.0002983
my_ad7124.sample_rate = 128 # Set sample rate
# Read a single "raw" value
v0 = my_ad7124.channel[ad_channel].raw
# Buffered data capture
my_ad7124.rx_output_type = "SI" # Report in volts
# Only one buffered channel supported for now
my_ad7124.rx_enabled_channels = [ad_channel]
my_ad7124.rx_buffer_size = 1024
my_ad7124._ctx.set_timeout(100000)
                                       # Slow
                         # Fetch buffer of samples
data = my_ad7124.rx()
print("A single raw reading: ", v0)
print("A few buffered readings: ", data[:16])
del my_ad7124 # Clean up
```

図5 AD7124-8の基本データ・キャプチャ

AD7124-8への通信が確立された状態では、極めてシンプルです が極めて有効なテストを行うことができます。つまり、入力ノイ ズを直接測定します。これは、ADCへの入力を短絡して得られる ADCコードの分布を見るだけですが、シグナル・チェーン設計の 特性評価における重要なステップです。AD7124の入力モードは ユニポーラに設定されているので、正の値だけが有効です。図6 に示すテスト回路の入力は常に正になります。



図6 抵抗分圧器を使ってAD7124-8の入力に1.25mVのバイアスをかけ、 15µVの最大オフセット電圧を打ち消すことでADCにおける指示値が常に 正になるようにします。

1024ポイントの測定結果を図7に示します。下側(青)のトレースは、最初に電力を供給した直後の測定結果です。



図7 AD7124-8のデータ・キャプチャは1.25mVのバイアスをかけて 行いました。下側のトレースは、回路ウォームアップとしてパワーアップ した後の初期ドリフトを示しています。上側のトレースは、30分間の ウォームアップ終了後の安定した指示値です。

「変動」の原因としては、内部リファレンスのウォームアップ、外部抵抗のウォームアップ(およびそれによるドリフト)、あるいは寄生熱電対といった複数の要素が考えられます。寄生熱電対は、熱勾配が存在する状態で、わずかに異なる金属の間に電圧が生じる現象です。ウォームアップ後の測定ノイズは約565nV rmsで、これはデータシートのノイズ仕様と同等のレベルです。

#### ADCノイズを密度として表現

アナログ・シグナル・チェーン設計の一般原則(1つの段の入力 ノイズはその前段の出力ノイズよりある程度は小さくなければな らない)については、適切に仕様規定されたセンサーのほとんど と、ほぼすべてのアンプがそうであるように、すべての要素にノ イズ密度仕様が含まれていれば、計算が容易です。

アンプやセンサーと異なり、通常、ADCのデータシートにはノ イズ密度仕様が記載されていません。ADCのノイズを密度とし て表せば、アナログ・シグナル・チェーンの最終要素(ADCド ライバ段、ゲイン段、センサー自体など)の出力のノイズと直接 比較することができます。

ADCの内部ノイズは、DCからサンプル・レートの半分までの 間のどこかに必ず現れます。理論的にはこのノイズはフラットで す。あるいは、少なくとも形状を予測できます。実際には、ADC の合計ノイズは既知の帯域幅に拡散するので、シグナル・チェー ン内の他の要素と直接比較可能なノイズ密度に変換できます。通 常、高精度コンバータでは、合計ノイズがVrmsで直接規定され ています。

 $e_{RMS} = \sigma$ 

(2)

ここでe<sub>RMS</sub>は合計rmsノイズで、コードの接地入力ヒストグラムの標準偏差から計算されます。

正弦信号によってテストと特性評価が行われる比較的高速のコン バータでは、通常、S/N比が仕様規定されています。この値が規 定されている場合、合計rmsノイズは次式で計算できます。

$$RMS = \frac{ADCp-p}{\sqrt{8} \times 10^{\frac{SNR}{20}}}$$

е

ここで、ADCp-pはADCのピークtoピーク入力範囲です。

(3)

これから、次式で等価ノイズ密度を計算できます。

$$e_n = \frac{e_{RMS}}{\sqrt{\frac{f_S}{2}}} \tag{4}$$

ここで、f<sub>s</sub>はADCのサンプル・レート(サンプル数/秒)です。 ウォームアップ後の図7の合計ノイズは、128SPSのデータ・レー トで565nVでした。ノイズ密度はほぼ次のようになります。

$$\frac{565 \text{ nV}}{\sqrt{(64 \text{ Hz})}} = 70 \frac{\text{nV}}{\sqrt{\text{Hz}}} \tag{5}$$

これでシグナル・チェーンのノイズ解析にADCを直接含めることができますが、これは、次に示すようなシグナル・チェーンの ゲインを最適化するためのガイドラインとなります。

ADC前段のノイズ密度がADCのノイズ密度よりわずかに高くなるポイントまでゲインを上げ、そこで止めます。シグナル・チェーンのゲインを、あえてこれより上げることはしないでください。ノイズを増幅して許容入力範囲を狭めることになります。

これは、ADCの入力範囲を「フルに使う」という通念には反し ています。ADCの伝達関数に段差や不連続点が存在する場合は、 より多くのADC入力範囲を使用する方が有利ですが、「良好な挙 動」のADC(ほとんどのシグマ・デルタADCと最新の高分解能 逐次比較レジスタ(SAR)ADC)に望ましいアプローチは、ノイ ズによる最適化です。

#### ADCフィルタ応答の測定

AD7124-8はシグマ・デルタADCで、その内部では変調器が高 サンプリング・レートでアナログ入力表現を生成しますが、ノイ ズが多く(分解能が低く)なります。このノイズの多いデータが 内部デジタル・フィルタによって処理されて、低レート低ノイズ の出力が生成されます。フィルタのタイプは、意図するエンド・ アプリケーションによってADCごとに異なります。AD7124-8 は汎用デバイスですが、高精度アプリケーションをターゲットに しています。したがって、デジタル・フィルタ応答と出力データ・ レートは自由度の高い設定が可能です。フィルタ応答はデータ シートに詳しく規定されていますが、フィルタが所定の信号に与 える影響を測定したい、という場合も考えられます。AD7124-8 のフィルタ応答コード・ブロック(図9を参照)は、ADC入力 にサイン波を加え、その出力を解析することによってフィルタ 応答を測定します。この方法は、他の波形(ウェーブレットやシ ミュレートされた物理的事象)の測定に簡単に応用できます。 ADALM2000は、図8に示す要領でAD7124-8回路に接続しま す。



図8 ADALM2000波形発生器は一定範囲のサイン波周波数を生成するために使われ、AD7124-8のフィルタ応答を直接測定できます。スクリプトが サイン波の振幅とオフセットを安全なレベルに設定し、1kQの抵抗は不具合 発生時にAD7124-8を保護します。(ADALM2000の出力電圧範囲は-5V ~+5Vで、AD7124-8の絶対最大制限値は-0.3Vと+3.6Vです)

AD7124-8のフィルタ応答コード・ブロック(図9参照)は、 ADALM2000の波形発生器が10Hzのサイン波を生成し、1024 個の応答データ・ポイントをキャプチャして、rms値を計算 し、更にその結果をリストに追加するように設定します。send\_ sinewaveとcapture\_dataはユーティリティ関数で、前者は ADALM2000にサイン波を送り、後者はAD7124からデータ・ ブロックを受け取ります<sup>2</sup>。更に周波数を変えながら120Hzまで 同じことを繰り返して、図10に示すようにその結果をプロットし ます。

```
# AD7124-8 Filter Response
import numpy as np
import matplotlib.pyplot as plt
resp = []
freqs = np.linspace(1, 121, 100, endpoint=True)
for freq in freqs:
    print("testing ", freq, " Hz")
    send_sinewave(my_siggen, freq)
                                    # Set frequency
    time.sleep(5.0)
                                     # Let settle
                                    # Grab data
    data = capture_data(my_ad7124)
    resp.append(np.std(data)) # Take RMS value
    if plt_time_domain:
        plt.plot(data)
        plt.show()
    capture_data(my_ad7124) # Flush
# Plot
      log magnitude of response
response_dB = 20.0 * np.log10(resp/0.5*np.sqrt(2))
print("\n Response [dB] \n")
print (response_dB)
plt.figure(2)
plt.plot(freqs, response_dB)
plt.title('AD7124 filter response')
plt.ylabel('attenuation')
plt.xlabel("frequency")
plt.show()
  図9 ADALM2000のフィルタ応答ブロック・プログラム。
```



図10 64SPS、sinc4モードでのAD7124フィルタ応答の測定結果には、 フィルタのパス・バンド、第1ローブ、および最初の2つのヌルが 示されています。

高減衰値を測定するには低ノイズの歪みの小さい信号発生器が必要ですが、このセットアップでも最初のいくつかの主要ローブの応答は明らかです。

#### ADCフィルタのモデル化

ADCのフィルタ機能を測定できる機能は、ベンチ検証のための 実用的なツールです。しかし、シグナル・チェーン全体をシミュ レートするには、フィルタのモデルが必要です。多くのコンバー タ(AD7124-8を含む)では、これが明示的に提供されていませ んが、データシートに記載された情報からリバース・エンジニア リングすることによって、使用可能なモデルを作成できます。

以下に示すのはAD7124-8のモデルに過ぎず、ビットを正確に 再現したものではありません。すべての規定パラメータについて は、AD7124-8のデータシートを参照してください。

AD7124のすべてのフィルタは、様々なsinc機能を組み合わせ た周波数応答性を備えています((sin{f}/f)>に比例した周波数応 答)。これらのフィルタは構成が極めて容易で、ヌルが分かって いればリバース・エンジニアリングも容易です。

AD7124-8の10Hzノッチ・フィルタを図11に示します。より高次のsinc3およびsinc4フィルタを組み合わせたものも使用できます。



図11 AD7124-8の10Hz ノッチ・フィルタは sinc1 振幅応答です。 このフィルタのインパルス応答は、時間100ms で取得したサンプルの 単純な非加重(矩形)平均です。

図12に示す50Hz/60Hz同時除去フィルタは非自明な例です。 このフィルタは、50Hz(ヨーロッパなど)または60Hz(米国な ど)のAC電力ラインからノイズを強力に除去することを目的と したものです。



図12 AD7124-8の50Hz/60Hz除去フィルタの応答は、 50Hz sinc3フィルタと60Hz sinc1フィルタの組み合わせです。

より高次のsincフィルタは、sinc1フィルタを畳み込むことに よって作成できます。例えば、2つのsinc1フィルタ(時間矩形 波インパルス応答のもの)を畳み込むと三角波インパルス応答と なり、これに応じたsinc2周波数応答が得られます。AD7124の フィルタ・コード・ブロック(図13を参照)は、50Hzにヌルの あるsinc3フィルタを生成してから、60Hzにヌルのある4番目の フィルタを追加します。

```
# AD7124 Filters
import numpy as np
   = 19200
f0
# Calculate SINC1 oversample ratios for 50, 60Hz
osr50 = int(f0/50) # 384
osr60 = int(f0/60)
                       # 320
# Create "boxcar" SINC1 filters
sinc1_50 = np.ones(osr50)
sinc1_60 = np.ones(osr60)
# Calculate higher order filters
sinc2_50 = np.convolve(sinc1_50, sinc1_50)
sinc3_50 = np.convolve(sinc2_50, sinc1_50)
sinc4_50 = np.convolve(sinc2_50, sinc2_50)
# Here's the SINC4-ish filter from datasheet
# Figure 91, with three zeros at 50Hz, one at 60Hz.
filt_50_60_rej = np.convolve(sinc3_50, sinc1_60)
```

図13 AD7124-8の50Hz/60Hz sinc フィルタのコード例。

この場合に得られるインパルス(時間領域)の形状を図14に示します。フィルタ係数(タップ)の値は、ゼロ周波数でユニティ(0dB)ゲインに正規化されます。



最終的には、図16に示すようにNumPyのfreqz関数を使って周 波数応答を計算できます。図15に応答を示します。



図15 sinc1 60Hz フィルタでsinc3 50Hz ノッチ・フィルタを畳み込むと、 50Hzと60Hzの両方を強力に除去する複合応答が得られます。

#### 抵抗は無駄:センサーの基本的な限界

すべてのセンサーには、その完全性に関わりなく、何らかの最大 入力値(およびそれに対応する、電圧、電流、抵抗、あるいは 場合によってはダイヤル位置などの最大出力)と有限ノイズ・フ ロア(入力にまったく変動がない場合でも存在する出力の微細 な変動)があります。電気的出力を持つセンサーには、図17の R<sub>SENSOR</sub>で表される有限抵抗(より一般的にはインピーダンス)を 持つ要素がどこかに含まれます。これは改善し得ない1つの基本 的なノイズ限界を表しており、この抵抗は少なくともen(RMS)ボルトのノイズを発生させます。

$$e_n(RMS) = \sqrt{4 \times K \times T \times R_{SENSOR} \times (F2 - F1)}$$
(6)

ここで、

e<sub>N</sub>(RMS)は合計ノイズ、

kはボルツマン定数 (1.38<sup>e-23</sup>J/K)、

Tは抵抗の絶対温度 (ケルビン)、

F2とF1は対象周波数帯の上限値と下限値で、

帯域幅を1Hzに正規化するとノイズ密度が得られます(V/ $\sqrt{}$ Hz)。

センサーのデータシートには低出力インピーダンス(多くの場合 は0Ωに近い)が仕様規定されていることがありますが、多くの 場合これはバッファ段です。これにより下流側回路とのインター フェーシングは容易になりますが、シグナル・チェーン初期段階 のインピーダンスによるノイズは除去されません。



図17 多くのセンサーは、下流側回路との接続を容易にするためにバッファ を内蔵しています。出力インピーダンスは小さくなりますが(多くの場合は 0Ωに近付く)、高インピーダンスの検出素子によるノイズも信号と共にバッ ファされます。

センサーには他にも様々な制約があり(機械的、化学的、光学的 なもの)、それぞれが固有の理論的制限値を持っています。これ らの影響はモデル化して、後で補償することができます。しかし、 ノイズは補償することのできない不完全性の1つです。

#### ラボのノイズ源

補正済みのノイズ発生器は、実際には何も検知しないセンサーの ノイズをエミュレートする、「世界最悪のセンサー」として機能 します。このような発生器があれば、ノイズに対するシグナル・ チェーンの応答を直接測定することができます。図18に示す回 路は、「問題のない」精度と帯域幅を持つ127nV/√Hz(室温時) のノイズ源として、1MΩの抵抗を使用しています。精度は「問 題のない」範囲に止まりますが、この方法には次のような利点が あります。

- ▶ 第1の原則に基づいているので、ある意味では補正されてい ない標準の役割を果たします。
- ▶ これは本当の意味でランダムであり、繰り返しパターンがありません。

OP482は超低バイアス電流のアンプです。バイアス電流が小さ いので電流ノイズも小さく、更に電圧ノイズも十分に小さいので、 1MΩの入力インピーダンスによるノイズが支配的になります。 2121のゲインで構成した場合、出力ノイズは269μV/√ Hzです。



図18 1MΩの抵抗は予測可能なノイズ源としての役割を果たし、これは低 ノイズのオペアンプによって使用可能なレベルまで増幅されます。

ノイズ源の検証は、Scopy GUIのスペクトラム・アナライザを使い、ADALM2000 USB計測器で行いました。結果を図19に示します<sup>9</sup>。



図19 抵抗ベースのラボ用ノイズ発生器の使用可能出力帯域幅は約10kHz です。

ここに示すアナライザ設定では、ADALM2000のノイズ・フロアは40 $\mu$ V/ $\sqrt{Hz}$ で、ノイズ源の269 $\mu$ V/ $\sqrt{Hz}$ より十分に低い値です。

Scopyは単一の目視測定に有効ですが、その機能はSciPyのピリ オドグラム機能を使って簡単に複製できます。未加工データは libm2k<sup>10</sup>とPythonバインディングを使ってADALM2000から 収集され、最小限の処理を行ってDC成分を除去してから(除去 しないと低周波数ビンに漏れ出します)、nV/√Hz単位にスケー リングされます。図20に示すこの方法は、サンプル・レートが 固定された既知の値で、なおかつデータを電圧のベクトルとし てフォーマットできる限り、任意のデータ・アクイジション・モ ジュールに適用できます。

```
# Noise Source Measurement
import numpy as np
navgs = 32
            # Avg. 32 runs to smooth out data
    - 2**16
ns =
vsd = np.zeros(ns//2+1) # /2 for onesided
for i in range(navgs):
                            # Extract ch 1 data
 ch1 = np.asarray(data[0])
  ch1 -= np.average(ch1)
                          # Remove DC
  fs, psd = periodogram(chl, 1000000,
                        window="blackman",
                        return_onesided=True)
  vsd += np.sqrt(psd)
vsd /= navgs
   図20 ADALM2000用のPythonノイズ源測定コード。
```

以上で、既知のノイズ源と、そのノイズ源を測定する方法の準備 が整いました。これらは、共にシグナル・チェーンの評価に使用 できます。

#### LTspice でシグナル・チェーンをモデル化

LTspice®は無料で入手できる汎用アナログ回路シミュレータで、 シグナル・チェーンの設計に利用できます。このツールはトラン ジェント解析、周波数領域解析(ACスイープ)、ノイズ解析を行 うことができ、その結果をエクスポートして、Pythonを使いミッ クスド・シグナル・モデルに組み込むことができます。

図21はアナログ・ノイズ発生器のノイズ・シミュレーションの 結果で、実験結果とほぼ一致しています。このシミュレーション には、OP482と同様の特性を持つオペアンプを使用しました。



図22の回路ノイズは、ある周波数帯(対象の信号が存在する帯 域)では一定で、それより高い帯域ではほぼ1次ローパス応答で ロールオフするという点を考えると、モデル化する上で極めて一 般的なものと言えます。この手法が役立つのは、高次のアナロ グ・フィルタリングやアクティブ素子自体が原因でフラットでは なくなったノイズ・フロアをモデル化する場合です。その典型的 な例が、LTC2057などのオートゼロ・アンプによく見られるノ イズの山です。図23を参照してください。



Pythonで周波数領域解析を行うためにLTspiceのノイズ・デー タをインポートする場合、重要なのは、分析対象の周波数帯を 正確にシミュレートできるようにシミュレーション・コマンドを セットアップすることです。この場合、ノイズ・シミュレーショ ンは、最大周波数2.048MHz、分解能62.5Hzでセットアップし ます。これは、サンプル・レート4.096MSPSでの第1ナイキス ト・ゾーンに相当します。非反転ゲイン10、シミュレーション出 力、エクスポート・データ・フォーマットでLTC2057をシミュ レートした結果を図23に示します。



図23 非反転ゲインを+10に設定したLTC2057の出力ノイズを LTspiceでシミュレート。LTspiceはノイズを積分するためのシンプルな ツールを提供しますが、シミュレーションの結果は、更に解析を行うために エクスポートして、Pythonにインポートすることができます。

所定帯域のノイズが信号に与える影響(S/N比)を決定するために、ノイズは対象帯域幅内で二乗和平方根で積分されます。 LTspiceでは、プロット限界を設定して、コントロール・キーを 押しながらパラメータ・ラベルをクリックすることにより、プロッ トしたパラメータを積分できます。2.048MHzシミュレーション 全体での合計ノイズは32µV rmsです。この動作をPythonで行 う関数を図24に示します。

エクスポートされたノイズ・データを読み込んでintegrate\_psd 関数に渡すと合計ノイズは3.21951e-05となり、LTspiceの計 算に非常に近い結果が得られます。

#### テスト・ノイズの生成

純粋にアナログのノイズ発生器の機能を拡張する場合、フラット なノイズ・プロファイルだけでなく、任意のノイズ・プロファイ ルも生成できるようにすると非常に便利です。例えば、フラット・ バンドのノイズ、ピンク・ノイズ、一部のアンプにおけるピーク をエミュレートするノイズの山などです。図25のハーフスペク トラム・コード・ブロックの生成時系列は、必要ノイズ・スペク トラム密度(手動で作成するか、LTspiceシミュレーションから 取り込むことができます)と時系列のサンプル・レートから始ま り、次にDACに送信可能な電圧値の時系列を作成します。

図25 任意ノイズ・プロファイルを作成する Python コード。

この関数は、libm2kスクリプトを通じて1つのADALM2000 を制御し、次いでもう1つのADALM2000とScopy GUIの スペクトラム・アナライザでノイズ・プロファイルを確認する ことによって検証できます。ADALM2000へノイズ時系列を プッシュするコード・スニペット([Push Noise Time-series to ADALM2000] - 図26参照)は、(ダブルチェック機能用に W1にサイン波を加えた状態で)ADALM2000のW2出力上に 1mV/√Hzノイズのバンドを4つ生成します。

```
# Push Noise Time-series to ADALM2000
import numpy as np
n = 8192
# create some "bands" of 1mV/rootHz noise
bands = np.concatenate((np.ones(n/16),
                       np.zeros(n/16),
                       np.ones(n//16),
                       np.zeros(n//16),
                       np.ones(n//16),
                       np.zeros(n/16),
                       np.ones(n//16),
                       np.zeros(n//16)))*1000e-6
bands[0] = 0.0 # Set DC content to zero
buffer2 = time_points_from_freq(bands, fs=75000,
                                density=True)
buffer = [buffer1, buffer2]
aout.setCyclic(True)
aout.push(buffer)
```

図26 ADALM2000で任意ノイズを検証。

1つのADALM2000によって生成される1mV/√Hzノイズの4 つのバンドを図27に示します。入力ベクトルの長さは、ポイン トあたり9.1Hzの帯域幅に対し、75kSPSのサンプル・レートで 8192ポイントです。各バンドの幅は512ポイント(4687Hz) です。約20kHzを超えてからのロールオフはDACのsincロー ルオフです。DACがより高いサンプリング・レートに対応可能 であれば、時系列データをアップサンプリングして、インターポ レーション・フィルタによりフィルタ処理をすることができます<sup>11</sup>。



図27 Scopyのスペクトラム・アナライザは、任意ノイズ発生器を 検証するために使用します。ノイズ・バンドの間にある深いノッチには そのアナライザのノイズ・フロアが現れますが、これは任意ノイズ・ プロファイルを正確に生成できることを示しています。

このノイズ発生器は、シグナル・チェーンの除去特性を検証する ために、純粋なアナログ発生器と組み合わせて使用することがで きます。

#### ADCノイズ帯域幅のモデル化と検証

f<sub>s</sub>/2を超える外部ノイズ源とスプリアス・トーンは、DCから f<sub>s</sub>/2までの領域にフォールド・バック(エイリアス)し、コンバー タがf<sub>s</sub>/2よりはるかに高いノイズに敏感になることがあります。 LTC2378-20の場合を考えてみます。このデバイスのサンプル・ レートは1MSPSで、-3dB入力帯域幅は34MHzです。このよう に高い周波数では最良の性能を得られないことがありますが、こ のコンバータは68以上のノイズのナイキスト・ゾーンをデジタ ル化して、使用する信号の上にそれをフォールド・バックします。 これは、広帯域ADC用のアンチエイリアシング・フィルタの重 要性を示しています。精密アプリケーション用のコンバータは、 通常、シグマ・デルタ・アーキテクチャ(AD7124-8など)かオー バーサンプリングSARアーキテクチャであり、その入力帯域幅は 設計によって制限されます。

多くの場合、ADCの組み込みフィルタを含めて、フィルタの 等価ノイズ帯域(ENBW)について考えることは有益です。 ENBWは、フラットなパス・バンドを備えた「ブリック・ウォー ル」フィルタのうち、フラットではないフィルタと同量のノイズ を通過させるものの帯域幅です。一般的な例が1次RCフィルタ のENBWで、これは次式で表されます。

$$ENBW = \frac{f_C \times \pi}{2} \tag{7}$$

ここで、f<sub>c</sub>はフィルタのカットオフ周波数です。「DCから日光まで」の広帯域ノイズを1kHzの1次ローパス・フィルタと1.57kHz のブリック・ウォール・ローパス・フィルタ両方の入力に加える と、出力の合計ノイズ電力は同じになります。

図 28のENBWサンプル・コード・ブロックは、フィルタの振幅 応答を受け取って有効ノイズ帯域幅を返します。ENBW =  $f_c \times \pi/2$ の関係を検証するために、単極フィルタの振幅応答を計算 して使用します。

```
import numpy as np
def arb_enbw(fresp, bw):
    int_frsp_sqd = np.zeros(len(fresp))
    int_frsp_sqd[0] = fresp[0]**2.0
for i in range(1, len(fresp)):
        int_frsp_sqd[i] += (int_frsp_sqd[i-1] +
                             fresp[i-1] ** 2)
    return int_frsp_sqd[len(int_frsp_sqd)-1]*bw
fc = 1 # Hz
bw_per_point = 200/65536 # Hz/record length
frst_ord = np.ndarray(65536, dtype=float)
# Magnitude = 1/SQRT(1 + (f/fc)^2)
for i in range(65536):
    frst_ord[i] = (1.0 /
                    (1.0 +
                     (i*bw_per_point) **2.0) **0.5)
fo_enbw = arb_enbw(frst_ord, bw_per_point)
   図28 有効ノイズ帯域幅を計算するPythonコードの例。
```

この関数は、AD7124の内部フィルタを含め、任意のフィルタ応 答のENBWを計算するために使用できます。AD7124のsinc4 フィルタ(128SPSサンプル・レート)の周波数応答は、前に述 べた50Hz/60Hz除去フィルタの例と同様の方法で計算できま す。arb\_anbw 関数は約31HzのENBW を返します。

この結果の検証にはADALM2000ノイズ発生器を使用できます。 1000µV/√Hzのバンドを生成するようにテスト用ノイズ発生器 を設定すると、合計ノイズは約5.69mV rmsとなるはずで、測定 による合計ノイズは約5.1mV rmsです。ADC入力信号のオシロ スコープ・キャプチャを、<br />
図29のADC出力データの隣に示しま す。測定されたピークtoピーク・ノイズは426mVで、ADCの ピークtoピーク・ノイズは約26mVです。このような高レベル のノイズは実際の高精度シグナル・チェーンでは非現実的なもの (と願いたい)ですが、この演習は、ADCの内部フィルタはシグ ナル・チェーン内において帯域幅を制限し、それによりノイズを 低減する要素としての役割を果たすと期待できることを示してい ます。



#### まとめ

ノイズはあらゆるシグナル・チェーンを制限する要素であり、ノ イズによって信号が損なわれると情報が失われてしまいます。 信号アクイジション・システムを構築する場合は、事前にアプ リケーションの条件を理解し、それに応じてコンポーネントを選 択して、プロトタイプ回路でテストをする必要があります。この チュートリアルでは、センサーとシグナル・チェーンのノイズを 正確にモデル化して測定する一連の方法を示しました。これらの 方法は、設計およびテストのプロセスに使用できます。

このチュートリアルに示した個々のテクニックは、決して新しい ものではありません。しかし、適切なシステムを実現するために は、基本的で実現が容易な、しかもコストのかからない様々な テクニックを利用して、シグナル・チェーンのモデル化と検証を できるようにすることが重要です。各メーカーは性能が向上した パーツを提供し続けていますが、留意しなければならない一定の 限界は常に存在します。ここに示したテクニックは、ミックスド モード・シグナル・チェーン構築前のパーツの妥当性確認に使用 できるだけでなく、既存チェーンの設計上の欠陥を明らかにする ために使用することもできます。

## 謝辞

- ▶ Jesper Steensgaard LTC2378-20から始めて、シグナル・ チェーン設計を考える際のパラダイム・シフトを可能にし、 実現しました。
- ▶ Travis Collins Pyadi-iioのアーキテクト(他にも多数の優 れた実績があります)。
- ▶ Adrian Suciu ソフトウェア・チーム・マネージャ兼libm2k への貢献者。

### 参考資料

- <sup>1</sup> "Converter Connectivity Tutorial." Analog Devices Wiki, January 2021.
- <sup>2</sup> Analog Devices Education Tools Repository. Zenodo, July 2021.
- <sup>3</sup> Pauli Virtanen, Ralf Gommers, et al. "SciPy 1.0: Fundamental Algorithms for Scientific Computing in Python." Nature Methods, 17(3), February 2020.
- <sup>4</sup> Steven W. Smith. The Scientist & Engineer's Guide to Digital Signal Processing. California Technical Publishing, 1999.
- <sup>5</sup> Ching Man. "MT-229: Quantization Noise: An Expanded Derivation of the Equation, SNR = 6.02 N + 1.76." Analog Devices, Inc., August 2012.
- <sup>6</sup> Walt Kester. MT-001: [S/N比=6.02N+1.76DB]、その意 味と利用上の注意点。アナログ・デバイセズ、2009年
- <sup>7</sup> Charles R. Harris, K. Jarrod Millman, et al. "Array Programming with NumPy." Nature, 585, September 2020.
- <sup>8</sup> "pyadi-iio: Device Specific Python Interfaces for IIO Drivers." Analog Devices Wiki, May 2021.
- <sup>9</sup> "Scopy." Analog Devices Wiki, February 2021.
- <sup>10</sup> "What Is Libm2k?" Analog Devices Wiki, October 2021.
- <sup>11</sup> Walt Kester. "MT-017: Oversampling Interpolating DACs." Analog Devices, Inc., 2009.

#### 出典

本稿の内容は、2021年に開催された「Scientific Computing with Python」カンファレンスのプロシーディングに、「Using Python for Analysis and Verification of Mixed-Mode Signal Chains」という表題で初めて掲載されたものです。DOI: 10.25080/majora-1b6fd038-001.

# 著者について

#### Mark Thoren

高精度データ・コンバータを担当するアプリケーション・ エンジニアとして、2001年にリニアテクノロジー(現アナ ログ・デバイセズの1部門) に入社しました。以降、評価 システムの開発、トレーニング、技術文書の発行、カスタ マ・サポートを含むミックスド・シグナル・アプリケーショ ン分野で、様々な役割を果たしてきました。現在はアナロ グ・デバイセズのシステム開発グループに所属するシステ ム・エンジニアで、リファレンス設計とアナログ・デバイ セズ・ユニバーシティ・プログラムに関する業務に就いて います。オロノにあるメイン大学で、農業機械工学の学士 号と電気工学の修士号を取得しました。 連絡先:mark.thoren@analog.com

#### Cristina Șuteu

2019年にシステム・アプリケーション・エンジニアとして アナログ・デバイセズに入社し、システム開発グループに 配属されました。アナログ・デバイセズではソフトウェア の改善に貢献してきた他、技術文書の発行とトレーニング において様々な役割を果たし、ADALM2000関連のビデ オ・シリーズを含めて、アナログ・デバイセズ・ユニバー シティ・プログラム用の教材を提供してきました。ルーマ ニアのクルージュ・ナポカ工科大学で電気工学の学士号を、 同大学とフランスのボルドー大学の共同研究において信号 および画像処理の修士号を取得しています。 連絡先: cristina.suteu@analog.com

# EngineerZone® オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュ ニティに参加すれば、各種の分野を専門とする技術者と の連携を図ることができます。難易度の高い設計上の問 題について問い合わせを行ったり、FAQを参照したり、 ディスカッションに参加したりすることが可能です。

#### ADI EngineerZone SUPPORT COMMUNITY

Visit ez.analog.com

\*英語版技術記事はこちらよりご覧いただけます。



# アナログ・デバイセズ株式会社

お住いの地域の本社、販売代理店などの情報は、analog. <u>com/jp/contact</u> をご覧ください。

オンラインサポートコミュニティ<u>EngineerZone</u>では、アナ ログ・デバイセズのエキスパートへの質問、FAQの閲覧がで きます.

©2022 Analog Devices, Inc. All rights reserved. 本紙記載の商標および登録商標は、各社の所有に属します。 Ahead of What's Possibleはアナログ・デバイセズの商標です。

TA23533-3/22